

全光パケットルータ実現のための光 RAM サブシステムの研究開発

(1) 研究の目的

将来のルータの主流になると期待される全光パケットルータを実現する上で不可欠である、非同期光信号で入出力可能な光 RAM サブシステムを実現する基本技術を確立し、プロトタイプ of の作製により技術的可能性を検証する。

(2) 研究期間

平成 18 年度から平成 22 年度 (5 年間)

(3) 委託先企業

日本電信電話 (株) < 幹事 >、国立大学法人大阪大学、国立大学法人九州大学、日本電気 (株)

(4) 研究予算 (百万円)

平成 18 年度 285.7 (契約金額)

(5) 研究開発課題と担当

課題ア：光 R A M 単位素子の開発

1. フォトニック結晶型光 R A M 単位素子の作製 (日本電信電話株)
2. 双安定レーザ型光 R A M 単位素子の作製 (日本電信電話株)
3. アクティブ型光 R A M 構造に関する研究開発 (九州大学)
4. 集積フォトニックナノ構造素子量産化プロセス基盤技術の開発 (日本電気株)

課題イ：光 R A M サブシステムの開発と基本動作の実証

1. 波長変換型アドレスの開発 (日本電信電話株)
2. 光ビーム走査型光アドレスの開発 (大阪大学)
3. 光インターフェイスの開発 (日本電信電話株)
4. 制御光信号発生器の開発 (日本電信電話株)
5. 光 R A M サブシステムの基本動作の実証 (日本電信電話株)

課題ウ：全光パケットルータの構成等の検討・評価

1. 全光パケットルータの構成とバッファ管理技術（大阪大学）
2. 転送プロトコルを含む全光パケットルータシステムの性能評（大阪大学）

（6）主な研究成果

特許出願：0件

外部発表：3件

具体的な成果

本受託研究では、将来のルータの主流になると期待される全光パケットルータを実現する上で不可欠である、非同期光信号で入出力可能な光RAMサブシステムを実現する基本技術を確立し、プロトタイプ of 作製により技術的可能性を検証することを最終目標にしている。光信号をビット毎に書き込んだり読み出したりする光RAMは極めて挑戦的なテーマであり、必然的にその関連周辺技術も新規であり、かつ解決すべき技術課題も膨大なものがある。この目標に向かって、光RAM単位素子、周辺光技術全般、光RAMを用いた全光パケットルータ構成を11の個別テーマに分けて研究している。以下に、それぞれの平成18年度の成果の概要を整理して説明する。

課題ア-1：フォトリック結晶型光RAM単位素子の作製

- (i) フォトリック結晶とファイバの結合効率の向上のため、フォトリック結晶とスポットサイズコンバータ（SSC）を1チップで構成するために必要な、高屈折率比導波路成長装置を導入した。
- (ii) 微小フィールド径を有するフォトリック結晶ファイバ（PCF）を検討・作製し、従来のコア径が10ミクロンのファイバとコア径 3.2×2.1 ミクロンのPCFを挿入損失1.1dBで接続することに成功した。
- (iii) シリコンでの熱の問題を解決するため、AlGaAsを用いたフォトリック結晶のプロセスを立ち上げ、導波路・共振器を作製した。
- (iv) 簡易にファイバとフォトリック結晶を高効率で接続することが可能なファイバテーパ調芯装置を導入した。

課題ア-2：双安定レ-ザ型光RAM単位素子の作製

ビット毎の光RAMへの読み出しと書き込みの位置決めのために、波長を用いるシステムを研究対象としている。このような光RAMでは、ある電流値において二つの波長で双安定特性が必要である。このような双安定特性をもつレーザとしてDBRレーザを取り上げ、サイドモード光注入による2つの発振波長間での光Flip-flop動作を実証した。

課題ア-3：アクティブ型光RAM構造に関する研究開発

アクティブMMI型レーザの双安定動作を光RAMに応用する場合には、小型化は重要である。そこで、これまでに報告された方式とは異なるアクティブMMI型レーザの動作について計算シミュレーション等を行い、小型化(MMI領域長を短くしても)双安定動作が生じることを明らかにできた。

課題ア-4：集積フォトニックナノ構造素子量産化プロセス基盤技術の開発

将来のフォトニックナノ構造をベースとした光メモリ媒体の多ビット化・量産化、さらにこれらとInGaAsP/InP系導波路型光機能素子とのモノリシック集積も視野に入れ、量産対応型プロセス装置を用いたフォトニックナノ構造の高精度ドライエッチングに関する基礎検討に着手した。プラズマ発光スペクトルのその場観察によるエッチング反応素過程分析の基礎検討、レジストパターンのエッチング阻止マスクへの高精度転写の基礎検討、InP系材料の方位無依存高アスペクト平滑ドライエッチングの基礎検討、およびフォトニックナノ構造の設計環境構築を計画通り達成した。

課題イ-1：波長変換型アドレスの開発

光RAMへのビット毎の読み出しと書き込みの位置決めのために波長を用いるシステムでは、波長可変レーザ、波長変換器(光AND回路)、AWGフィルタをモノリシック集積した波長変換型アドレスが必要である。そのためにコンパクトな波長可変レーザが必須である。この目的に合致するマイクロリング共振器を用いた波長可変レーザの作製を行ない、約30nmの波長可変範囲を得ることを実証した。

課題イ-2：光ビ-ム走査型光アドレスの開発

光RAMへのアドレスとしては、波長変換型以外に光ビ-ム走査型光アドレスが候補となる。この光ビ-ム走査型アド

レッサに用いる MMI 導波路素子の設計を行うために、MMI 導波路素子のビ-ム伝搬特性のシミュレーション用ソフトウェアを開発した。次に開発したシミュレータを用いて MMI 導波路素子における光ビ-ム走査特性を解析し、試作する導波路のパラメータを設計した。

課題イ-3：光インタ-フェイスの開発

40Gbps またはそれ以上の高速なバ-スト光パケットを、直接光メモリ媒体に書き込むことは極めて困難であるため、入力光パケットを複数の低速なパラレル光信号に変換する全光シリアル-パラレル変換器が必要となる。さらに、光メモリ媒体から読み出された低速な並列光信号を再びシリアルな高速光パケットに再構築するための全光パラレル-シリアル変換器が不可欠となる。この機能を持つデバイスとして、スピン励起法に最適な光スイッチ構造を設計し、最適化に向けた計算シミュレーションを行った。本計算結果をもとに 6 種類の異なる構造の光スイッチを作製し、その特性の評価を行うための準備を開始した。

課題イ-4：光インタ-フェイスの開発

長い光パケット(数千ビット以上)を一括でパラレルに変換することは極めて困難であり、このように長い光パケットを光メモリ媒体に書き込むには、光パケットを N ビットごとに順次パラレル変換する必要がある。また、突然入力する非同期バ-スト光パケットから、N ビット間隔の安定な制御光パルス列を瞬時に生成しなければならない。そこで、単一光パルス発生器と光パルス列発生器を組み合わせることにより、これら特性を全て満足する制御光信号発生器の開発を行っている。単一光クロック発生器は素子試作を完了し、その感度特性評価の結果、従来の 0.5pJ から 0.2pJ への改善を達成した。10G 光パケットを想定した光パルス列発生器のプロトタイプを製作し、パケット長に応じた光クロック列の発生を実証した。

課題イ-5：光 RAM サブシステムの基本動作の実証

本受託研究の最終目標は、光 RAM 媒体および光アドレス・光インタ-フェイス等の周辺光技術を組み合わせた 40Gbps、4 ビット全光 RAM サブシステムの動作実証である。ただし、周辺光技術に関しては、完全フルパケット動作の完成を目指すことが必要であると考え。その準備として以下の通り、サブ

システム構築に必要なボード類の設計および作製、電子RAMから読み出された並列電気信号をシリアル光パケットに再構築するための電気パラレル-光シリアル変換器の開発を行ない、それらの基本動作を確認した。

課題ウ-1：全光パケットル-タの構成とバッファ管理技術

ル-タの低コスト・低消費電力化を図るためには、光RAMバッファ容量の最小化が必須であり、また小容量の光RAMの特性に適した光パケットスイッチの構成方法ならびに光RAMの必要量を明確にする必要がある。そこで、小容量光RAMを用いた光パケットスイッチのア-キテクチャとして、出力バッファ型、出力共有バッファ型、入出力バッファ型、入力バッファ型のバッファ構成法を比較評価し、光RAMの必要量を計算機シミュレーションにより明らかにした。

課題ウ-2:転送プロトコルを含む全光パケットル-タシステムの性能評価

パケットスイッチにおける必要バッファ容量の算出および最小化を目的として、ネットワーク上のすべての送信・受信者のプロトコルの改変が不要であり、転送レ-トの明示的な制限がなく高速回線にも適用可能である転送プロトコルを用いた小容量光RAMバッファに適した全光パケットシステムの立案およびシミュレーションによる性能評価を行い、基礎データの蓄積を進めた。

