

# ギガビットサンプラの開発計画とUWBC 相関器の実時間処理の現状

橋本民雄・山田浩幸・小関研介（沖電気工業）  
川口則幸・奥村幸子・百瀬宗武（国立天文台）

## 1 はじめに

V L B I では技術的にレコーダの記録帯域の制限があり、バンド幅を拡大することに限界がある。レコーダを利用しないで観測局を回線で結合するリアルタイムV L B I ではバンド幅を広げることが可能で電波天文観測の高感度化を実現できる。

L M S A では、ハッブル宇宙望遠鏡（H S T）の10倍を上回る解像力と既存ミリ波干渉計の1000倍の観測能率を目標に帯域幅を4GHz以上に向上させることを目標としている。

有力な第1種通信業者は2.5Gbps、10Gbpsを越える通信速度をもつ光回線を幹線ルートなどに敷設して利用者に提供している。近年、WDMの導入計画があり通信速度が飛躍的に向上し利用料金が低減することが期待できる。

V L B I 観測局から相関局を光回線で結合した光結合型リアルタイムV L B I を実現するためには、10ギガビットクラスのサンプラ、光伝送装置、リアルタイム相関器の開発が必須である。

ここでは、光回線の両端で重要な技術である「8GHz サンプラ」の開発計画と「野辺山で稼働しているUWBCの実時間処理の実働状況」を述べている。

## 2 8GHz サンプラの開発計画

ギガビットクラスのサンプラとして1994年にバーストサンプラ（松本他、1995）、1996年にUWBC サンプラ(S.K.Okumura, et al,2000)、1997年に1Gサンプラが開発され、このうち、UWBC サンプラは後述のUWBC 相関器と共に年間4000時間を越える稼働実績がある。

表2.1 開発済のギガビットクラスのサンプラ

製品	バーストサンプラ	UWBC サンプラ	1Gサンプラ
評価開始時期	1994年	1996年	1997年
性能	4Gbps	2Gbps	1Gbps
出力信号	2bit×128 並列×32MHz	2bit×64 並列×32MHz	2bit×8 並列×4ch×128MHz
出力ケーブル	25対×16本	25対×8本	50芯×2本

L M S A や10Gbps 光結合型V L B I では既存のサンプラよりさらに高性能のサンプラを必要としている。L M S A で要求される仕様を満足するために次の目標性能を掲げて8GHz サンプラの開発計画を進めている。L M S A の他の技術開発計画にあわせ、1999年度にサンプラ素子の評価、2ビット試作器の設計、2000年度に2ビット試作器の製造と評価、本作機用素子の設計、2001年度に本作機用素子の製造と評価、本作機の設計、2002年度に本作機を製造するという計画で開発を予定している。過去に開発されたギガビットサンプラを表2.1に、試作器と本作機で目標とする性能を表2.2に示す。

表2.2 8GHz サンプラの目標性能

	試作器	本作機
入力アナログ信号	2~4GHz	4~8GHz
サブリング 周波数	4 or 8GHz	8GHz
量子化ビット数	2	2~3
出力データ	2bit-16p-512MHz(clock=8GHz)	2~3bit-64p-128MHz

バーストサンプラでは、シリコンを用いたサンプラチップを使用した。今回は、ガリウム・砒素（GaAs）を用いたサンプラチップを使用する。

半導体素子の多くは、シリコンやゲルマニウムのように 族元素を材料としているが、近年は 族元素と 族元素を組み合わせ、族化合物半導体が注目され、特にガリウム・砒素（GaAs）は、

シリコンにない物性を生かし、発光デバイスの分野では重要な材料となっている。ガリウム・砒素のもうひとつの重要な特性である電子の移動度が高いことを利用し、高速応答デバイスの開発が進んでいる。GaAsを用いたデジタルICは、高速であるという特長に加えて、2V以下の低電圧で動作可能なため、消費電力が小さいという利点を持ち、1~20GHz周波数帯のアナログデバイスとして優れている。

8GHz サンプラ試作器開発計画では、3種類のデバイス(DEC = 識別回路を3個、ENCODER、1:16 DMUXを2個)を図のように構成して2ビットサンプラを試作することにしている。

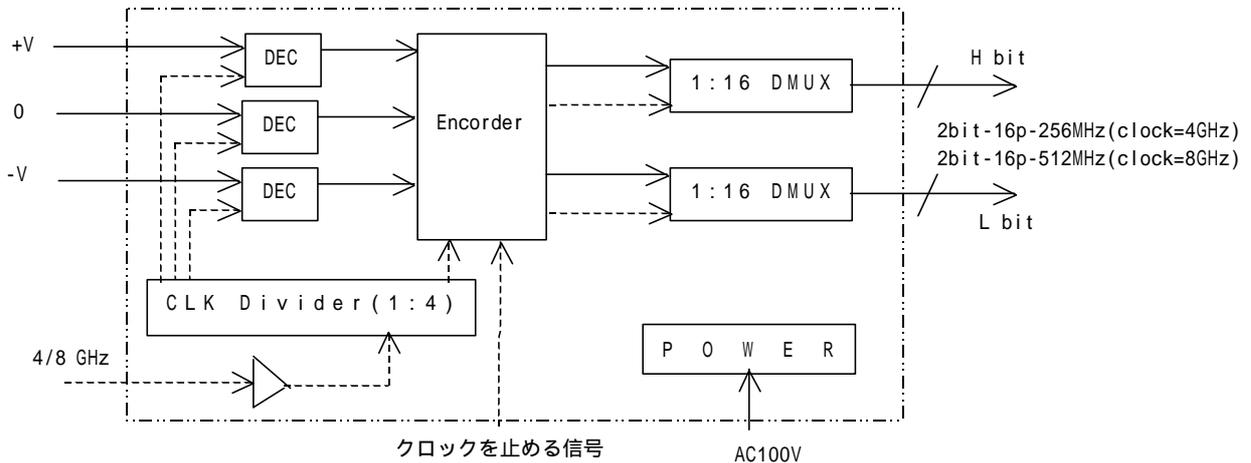
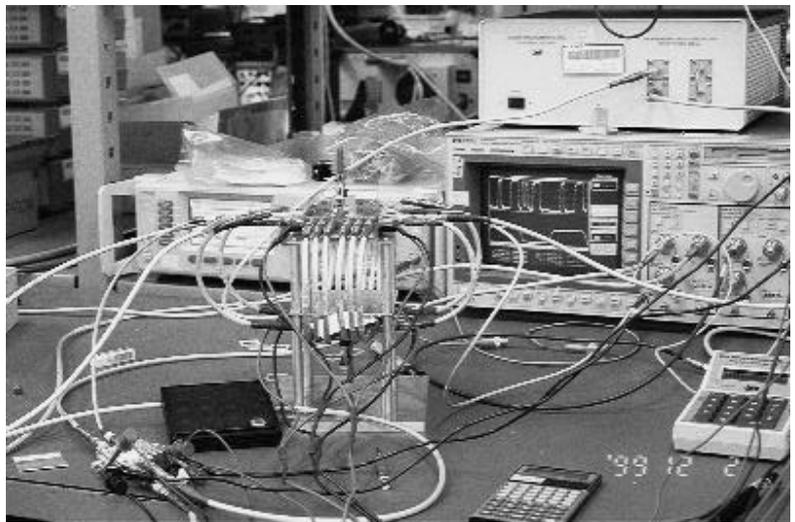


図 2 . 1 8 GHz 超高速サンプラ試作器 ブロック図

試作器の開発段階ではできるだけ既設計素子を活用してサンプラ素子の評価期間を短縮するために、サンプラに入力する前段で信号を3分割してサンプラに入力するとともに、サンプラの外部で2ビット同期を監視する方式を採用している。

使用する素子うち、DECチップ(村山他、1999)、1:16 DMUXチップはガリウム・砒素をゲート長0.2μmのMESFET製法で製造したものである。

写真はDECチップと1:16 DMUXチップを社内で評価中のものである。チップに供給するクロック周波数が10GHz以上の高速領域で安定に動作することを社内試験で確認した。



半導体開発段階のチップ試作工程後の評価工程で使う治具を活用して、新規基板を開発することを省略している。チップを治具内へ挿入し、治具と試験器などとの間は同軸ケーブルなどで接続することが可能である。

1ビットのサンプラを図2.2のように仮に構成してDECチップが電波天文分野で使えるかどうかを判断するためにサンプリングジッタの評価を開始するところである。

引き続き、不定域(設定レベルの不定となる幅)、DCオフセット、DCオフセットの安定度、クロックの漏れ込みの有無などを改造したUWBCサンプラとUWBCを使って評価する予定である。

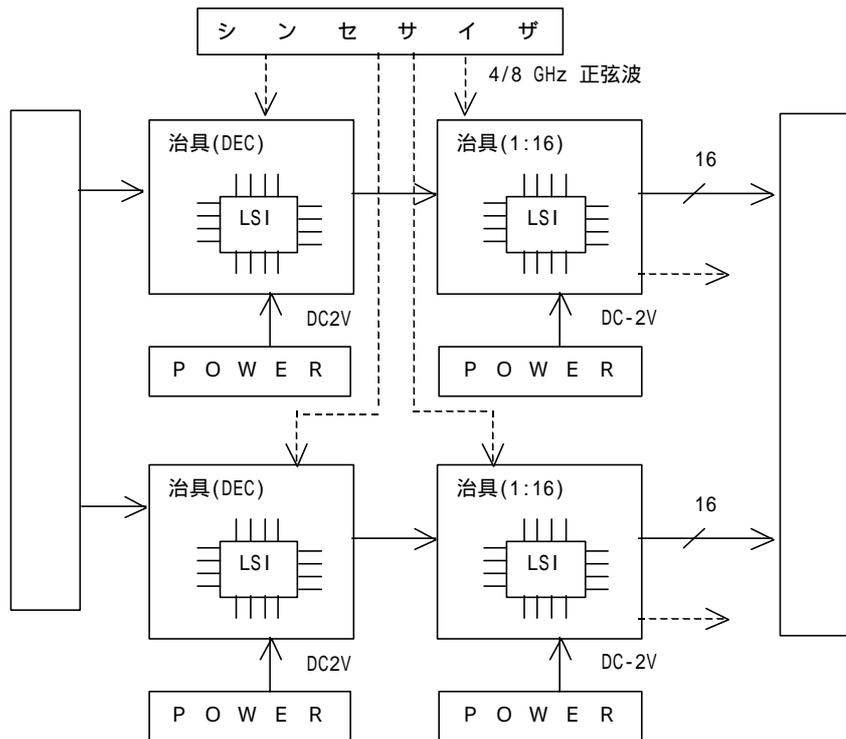


図 2 . 2 サンプラ素子を評価するためのブロック図

### 3 ギガビットクラスの相関器の実時間処理実績

野辺山宇宙電波観測所ではNMAの性能向上を図るために、10m鏡（F号機）増設、広帯域化、NMAと45m鏡との連動（レインボー計画）が行われてきた。広帯域化の一環としてUWBC（Ultra Wideband Correlator）が開発され、1995年度に4素子7基線、1996年度に6素子15基線、1998年度に7素子21基線と整備され共同利用して成果をあげてきている。XF相関器であるUWBCの性能を表3.1に示す。

1998年秋～1999年初夏のUWBCの観測実績は、総観測時間＝4400時間、このうち、天文学的観測＝3250時間（内訳、共同利用：2100、所内時間：1150）、システム関連：1150時間（内訳、キャリブレーション観測：350、各種試験：800）である。どのような観測でも、キャリブレーションに使う天体の観測では連続波の感度良い観測が必要とされるため、FX相関器のみ必要とする観測でもUWBCは使用されている。

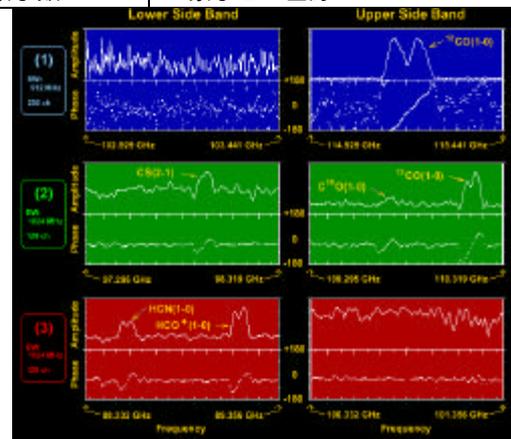
UWBC相関器は旧相関器に比べ、6.4倍のバンド幅をもち、連続波観測や複数ラインの同時観測に威力を発揮している。

系外銀河M82の複数ライン・連続波同時観測の例（Matsushita, et al., 2000）では、USB、LSBで複数の分子輝線や連続波が同時に観測できている。旧相関器では一つの分子輝線しか一度にとれず、また連続波に対する感度も遙かに低かった。

惑星系の元となる円盤からのダスト連続波を高解像度でイメージを1シーズンで4天体分も集められるようになったのは、連続波感度の高いUWBC導入成果のひとつである。UWBC導入前は1シーズンに1、2天体のイメージ

表 3 . 1 UWBCの性能

相関処理方式	2Gsps-2bit、256lag(32MHzclock)
	1Gsps-2bit、512lag(32MHzclock)
	512Msps-2bit、512lag(16MHzclock)
相関単位	1ビット/2ビット
積分時間	0.1、0.2、～0.9、1.0秒
素子数	7素子21基線



UWBCでの系外銀河M82観測例

グしか観測できなかった。

UWBCの姉妹機であるUWBC / G I C O ( Giga-bit Correlator ) を利用して、ギガビットレコーダに収録したV L B I 観測データを再生してギガビットV L B I 観測結果の相関処理が行われている。(木村他、1998)

表 3 . 2 野辺山宇宙電波観測所で開発された相関専用チップの仕様

	UWBC	MAC
開発時期	1994年	1997年
バルク容量	120k [gates]	288k [gates]
チップ寸法	48.26[mm]、401pin	47.24[mm]、391pin
処理単位	1bit	2bit
動作クロック	32MHz	32MHz
動作電源	5v	3.3V
使用チップ数	48個 / 基線	32個 / ビーム

UWBCに続くXF型相関器として、野辺山宇宙電波観測所で45m望遠鏡のマルチビームデジタル分光計(MAC)が開発され、既に20ビーム分が整備され、1Gサンプラと接続して評価中である。

デジタル分光計は2ビット相関処理できる高集積化した相関専用チップを開発して利用したので、容積はUWBCの1/4に小型化し、さらに配線の簡略化が実現している。

MACチップはV L B I 相関処理で必要とするビットトラッキング機能、フリンジローテータ機能、複素相互相関機能を省略した相互相関チップである。MACチップを利用してV E R A 用較正位相検出装置が開発された。

10Gbps光結合型V L B I が実現したときの相関器の開発への課題として

- (1) wave front clock の導入による tracking 論理の単純化
- (2) より集積度の高いLSIを採用することで相関器の小型化と配線の単純化
- (3) 光回線の上下回線を有効活用する方式のひとつとして分散相関器(井口他、1997)
- (4) 分散相関器の実現のために、相関器の遠隔制御技術などがあげられる。

#### 参考文献

松本・川口・堀内、電波天文用高速4G サンプル/s・2ビットADCシステム、電子情報通信学会論文誌 B- , Vol. J78-B- , No.8, pp.553-559, Aug 1995.

S.K. Okumura, M. Momose, N. Kawaguchi, T. Kanzawa, T. Tsutsumi, A. Tanaka, T. Ichikawa, T. Suzuki, K. Ozeki, K. Natori, and T. Hashimoto, 1-GHz Bandwidth Digital Spectro-Correlator System for Nobeyama Millimeter Array, PASJ, 52, No.2, 2000, in press

村山・山田・椎葉・市岡・木村、10Gb/s低消費電力GaAsリミティングアンプ、信学会全国大会、1999年秋

木村、中島、小山他、ギガビットV L B I 初フリッジ、1998年度V L B I シンポジウム、94-97

井口、川口、宮地他、光ネットワークを利用したリアルタイム処理 - 高感度、高分解能電波天文観測を目指して - 、信学技報、1997-03、pp55-60