

VLBI標準インターフェースの仕様制定

小山泰弘¹、近藤哲朗¹、中島潤一¹、木内等¹、関戸衛¹、鈴山智也¹、
市川隆一¹、瀬端好一¹、川口則幸²、小林秀行²、木村守孝³

(1 . 通信総合研究所、 2 . 国立天文台、 3 . 東京大学)

1 . はじめに

現在世界で使用されているVLBI観測装置は、使用しているデータレコーダの違いから大きく分けてMark - 4 / VLBA、K - 4 / VSOP、S - 2の3つの方式がある。この中で互換性があるって相互にデータを変換することができるのは、K - 4からMark - 4、VLBAからVSOP、S - 2からVSOPといった一部の組み合わせのみで、しかもその観測モードも限られている。このような観測システムの非互換性は、国際的なVLBI観測を行う上で観測局を自由に組み合わせて行うことを困難にし、好ましくない。そのため、異なるVLBI観測装置の間で互換性を確保することは長く望まれてきた。それぞれの技術開発グループでは、さらに次期のデータレコーダの開発をすでに進めていたり、または計画をしていたりするので、現時点でVLBI観測装置の互換性の確保が図られなければ、次世代のVLBI観測における非互換性の問題はさらに複雑になることが懸念される。このような状況のなか、1999年3月に国際VLBI事業 (I V S = International VLBI Service) が発足し、その枠組みの中でVLBI標準インターフェース (V S I = VLBI Standard Interface) の仕様を制定するための活動が開始された。この活動は、I V Sの技術コーディネータであるAllan Whitney氏が中心となり、米国、カナダ、オーストラリア、欧州、日本のグループが参加して活発な意見交換を行っている。V S Iでは、制御プロトコルなどのソフトウェアの範疇に含まれるもの (V S I - S) についての標準化は次の課題として当面は行わず、まずコネクタの形状やピン配置、信号の電気的特性などのハードウェアに関するV S I - Hの仕様を規定することを目指している。本稿では、現時点 (2000年1月) で考えられているV S Iの仕様を紹介し、今後の課題について述べる。

2 . 仕様の概要

V S I - Hは、アナログ信号をサンプリングしてフォーマットするD A S (Data Acquisition System) と相関処理を行うD P S (Data Processing System) との間をD T S (Data Transmission System) と定義し、それぞれの間のインターフェースと、D T Sの機能を規

定する。D T Sは、従来のV L B I観測システムの中ではデータレコーダに相当するが、リアルタイムV L B Iにおける通信回線になることも考慮してこのような名称が使われる。この仕様を満たしているD T Sであれば、別機種のものとし替えても信号を通すことができるようにすることがV S I - Hの目的である。V S I - Hの概念を図にしたものを図1に示す。

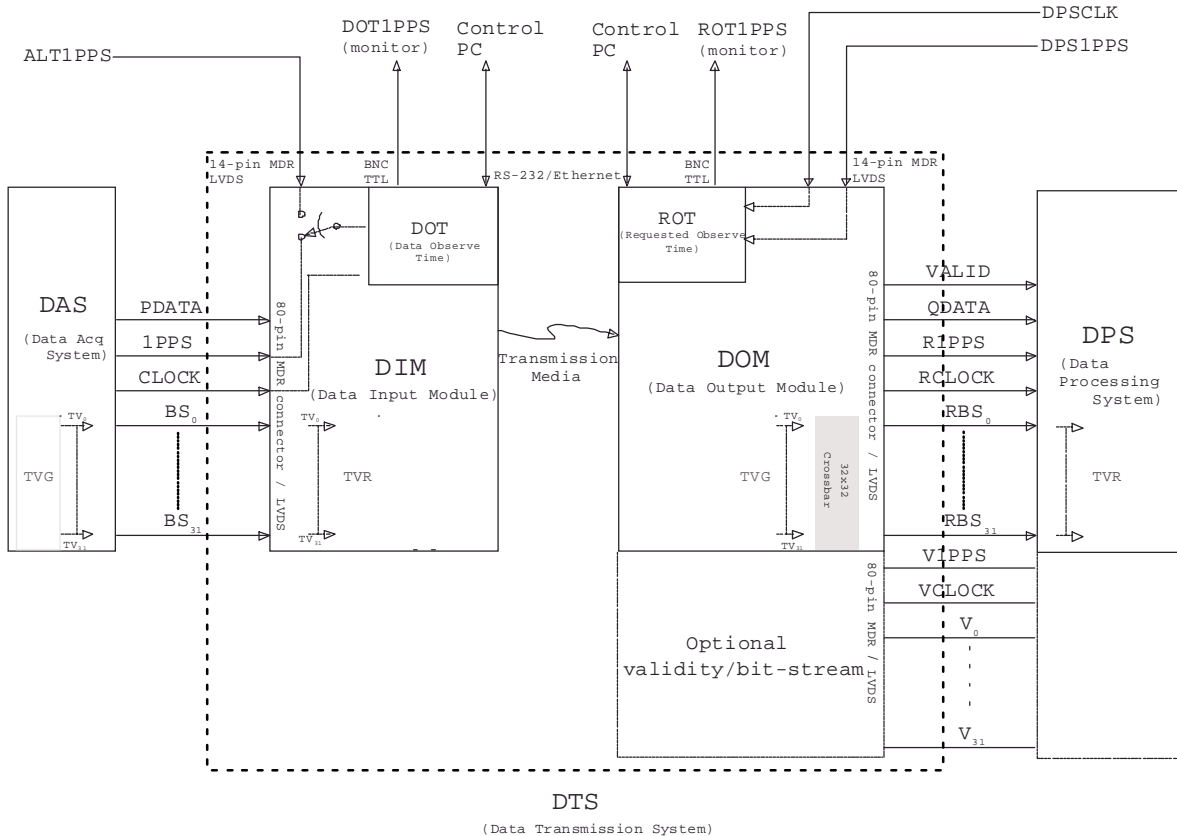


図1 V S I の概念

図のように、D T Sは概念的にD I M (Data Input Module)とD O M (Data Output Module)に分けられる。D I MとD O Mは物理的に別の装置であっても同一の装置であっても構わない。D A SとD P Sから見ると、D T Sは透明な存在であることが重要で、左右のインターフェースはほとんど対称になっていることが特徴的である。観測された信号は32本以下の並列度で伝送され、そのほか1 P P S信号、クロック信号、信号が有意な信号であることを示すV A R I Dフラグ、時刻情報などの伝送に使用することができるP D A T A (Programmable Data)が同一のデータケーブルで伝送される。D O MとD P S間の信号線の名前に最初にRという文字がついているのは、再現もしくは再生された信号

(Reconstructed)であることを示している。また、DIMとDOMの内部にはそれぞれ観測時刻を生成するDOT (Data Observe Time) と観測時刻を再現するROT (Requested Observe Time) があり、時刻制御ケーブルから供給される1PPSと時刻情報に同期させるように制御することが可能である。観測した信号は、1ビットごとに正確な時刻がわかるように再現されなければならないが、観測データの中に時刻ラベルとして埋め込むか、別の手段で時刻情報を記録するかは個々のDTSに委ねられる。観測データを時刻ラベルと入れ替えるMark-4形式のような場合は、時刻ラベルの部分だけVARIDフラグを偽にすることでその部分のデータが観測データでないことを示す。DIMのDOTは、データケーブルの1PPSか時刻制御ケーブルの1PPSで1度リセットして同期させたあとはクロック信号に追従して時刻を生成する。これは、通常1PPS信号のタイミングがいつも正確であるとは限らないため、そのかわりDOTで生成される1PPSと外部から供給される1PPS信号の間の時刻差は常にモニターされる。供給される1PPSの時刻を特定するための方法としては、PDATAを用いる場合とRS232CとEthernetを通じて制御計算機から伝送する場合の2つの可能性が考えられるが、その詳細はVSI-Hでは規定されない。DOMのROTも同様に時刻制御ケーブルから供給される1PPSと時刻情報でリセットされるが、この場合はDOMの再生データが調整されて、再生される信号の時刻とROTが一致するように内部で制御が行われる。このようにすることで、相関処理時には各DOMに時刻を与えるだけでそれぞれのDOMで自律的に同期再生制御が行われるようになり、異機種間の相関処理が容易になる。このような方式は、VSOB相関器で採用されている概念と同じである。これ以外に特徴的な機能として、テスト信号生成部(TVG = Test Vector Generator)と読み取り部(TVR = Test Vector Receiver)、32本の入力信号を任意の出力信号ケーブルにマッピングすることのできる機能が盛り込まれた。これらの機能は、異機種間の互換性を実現する際に活用されると期待される。

データケーブルと時刻制御ケーブルの入出力には、従来広く採用されていたECLではなく、LVDS (Low Voltage Differential Signaling) が採用された。これは、コネクタや装置全体の小型化、省電力化、高周波までエラーレートの少ないデータ転送が可能となるためである。32本のデータ線は、表1のように最高32MHz、最低2MHzの転送レートで転送される。このとき、クロック信号も32MHzからデータ転送レートまでの組み合わせが許容される。このように、VSI-Hでは当面1024Mbpsまでのデータ記録にのみ対応する。2Gbpsクラス以上のVLBI観測には、信号ケーブルを2本以上にするか、クロック周波数を64MHz以上に拡張するか2つの方法が考えられるが、VSI-Hの中では規定されず、いずれも仕様の拡張として取り扱われる。

表1 データ転送レートとクロック信号周波数

データ転送速度	クロック信号周波数	アクティブビット列の数に対応する総データレート (Mbps) の変化					
		32本	16本	8本	4本	2本	1本
32 MHz	32 MHz	1024	512	256	128	64	32
16 MHz	32, 16 MHz	512	256	128	64	32	16
8 MHz	32, 16, 8 MHz	256	128	64	32	16	8
4 MHz	32, 16, 8, 4 MHz	128	64	32	16	8	4
2 MHz	32, 16, 8, 4, 2 MHz	64	32	16	8	4	2

3. 今後の課題

V S I - Hの仕様は、今後細部の修正を行った上で2000年2月にドイツで開催されるI V Sの国際会議と評議会で紹介され、承認されるものと思われる。したがって、今後はいかにしてV S I - Hを実際の装置で実現するかが大きな課題である。通信総合研究所では、まずギガビットV L B IシステムをV S I - Hの仕様を満たすように装置開発を検討しており、国立天文台のV E R A計画で開発が進められているレコーダの仕様にも最大限V S I - Hの仕様が反映されている。カナダのグループは現在検討が進められている次期システムのS - 3システムで、ヘイスタック観測所のグループはM a r k - 4の次のシステムでの採用を表明した。しかし、両グループの開発計画はまだ検討をはじめた段階であり、具体的な開発の開始がいつになるかは明らかでない。したがって、日本のグループがV S I - Hの実現に向けて先導的な役割を果たすことが期待される。V E R Aプロジェクトの観測局と従来の観測局との間で1 G b p sの高感度V L B I観測を行うためには、2方式のデータレコーダ間の互換性を実現することが必要でもあるので、V S I - Hへの対応を早期に実現させたいと考えている。