

採択番号 00101

研究開発課題名: Beyond 5G 超大容量無線通信を支える次世代エッジクラウドコンピューティング
基盤の研究開発

研究開発項目 1) 高速大容量データ転送を実現する革新的ハードウェア技術の研究開発

研究開発項目 2) 多種多様なサービスに対応可能な高機能エッジクラウド情報処理基盤の研究開発

副題: Beyond 5G に向けた革新的高速大容量データ転送ハードウェア開発と高機能エッジクラウド
情報処理基盤の研究開発

(1) 研究開発の目的

日本の強みであるマルチコアファイバ技術を導入し、高速大容量データ転送を可能にする革新的ハードウェア技術を開発する。さらに、これら新たなハードウェア技術を基盤として、多種多様なサービスに対応可能な高機能エッジクラウド情報処理基盤の研究開発を行い、Beyond 5G 超大容量無線通信、高信頼・極低遅延、超大量端末を最大限に発揮した将来の Cyber-Physical System 実現に貢献する。

(2) 研究開発期間

令和 2 年度から令和 6 年度 (5 年間)

(3) 受託者

国立大学法人東京工業大学<代表研究者>
国立大学法人東海国立大学機構
公立大学法人滋賀県立大学
富士通オプティカルコンポーネンツ株式会社
古河電気工業株式会社
古河ネットワークソリューション株式会社
日本電気株式会社
国立大学法人大阪大学
国立大学法人東北大学
楽天モバイル株式会社

(4) 研究開発予算 (契約額)

令和 2 年度から令和 4 年度までの総額 2,003 百万円 (令和 3 年度 974 百万円)
※百万円未満切り上げ

(5) 研究開発項目と担当

研究開発項目 1: 高速大容量データ転送を実現する革新的ハードウェア技術の研究開発

1-a. マルチコアファイバを用いた Co-Packaged Optics (CPO) 超小型光トランシーバの研究
開発

1-a-1. CPO 光トランシーバのための VCSEL アレイの研究開発 (国立大学法人東京工業大学)

1-a-2. 高速・低電力・多チャンネル電気集積回路 (EIC) の研究開発

1-a-2-1. 高速・低電力・多チャンネル光送信用電気集積回路 (EIC) の研究開発 (国立大学法人
東海国立開発機構 岐阜大学)

1-a-2-2. 高速・低電力・多チャンネル光受信用電気集積回路 (EIC) の研究開発 (公立大学法人
滋賀県立大学)

1-a-3. CPO 超小型光トランシーバモジュールの研究開発 (富士通オプティカルコンポーネンツ
株式会社)

1-b. チップ間光接続を可能とする高密度光電インターフェイス技術の研究開発

- 1-b-1. 高密度光電インターフェイス技術の研究開発（古河電気工業株式会社）
- 1-b-2. チップ間光接続を実現するCPO ドータボードの開発（古河ネットワークソリューション株式会社）
- 1-c. CPO 光トランシーバを接続可能な小型大容量スイッチ装置の研究開発（古河ネットワークソリューション株式会社）

研究開発項目 2：多種多様なサービスに対応可能な高機能エッジクラウド情報処理基盤の研究開発

- 2-a. マルチコアファイバを用いた極低遅延スイッチング技術の研究開発（古河ネットワークソリューション株式会社）
- 2-b. マルチコアファイバで連結したリソース分離型コンピューティング技術の研究開発（日本電気株式会社）
- 2-c. マルチコアファイバを用いたネットワークスライシング技術の研究開発（古河ネットワークソリューション株式会社）
- 2-d. エッジクラウドコンピューティングを活用した実証実験の実施
 - 2-d-1. 高機能エッジクラウド情報処理基盤内NW 構成・制御技術の開発と処理性能検証（国立大学法人大阪大学）
 - 2-d-2. エッジクラウドによる電波有効利用の検証（国立大学法人東北大学）
 - 2-d-3. エッジサーバ間の光スイッチング技術の開発（国立大学法人東京工業大学）
 - 2-d-4. B5G とエッジクラウドコンピューティングを活用したスーパースマートタウンに関する研究開発
 - 2-d-4-1. B5G エッジクラウドを活用した実証実験に関する研究開発（国立大学法人東京工業大学）
 - 2-d-4-2. B5G 仮想化エッジクラウド基盤に関する研究開発（楽天モバイル株式会社）

(6) 特許出願、外部発表等

		累計（件）	当該年度（件）
特許出願	国内出願	8	8
	外国出願	7	7
外部発表等	研究論文	2	2
	その他研究発表	51	51
	標準化提案・採択	0	0
	プレスリリース・報道	6	6
	展示会	0	0
	受賞・表彰	0	0

(7) 具体的な実施内容と成果

研究開発項目 1：高速大容量データ転送を実現する革新的ハードウェア技術の研究開発

超小型 CPO 光トランシーバを構成する各種光デバイスと電子デバイスの設計・試作を行い、要素部品の開発を行うとともに、CPO 光トランシーバを設計した。また、光トランシーバを実装する光電インターフェイスの設計試作を行い、CPO ドータボード基板の設計を行った。

- 1-a. マルチコアファイバを用いた Co-Packaged Optics (CPO) 超小型光トランシーバの研究開発

- 1-a-1. CPO 光トランシーバのための VCSEL アレイの研究開発

高速動作と単一モード動作を両立可能な 1060nm 帯結合共振器 VCSEL の開発を行い、モードフィールド径 6μm での安定な単一モード動作を実現し、表面出射型で NRZ 40Gbps、裏面出射型で 30Gbps の高速動作を実現した。さらに、通常の単一モード光ファイバを用いて、長さ 5km までの伝送を確認して、従来の 850nm 帯素子に比べて、約 50 倍

の伝送距離の拡大に成功した。

1-a-2. 高速・低電力・多チャンネル電気集積回路 (EIC) の研究開発

1-a-2-1. 高速・低電力・多チャンネル光送信用電気集積回路 (EIC) の研究開発

高速・低電力・多チャンネル光送信用 EIC の実現に向けた基本要素回路による 25 Gbps 送信用 EIC を設計・試作し基本動作の検証を行った。25 Gbps 以上での高速・低電力動作が可能なドライバ回路を評価・検証し、さらには、これをもとに MCF に対応した 25 Gbps×16 ch 光送信用 EIC を 2.5 mm×2.5 mm で実現可能なことを確認できた。

1-a-2-2. 高速・低電力・多チャンネル光受信用電気集積回路 (EIC) の研究開発

高速・低電力・多チャンネル光受信用 EIC の実現に向けた基本要素回路による 25 Gbps 受信用 EIC を設計・試作し基本動作の検証を行った。25 Gbps 以上での高速・低電力動作が可能なトランスインピーダンスアンプを評価・検証し、MCF に対応した 25 Gbps×16 ch 光受信用 EIC を 2.5 mm×2.5 mm で実現可能なことを確認できた。

1-a-3. CPO 超小型光トランシーバモジュールの研究開発

25 Gbps NRZ×16 ch 超小型 CPO 10 mm 角以下、消費電力 5 W (12.5 pJ/bit) の一次設計を完了した。また原理試作を通して微細バンプフリップチップ接続技術を新規に開発し、製造装置の導入および立上げを行った。TEG を用いた接続確認を行い、令和 4 年度のプロトタイプ試作に向けて環境を整えた。

1-b. チップ間光接続を可能とする高密度光電インターフェイス技術の研究開発

1-b-1. 高密度光電インターフェイス技術の研究開発

超小型 CPO 光トランシーバを着脱可能とし、25 Gbps×16 チャンネルの高速信号の帯域を担保しつつ、プリント基板上に実装可能かつ CPO 光トランシーバを効率良く放熱する高密度光電インターフェイスを設計し、試作した。

1-b-2. チップ間光接続を実現する CPO ドータボードの開発

FPGA 搭載 CPO ドータボードプロトタイプ的设计、試作を実施した。10 cm 角のサイズの基板の 4 辺に各 8 個ずつ、合計 32 個の CPO トランシーバを配置する電気プラグソケットを装着できるようにし、設計においては電磁界シミュレーションを行い、25 Gbps×16 ch の並列信号伝送に必要な周波数帯域を有し、入出力電気信号のクロストークを目標値以下に保つことを確認した。

1-c. CPO 光トランシーバを接続可能な小型大容量スイッチ装置の研究開発

スイッチ ASIC の調査、選定を行い、入手可能な 1.6 Tbps のスイッチ能力のあるスイッチ ASIC で試作、実証検証を行うこととした。スイッチ ASIC 評価ボードや、他社スイッチ ASIC 搭載スイッチを使用して、転送遅延を計測し、カットスルーモードの低遅延実現性を確認した。スイッチ装置の基本設計を進め、スイッチ ASIC 搭載 CPO ドータボードの設計を開始した。

研究開発項目 2：多種多様なサービスに対応可能な高機能エッジクラウド情報処理基盤の研究開発

極低遅延スイッチ装置、リソース分離型コンピューティングおよびネットワークスライシング技術の基本構成や設計を進めた。またシミュレーションでの NW 構成制御技術や電波資源有効利用の検証シナリオ検討と可能性確認、光スイッチング技術の試作と基本動作確認、実証フィールドの環境整備と AR アプリケーション開発、仮想エッジクラウド環境整備粗性能評価・リソース共有手法の提案を行った。

2-a. マルチコアファイバを用いた極低遅延スイッチング技術の研究開発

スイッチ装置の転送遅延の計測に必要な遅延測定機能を、FPGA メーカーが提供している FPGA 評価ボードに実装し、25 G イーサネットインタフェースを使用して、中継遅延を測定できることを実証した。FPGA 搭載 CPO ドータボードの設計を進め、FPGA の実装を展開し、CPO トランシーバを使った中継遅延計測の準備を進めた。また、MCF の Fan-in/Fan-out の

試作と特性評価を実施した。

2-b. マルチコアファイバで連結したリソース分離型コンピューティング技術の研究開発

エッジマイクロデータセンターで求められるコンピューティングプラットフォームの要件と課題を検討し、それを解決するためのサービス管理、データ管理、メモリ管理、共通ハードウェアの4層からなるリソース分離を前提とした新たなコンピューティングシステムアーキテクチャを提案した。そのうち主にデータ管理部とハードウェア部について試作を実施した。

2-c. マルチコアファイバを用いたネットワークスライシング技術の研究開発

研究項目 1-c でスイッチ装置の基本設計を進め、ネットワークスライシング技術の実証検証に必要となる、スイッチ装置の仕様および実証検証に必要となる構成の検討を実施した。

2-d. エッジクラウドコンピューティングを活用した実証実験の実施

2-d-1. 高機能エッジクラウド情報処理基盤内 NW 構成・制御技術の開発と処理性能検証

エッジクラウド情報処理基盤内 NW 構成と各スライスへのリソースの動的な割り当てに用いる制御方式に関する検討を行い、情報処理基盤内で動作させるアプリケーションが要求する処理速度を確保しつつ、今後、追加するアプリケーションのためにまとまった資源を残すような資源割り当て手法を提案した。また、資源割り当て手法を考慮し、迂回経路数の多いトーラス構造をもととして、高機能エッジクラウド情報処理基盤内 NW 構成の検討を進めるという方針を立てた。

2-d-2. エッジクラウドによる電波有効利用の検証

エッジクラウド技術による電波資源の有効利用性を示すための具体的なシナリオについて検討し、端末、エッジ、クラウドから構成されるシステムモデルを用いて、端末から発生したデータをクラウドまで送信し処理を行う過程における無線ネットワーク資源の占有時間の解析を行い、エッジを利用することにより占有時間が短縮されることを確認した。

2-d-3. エッジサーバ間の光スイッチング技術の開発

O-Node 構成として、MCF 入出力内に μ DC、隣接 O-Node、無線ネットワークとの経路切り替え可能な構成を考案・容量設計を行った。またフレーム情報より識別ラベル生成・スイッチ素子制御信号の生成用電気ボードの試作・2マイクロ秒以内の遅延を実証し、シリコン細線導波路による集積素子では波長合分波・数ナノ秒以内の切り替え動作を実現した。

2-d-4. B5G とエッジクラウドコンピューティングを活用したスーパースマートタウンに関する研究開発

2-d-4-1. B5G エッジクラウドを活用した実証実験に関する研究開発

B5G セルラネットワークの実証フィールドの構築のために Sub6 とミリ波のシミュレーションによるエリア設計を行い、それを基にエリア構築を行なった。また B5G エッジクラウドを用いた AR アプリケーションの実証実験のために AR ナビゲーションシステムを設計し、プロトタイプを作成した。更に、B5G 無線伝搬環境を再現するデジタルツインプラットフォームで動作する伝搬シミュレータに入力するための物理空間情報の取得方法を検討した。

2-d-4-2. B5G 仮想化エッジクラウド基盤に関する研究開発

エッジクラウドコンピューティングを連携させ、B5G 仮想化エッジクラウド基盤のアーキテクチャを設計し、主にクラウドインフラ環境の構築を行った。また、構築したエッジクラウド上で、仮想化した RAN 機能を稼働させ、基本的な性能評価を実施した。更に、複数のエッジクラウドが存在する場合でのリソース共有化手法を提案し、実証実験により手法の有効性を示した。

(8) 今後の研究開発計画

研究開発項目 1：高速大容量データ転送を実現する革新的ハードウェア技術の研究開発

MCF のコアと適合する 1060nm 帯 16-ch 裏面出射 VCSEL アレイを試作し、25Gbps 動作を確認する。また、25 Gbps×16 ch 光送信用 EIC を評価し、小型・低電力化の要素回路技術の検証を行う。VCSEL 及び EIC を搭載して、400Gbps の小型 CPO 光

トランシーバのプロトタイプを作製して、高密度電気プラグブル光電インターフェイスを実装した評価ボードを用いて評価して、25Gbps NRZ×16ch、10mm角以下、消費電力5W（12.5pJ/bit）を実証する。さらに、8連光電インターフェイスを試作し、性能を検証した後、FPGA搭載CPO ドータボード及びスイッチASIC搭載CPO ドータボードに実装し、2種のCPO ドータボードの評価を行う。また、スイッチASIC搭載CPO ドータボードを4個実装するスイッチ装置を設計、試作、評価を行い、スイッチASICの制御ソフトウェアの開発を行い、システム検証の構成を検討する。

1-a. マルチコアファイバを用いた Co-Packaged Optics (CPO) 超小型光トランシーバの研究開発

1-a-1. CPO 光トランシーバのための VCSEL アレイの研究開発

外部ファンダリの量産プロセスを用いて、MCFのコアと適合する1060nm帯16-ch裏面射出VCSELアレイを試作し、NRZ 25Gbps、PAM4 50Gbps以上の高速動作、チップレベルでの消費電力0.1pJ/bit以下の実現を目指すとともに、プロトタイプCPOトランシーバ実現に向けて、25Gbpsで動作するCPO実装可能な裏面射出型16chVCSELアレイの試作素子を提供する。

1-a-2. 高速・低電力・多チャンネル電気集積回路（EIC）の研究開発

1-a-2-1. 高速・低電力・多チャンネル光送信用電気集積回路（EIC）の研究開発

令和3年度に設計・試作した25Gbps×16ch光送信用EICを評価し、小型・低電力化の要素回路技術の検証をもとに、さらなる超小型化、超低電力化へ向けてデジタル制御技術を用いた光送信用EIC回路技術の開発を行う。さらに、高速化を見据えて、光送信用EICの高速駆動化、高機能化の基礎的な回路技術の検討を開始する。

1-a-2-2. 高速・低電力・多チャンネル光受信用電気集積回路（EIC）の研究開発

令和3年度に設計・試作した25Gbps×16ch光受信用EICを評価し、小型・低電力化の要素回路技術の検証結果をもとに、さらなる超小型化、超低電力化へ向けて超高密度パッド設計、回路トポロジーによる光受信用EIC回路技術の開発を行う。さらに、高速化を見据えて、高機能光受信用EICの基礎的な回路技術の検討を開始する。

1-a-3. CPO 超小型光トランシーバモジュールの研究開発

令和3年度に開発したCPO光トランシーバの要素技術（設計技術、実装技術）を適用し、400Gbpsの小型CPO光トランシーバのプロトタイプを試作する。次いで、CPOの動作検証を進め、25Gbps NRZ×16ch、10mm角以下、消費電力5W（12.5pJ/bit）を実証する。さらに、CPOの伝送評価を行い、2km伝送実現性を検証する。

1-b. チップ間光接続を可能とする高密度光電インターフェイス技術の研究開発

1-b-1. 高密度光電インターフェイス技術の研究開発

試作した電気プラグブル光電インターフェイスを実装した評価ボードを作製して、ボードの特性評価を行う。また、評価ボードを用いて超小型CPO光トランシーバを実装して、光信号特性、放熱特性、消費電力の評価を行う。また、CPOドータボード用に、8連光電インターフェイスの試作と評価を行う。

1-b-2. チップ間光接続を実現するCPOドータボードの開発

FPGA搭載CPOドータボードプロトタイプの試作を継続し、研究開発項目1-aで試作するCPO超小型光トランシーバ、および研究開発項目1-b-1で試作する電気プラグブルインターフェイスのソケットを装着し、動作確認、評価を実施する。スイッチASIC搭載CPOドータボードプロトタイプの設計と試作を行い、研究開発項目1-aで試作するCPO超小型光トランシーバおよび研究開発項目1-b-1で試作する電気プラグブルインターフェイスのソケットを装着し、動作確認、評価を実施する。

1-c. CPO光トランシーバを接続可能な小型大容量スイッチ装置の研究開発

スイッチ装置の基本設計を完了し、スイッチ装置のマザーボード、筐体機構設計、電源設計を開始する。研究開発項目1-bで開発するスイッチASIC搭載ドータボードを4個実装する

スイッチ装置を設計、試作、評価を行う。スイッチ装置のスイッチ ASIC の制御ソフトウェアおよびスイッチ装置のオペレーティングシステムの開発を行い、システム検証の構成を検討する。

研究開発項目 2：多種多様なサービスに対応可能な高機能エッジクラウド情報処理基盤の研究開発

CPO 光トランシーバとスイッチ ASIC を実装した極低遅延スイッチ装置の基本設計を完了し、研究開発項目 1-c 試作スイッチ装置にて Cut-through 方式の遅延実測・従来方式との比較を行うとともに、4スライス以上のネットワークスライシング実証の基本設計を完了する。リソース分離型コンピューティングシステムの全体構成による動作検証と、AI アプリケーション動作によるリソース利用率・スループットでの有効性を検証する。またシミュレーションにおいては資源割り当て手法とNW構成の一体での評価を通して有効性を明らかにし、無線NW資源占有時間に関する解析モデルの修正・実験結果を用いた解析を通してエッジクラウド技術導入の寄与を検証する。さらに光スイッチング技術の構成・光集積素子の入出力規模を拡張し、システム統合を検討する。スマートタウンではネットワーク環境エリア拡張とデモを実施するとともに、仮想化の範囲拡張とエッジ性能評価を行い、総合実証実験に向けた整備を進める。

2-a. マルチコアファイバを用いた極低遅延スイッチング技術の研究開発

研究開発項目 1 で試作する CPO 光トランシーバとスイッチ ASIC を実装したスイッチ装置で、マルチコアファイバを用いた極低遅延スイッチングの原理実証を行うための基本設計を完了する。試作スイッチ装置の進捗状況に応じて、可能であれば、研究開発項目 1-c で試作したスイッチ装置を用いて、従来の Store & Forward 方式と Cut-through 方式での遅延を実測して比較する。

2-b. マルチコアファイバで連結したリソース分離型コンピューティング技術の研究開発

令和 3 年度のリソース分離型コンピューティングシステムの部分試作に加えて他の要素技術の試作を行ってシステム全体を構成し動作検証を実施する。その上でエッジ AI アプリケーションを動作させて、アプリケーションレベルでリソース分離型コンピューティングシステムの効用を示すとともに、リソース利用率とサービス実行スループットの観点で有効性を示す。

2-c. マルチコアファイバを用いたネットワークスライシング技術の研究開発

研究開発項目 1 で試作する CPO 光トランシーバとスイッチ装置を用いて、4スライス以上のネットワークスライシングが可能なることを実証するための基本設計を完了する。

2-d. エッジクラウドコンピューティングを活用した実証実験の実施

2-d-1. 高機能エッジクラウド情報処理基盤内 NW 構成・制御技術の開発と処理性能検証

令和 3 年度に提案した資源割り当て手法と NW 構成を一体として評価をし、その有効性を明らかにすることを予定している。また、エッジクラウド情報処理基盤内 NW のシミュレーションを行う環境の構築を進め、高機能エッジクラウド情報処理基盤内 NW 構成・制御技術について、より詳細な評価を行うことを予定している。

2-d-2. エッジクラウドによる電波有効利用の検証

実際のネットワーク環境や、本研究課題で構築している実験ネットワーク、およびその上での実験結果などを用いて、令和 3 年度に提案した無線ネットワーク資源占有時間に関する解析モデルの修正やパラメータの設定を行い、エッジクラウド技術の導入が、電波資源の有効利用に寄与する度合いを具体的かつ定量的に明らかにする。

2-d-3. エッジサーバ間の光スイッチング技術の開発

令和 4 年度：令和 3 年度試作ボードおよび光集積素子構造を基本に複数拠点間接続方式に拡張し、有用性ならびに最終目標の伝送実験実証の目的を立てる。

令和 5~6 年度：システムの統合を検討・遅延時間の測定ならびに課題を抽出し、目標とする ms 以下の遅延動作と光スイッチ集積素子の 4ポート入出力動作実現を目指す。

2-d-4. B5G とエッジクラウドコンピューティングを活用したスーパースmartタウンに関する

研究開発

2-d-4-1. B5G エッジクラウドを活用した実証実験に関する研究開発

B5G セルラネットワークのエリア拡張を行う。B5G エッジクラウドを活用するARナビゲーション、映像伝送・物体認識等の基盤アプリケーションの開発を進め実証実験・デモを実施する。また、B5G 伝搬環境の実測データを収集しデジタルツイン上の伝搬シミュレーションモデルとの統合を図る。更に、B5G スマートタウン総合実証実験に向けたフィールドの環境整備を行う。

2-d-4-2. B5G 仮想化エッジクラウド基盤に関する研究開発

構築したエッジクラウド及び実験フィールドの拡張を行う。エッジクラウドにおいて、仮想化対象をコアからアプリケーションまで範囲を広げ、最適なマッピングによる性能改善を図る。また、開発するアプリケーションをエッジ上に展開し、エッジにおける性能評価を行う。更に、B5G スマートタウン総合実証実験に向けたユースケースに基づいたアプリケーションの設計開発を行う。