

採 択 番 号 00801
研究開発課題名 継続的進化を可能とする B5G IoT SoC 及び
IoT ソリューション構築プラットフォームの研究開発

(1) 研究開発の目的

継続的な進化に対応可能な、カスタマイズ性の高い B5G IoT 端末向け SoC の研究開発を行い、端末と基地局を総合して機能改変を行う事が出来る開発環境として、B5G SDR-PF (B5G Software Defined Radio-Platform) を構築する。

ベースバンド処理 SoC、60GHz 帯ミリ波対応の CMOS RF チップのチップセットを国内設計で開発し、B5G IoT に必要なセキュリティの高度化と低消費電力化をマイクロコントローラ・ベースの SoC で実現する事で、国際競争力の高い B5G IoT 端末の実用化フェーズに繋げる。

(2) 研究開発期間

令和 3 年度から令和 7 年度 (5 年間)

(3) 受託者

シャープ株式会社<代表研究者>
シャープセミコンダクターイノベーション株式会社
国立大学法人東京大学
国立大学法人東京工業大学
日本無線株式会社

(4) 研究開発予算 (契約額)

令和 3 年度から令和 4 年度までの総額 4,511 百万円 (令和 4 年度 2,690 百万円)
※百万円未満切り上げ

(5) 研究開発項目と担当

研究開発項目 1 究極のカスタマイズ性を実現する B5G IoT 向け B5G SDR-PF の研究開発

研究開発項目 1-a)

B5G IoT SoC 向け B5G SDR-PF の構築 (東京大学)

研究開発項目 1-b)

B5G IoT SoC 向け B5G SDR-PF のソフトウェアアーキテクチャの研究開発
(シャープセミコンダクターイノベーション株式会社)

研究開発項目 1-c)

DSP ソフトウェア無線の L1 層ソフトウェア研究開発 (日本無線株式会社)

研究開発項目 2 国産 B5G IoT SoC の研究開発

研究開発項目 2-a)

マイクロコントローラ・ベースの B5G IoT SoC の研究開発
(シャープセミコンダクターイノベーション株式会社)

研究開発項目 3 B5G IoT SoC のセキュリティ向上の研究開発

研究開発項目 3-a)

B5G IoT SoC のローカル B5G 新機能
(カスタムセキュリティ高度化 と低消費電力化)の研究開発 (東京大学)

研究開発項目 3-b)

B5G IoT SoC のハードウェアセキュリティ高度化とカスタムセキュリティ実装の研究開発 (シャープセミコンダクターイノベーション株式会社)

研究開発項目 4 B5G IoT SoC 向け RF 技術の研究開発

研究開発項目 4-a)

ミリ波帯 IC/アンテナ/パッケージ一体設計技術の研究開発 (シャープ株式会社)

研究開発項目 4-b)

ミリ波帯省面積低消費電力フェーズドアレイ IC の研究開発 (東京工業大学)

(6) 特許出願、外部発表等

		累計 (件)	当該年度 (件)
特許出願	国内出願	3	3
	外国出願	1	1
外部発表等	研究論文	3	3
	その他研究発表	38	33
	標準化提案・採択	0	0
	プレスリリース・報道	2	2
	展示会	1	1
	受賞・表彰	0	0

(7) 具体的な実施内容と成果

研究開発項目 1 究極のカスタマイズ性を実現する B5G IoT 向け B5G SDR-PF の研究開発

研究開発項目 1-a)

B5G IoT SoC 向け B5G SDR-PF の構築 (東京大学)

複数の FPGA の連結による柔軟な機能開発を SoC へ実装するパスを確立するべく、FPGA 実装のスケール限界や MPU/DSP/FPGA から SoC への実装ギャップを解決するモデルを提案した。さらに、継続進化可能な SDR 開発環境(テストベッド)構築と新通信機能検証を進め、OAI UE と OAI gNB の接続によるテストベッドやデータ処理を FPGA へオフロードする環境を構築した。

M.2 の規格のインターフェースに対応し、5G や次世代の通信プロトコルをプログラム可能な、次世代通信規格の開発用の超小型ソフトウェア無線ボードの開発に成功した。

さらに、SDR の応用例として定義された空間における通信品質を制御する基地局アーキテクチャを設計した。

研究開発項目 1-b)

B5G IoT SoC 向け B5G SDR-PF のソフトウェアアーキテクチャの研究開発

(シャープセミコンダクターイノベーション株式会社)

5G SDR-PF の端末側の L1/L2/L3 ソフトウェア開発において、

オープンソースコードソフトウェア(OAI)を活用したプロトコル検証環境の構築を完了し、構築し、プロトコルの一部機能を改編する機能のカスタマイズ検証を実施した。

機能カスタマイズが可能な B5G SDR ボードに向け、機能の追加や削除、組み換えが容易になるようなソフトウェアを設計し、ソフトウェアアーキテクチャ設計書を作成した。作成したソフトウェアアーキテクチャ設計書に基づいた SDR-PF 向けのソフトウェアを FreeRTOS シミュレーション環境上に実装し、ARMulator を用いた性能評価を完了した。

研究開発項目 1-c)

DSP ソフトウェア無線の L1 層ソフトウェア研究開発 (日本無線株式会社)

DSP ソフトウェア無線の L1 層 (物理層) について、B5G IoT 向け B5G SDR-PF

のシステム構成に基づいて定義したL1層（物理層）機能モジュールを昨年度定義した検証環境（シミュレーション環境含む）に実装し、アルゴリズム及び所望性能を検証した。

基地局プラットフォームと接続性を検証した最適化されたL1層ソフトウェアと、B5G IoT SoCでの動作を想定したL1層ソフトウェアの等価性をSoCのアーキテクチャに帰属した機能モジュール単位で検証した。

基地局との接続性を確認するため、汎用ハードウェアを用いL1層のオープンソースコードソフトウェア（OAI）を活用した検証環境を用いて機能モジュールのアルゴリズムを検証した。

汎用ハードウェアを用いた検証環境において計測器を接続し、L1層ソフトウェアの機能モジュールが所望性能を満足するか検証した。

研究開発項目2 国産 B5G IoT SoC の研究開発

研究開発項目 2-a)

マイクロコントローラ・ベースの B5G IoT SoC の研究開発

（シャープセミコンダクターイノベーション株式会社）

B5G IoT SoC の開発において、Cortex-M55 を 2 コア搭載した CPU サブシステムや無線モデムを実現する DSP サブシステムの仕様設計、RTL 設計、機能検証を完了した。

RF チップとのデジタルインターフェースに JESD204B、HARQ の処理データの一時保存場所に LPDDR4、L1 処理の一部機能のオフロードや PC 等からの制御等、拡張機能実現のために PCI Express を採用し、仕様検討、PHY とコントローラの接続回路、制御回路の設計、論理検証、階層レイアウトを完了した。

RF インターフェースに関しては送受信回路やカウンタによる送受信制御の仕様設計をおこない、RTL 設計および機能検証を完了した。

また、研究開発項目 1-c で用いる L1 ソフトウェアの開発環境を立ち上げ、開発環境を用いて検証用プログラムを作成し、機能検証に活用した。

B5G IoT SoC のテストチップをエミュレータに実装し、ソフトウェア開発環境で作成したプログラムを実行可能な環境を構築した。

研究開発項目3 B5G IoT SoC のセキュリティ向上の研究開発

研究開発項目 3-a)

B5G IoT SoC のローカル B5G 新機能

（カスタムセキュリティ高度化 と低消費電力化）の研究開発（東京大学）

伝搬路に基づく鍵共有において、フェージングの影響によるレート・信頼性劣化を補償するアルゴリズム、および、パイロットオーバーヘッドを削減する手法を提案し、数値解析によりその効果を確認した。低消費電力化に向け、伸縮シールド配線による信号保護技術を開発した。実際、スマートテキスタイルを試作し、無線で多点での生体信号を高精度で取得できることを確認した。

研究開発項目 3-b)

B5G IoT SoC のハードウェアセキュリティ高度化とカスタムセキュリティ実装の

研究開発（シャープセミコンダクターイノベーション株式会社）

B5G IoT SoC において、外部インターフェースを介するデータを保護する為の秘匿データ保護回路、リアルタイム復号処理システムの回路を実装すると共に、サイドチャネル攻撃を防御する耐タンパ回路、及び物理攻撃を検知するセンサー回路によるセキュリティシステムを構築した。

また、開発した秘匿データ保護回路を FPGA に実装し、サイドチャネル攻撃に対する有

効性を確認した。

サイドチャネル攻撃による鍵漏洩による被害拡大を防ぐ方法として有効とされる PUF(※)についても回路実装を完了した。

※PUF(Physical Unclonable Function)

研究開発項目 4 B5G IoT SoC 向け RF 技術の研究開発

研究開発項目 4-a)

ミリ波帯 IC/アンテナ/パッケージ一体設計技術の研究開発 (シャープ株式会社)

28GHz フェーズドアレイ IC(65nm CMOS, 3mm x 2mm)および4 アンテナフェーズドアレイ小型アンテナモジュール(23.8mm x 3.8mm)を設計・試作し、基本特性確認まで完了した。

研究開発項目 4-b)

ミリ波帯省面積低消費電力フェーズドアレイ IC の研究開発 (東京工業大学)

Beyond 5G で必要となる高データレートかつ、省電力・低コストなミリ波帯フェーズドアレイ無線機の研究開発を行った。提案した新コンセプトの 28GHz 帯時分割 MIMO 受信機を 65nm CMOS で試作し、800MHz のスイッチング速度で 400MHz 帯域 2 ストリームの MIMO 通信に成功した。256QAM 変調により 6.4Gbps の伝送速度を達成した。

(8) 今後の研究開発計画

2023 年度は、B5G SDR-PF のプロトコルスタック (L1/L2/L3 層のソフトウェア) について、シミュレーションによる動作検証を目標とする。また、今後試作するベースバンド SoC のテストチップ設計および機能検証、レイアウト設計および物理検証を行う。テストチップのセキュリティ機能は、これまでに検討したセキュリティ仕様をベースに、暗号回路や耐タンパー性向上回路を実装する。また B5G で想定される新たなユースケースの研究開発として、新規セキュリティ機能のシミュレーション検討を行う。RF 技術開発に関しては、これまでに試作した 28GHz フェーズドアレイ小型アンテナモジュールおよび時分割 MIMO IC の評価結果に基づく改善検討、試作、評価及び、60GHz への展開に向けた基本的な検討、試作、評価を推進する。