

令和 5 年度研究開発成果概要書

採 択 番 号 05001

研究開発課題名 エラーフリーPOF による革新的通信システムの開発

(1) 研究開発の目的

エラーフリーPOF により、多値変調方式による 1 レーン 50 Gbps 級のデータ通信を、現在必要とされている FEC (Forward error correction) 等の誤り訂正機能を用いず実現する通信技術の確立を目指す。さらに、エラーフリーPOF の一括成型による多心化技術を確立する。既存の誤り訂正方式を採用した通信システムとの性能比較を行い、信頼性、転送性能、消費電力、通信遅延等の点において、エラーフリーPOF 伝送システムが優れていることを実証する。

(2) 研究開発期間

令和 4 年度から令和 7 年度 (4 年間)

(3) 受託者

学校法人慶應義塾<代表研究者>

(4) 研究開発予算 (契約額)

令和 4 年度 498 百万円 ※百万円未満切り上げ

(5) 研究開発項目と担当

研究開発項目 1 エラーフリーPOF による革新的通信システムの開発 (学校法人慶應義塾)

研究開発項目 1-a) エラーフリーPOF の多心化技術の確立

研究開発項目 1-b) エラーフリーPOF のための新規光トランシーバーの開発

研究開発項目 1-c) Beyond 5G に向けた分散 MEC 環境の構築

(6) 特許出願、外部発表等

		累計 (件)	当該年度 (件)
特許出願	国内出願	0	0
	外国出願	0	0
外部発表等	研究論文	0	0
	その他研究発表	10	10
	標準化提案・採択	0	0
	プレスリリース・報道	1	1
	展示会	3	3
	受賞・表彰	0	0

(7) 具体的な実施内容と成果

研究開発項目1 エラーフリーPOFによる革新的通信システムの開発

研究開発項目1-a: エラーフリーPOFの多心化技術の確立

多心エラーフリーPOF用溶融押出装置を設計し、装置を導入した。本研究開発に必要な多心エラーフリーPOF用の溶融押出装置は、コア材、クラッド材、オーバークラッド材の3相を用いる。これらを同時に一括で溶融押出することにより、複数のコア・クラッドが一列に精度よく並び多心(マルチコア)POFを成形できる。10月までに設計を終了し、装置を発注した。本装置を3月に設置・導入した。またエラーフリーPOFに必要な材料を検討し、候補材料を選定、購入した。こうして多心化エラーフリーPOF試作の環境を整えた。更に、本プロジェクトで開発する多心エラーフリーPOF用の新規MTコネクタの基本設計を行った。新規MTコネクタは低コスト化をコンセプトに簡単に接続できる構造とした。新規MTコネクタと多心化POFを接続するため、多心化POFの構造体(外形ディメンション、コア径、コアの配列等)の設計を行い、新規MTコネクタと多心化POFとのアSEMBル方法を新たに提案した。

研究開発項目1-b: エラーフリーPOFのための新規光トランシーバーの開発

データセンター用途の1レーン53.125 GbpsのPAM4(4-level pulse amplitude modulation)伝送を想定して、エラーフリーPOFの伝送評価を行うための光トランシーバーを設計、試作した。また、エラーフリーPOFのための新規光トランシーバーの光学設計要件を検討するために、多値伝送を想定した低振幅NRZ(Non-return-to-zero)信号を用いて、エラーフリーPOFのデータ伝送特性の励振条件依存性を評価した。その結果、従来のガラスMMF(マルチモード光ファイバ)では光ファイバの接続条件に依存してビットエラーレートが最大 10^{-4} 程度まで劣化するのに対し、エラーフリーPOFでは接続状態に依存せず安定してエラーフリー伝送(ビットエラーレート 10^{-12} 以下)を達成できることが示された。すなわち、エラーフリー伝送のためのアライメント要件が大幅に緩和されることが示された。さらに、得られた結果からエラーフリー伝送のための軸ずれ許容量や結合損失許容量を算出し、新規光トランシーバーの光学系の設計指針を得た。

研究開発項目1-c: Beyond 5Gに向けた分散MEC環境の構築

エラーフリーPOFを用いた通信試験を行うために、PAM4通信のBER(Bit Error Rate)を計測する通信評価環境の構築を行った。PAM4通信を行うために必要なQSFP-DDトランシーバーが搭載されているFPGAボード(Virtex UltraScale+ 56G PAM4 VCU129 FPGA Evaluation Kit)を使用し、各種ケーブルのBERを計測した。QSFP-DDトランシーバーは1チャンネル毎に56Gbps PAM4通信に対応しており、合計8チャンネルあるため各ポートあたり最大400Gbpsの通信が可能である。BERを計測する際に用いるGTMトランシーバーや、その他計測に用いるためのProcessing CoreをVerilog HDLで設計し、Xilinx社のVivado 2020.2を用いてVCU129評価基板上のFPGAに実装した。BERの計測にはGTMトランシーバー経由でQSFP-DDのトランスミッタにPRBS(Pseudo Random Binary Sequence) Patternを各種ケーブルに流し、GTMトランシーバー内のPRBSテストを用いて計測した。評価の結果、従来のQSFP-DD DACケーブルではBERが 10^{-7} オーダーと大きく、さらにレーン毎にjitterがあることが確認された。

並行してエラーフリーPOF専用のcodecの研究開発を行った。エラーが起きないという前提でframe長を非常に長くしエラー検出のみ可能なcodecを試作した。エラーフリーPOFが実際に利用可能になったのち、実機(VCU129評価基板)でエラーを実測しその結果をフィードバックして最終的なPOF専用codecを完成させる予定である。

また、本研究開発用のエミュレータとして、既存の高速光ネットワークを用いて複数のFPGA

ボードを接続可能な環境を構築した。今後、このエミュレータを用いて光ネットワーク利用時の電力解析を行い、電力モデルの構築を検討し、POF 導入時の効果を示す。

(8) 今後の研究開発計画

研究開発項目 1 エラーフリーPOF による革新的通信システムの開発

研究開発項目 1-a：エラーフリーPOF の多心化技術の確立

- ✓ 本年度に立ち上げた溶融押出装置を用いて多心 POF を試作する。
- ✓ 多心 POF の所望の特性（心の形状、屈折率分布、マイクロ不均一構造等）を得るための作製条件（母材の溶融粘度、押出温度、圧力条件、流路等）を検討する。
- ✓ 多心 POF のための新規 MT コネクタを試作する。

研究開発項目 1-b：エラーフリーPOF のための新規光トランシーバーの開発

- ✓ エラーフリーPOF の軸ずれ測定をもとに、新規光トランシーバーの光学系（レンズアレイや光コネクタ等）を設計、試作する。
- ✓ 試作した新規光トランシーバーの性能検証及び改良を行い、1 レーン 50 Gbps 級の FEC 無しエラーフリー伝送を目指す。

研究開発項目 1-c：Beyond 5G に向けた分散 MEC 環境の構築

- ✓ エラーフリーPOF の性能検証をもとに、エラーフリーPOF のための新規 codec を研究開発する。
- ✓ FEC 付き codec、FEC 無し codec、エラーフリーPOF 専用 codec 等を搭載し、各種 codec をプログラマブルに選択可能な高機能ネットワークコントローラを設計、開発する。
- ✓ 高機能ネットワークコントローラ、計算ノードとなる FPGA ボード、エラーフリーPOF を用いて MEC 環境を構築する。
- ✓ MEC 環境に各種機能を実証できる AI アプリケーションを設計・実装し、全体としての性能、コスト、信頼性、電力を評価する。