

令和 4 年度研究開発成果概要書

採 択 番 号 06201

研究開発課題名 屋内 CP 空間連携に向けた先端半導体メタサーフェス融合技術の実証実験

(1) 研究開発の目的

現在主流のアクティブ制御に基づく IRS (Intelligent Reflecting Surface) に対し、本研究では先端半導体メタサーフェス技術の融合によって、一般家庭の屋内電波環境をパッシブで整えることのできる通信基盤インフラの構築ならびに普及を目指す。本研究の狙いは、単に科学的なチャンピオンデータを達成することだけではなく、B5G通信環境を電波の非専門家である一般家庭へと普及することにある。このため、ユーザの実利用まで想定した形態での新規電波環境構築デバイスを開発する。

(2) 研究開発期間

令和 4 年度から令和 6 年度 (3 年間)

(3) 受託者

国立大学法人名古屋工業大学<代表研究者>
国立大学法人京都大学

(4) 研究開発予算 (契約額)

令和 4 年度 100 百万円
※百万円未満切り上げ

(5) 研究開発項目と担当

研究開発項目 1 単一端末評価

- 1-a. 端末でのマルチパスカット (国立大学法人名古屋工業大学)
- 1-b. 半導体の低電力化 (国立大学法人京都大学)

研究開発項目 2 多端末評価

- 2-a. 壁面での反射波の制御 (国立大学法人名古屋工業大学)
- 2-d. 紙を用いた評価 (国立大学法人名古屋工業大学、国立大学法人京都大学)

研究開発項目 3 大規模空間評価

- 3-b. テープを用いた評価 (国立大学法人名古屋工業大学、国立大学法人京都大学)

(6) 特許出願、外部発表等

		累計 (件)	当該年度 (件)
特許出願	国内出願	0	0
	外国出願	0	0
外部発表等	研究論文	0	0
	その他研究発表	1	1
	標準化提案・採択	0	0
	プレスリリース・報道	0	0
	展示会	0	0
	受賞・表彰	0	0

(7) 具体的な実施内容と成果

研究開発項目1 単一端末評価

1-a. 端末でのマルチパスカット

本項目ではマルチパスによる電磁干渉の抑制を目標としており、マルチパスを抑制する新たなメカニズムを考案した。このメカニズムに対し、数値解析をベースとした設計・評価では10 dB程度の抑制効果が得られることを確認した。既に実証実験においても単一方向の連動については同程度の効果を確認した。

1-b. 半導体の低電力化

本項目では端末を構成する半導体の低電力化を目標としており、低電力化を達成する新たな回路技術を考案した。提案する回路技術においては、低しきい値トランジスタを積極的に活用した。従来に比べて大幅な低電力化となる、-30dBm程度まで低電力化を達成できることを、22nm Ultra Low Leakage CMOS プロセスを用いて確認した。

研究開発項目2 多端末評価

2-a. 壁面での反射波の制御

本項目では多様な通信信号が混在する電波環境において、異なる電波の伝搬方向を制御して電磁干渉を抑制することを目標とした。特にパッシブ（外部電源不要）で表面インピーダンスを再構築可能なIRSを新規考案し、たとえ同一周波数でもパルス幅に応じて反射波の受信強度を変化させることを目標に定めた。本項目の取り組みによって、表面インピーダンスをパルス幅に応じて再構築可能なIRSを考案することに成功した。考案されたIRSでは、一般的に知られている回折格子と位相勾配を有する二次元平面との間でスイッチング可能なメタサーフェスを設計し、10 dB程度の散乱特性の変化を確認した。

2-d. 紙を用いた評価

本項目では電波の非専門家にとって容易に移動・再設置可能な紙を基材とした、壁紙型メタサーフェスを開発することを目標とした。壁紙型メタサーフェス応用に向けて、半導体集積回路の実装技術の研究開発を行った。半導体集積回路を紙状基盤に絶縁性接着剤を用いてダイボンディング（搭載）し、そのうえで紙状基盤とのワイヤボンディングでの接続を実施した。

研究開発項目3 大規模空間評価

3-b. テープを用いた評価

本項目では電波の非専門家にとって容易に移動・再設置可能なテープを基材とした、テープ型メタサーフェスを開発することを目標とした。特に数値目標として数GHz帯における動作実現を目指した。まずは数値解析に基づいてテープ型メタサーフェスを設計した。その数値解析評価では従来の無線伝送と比較して、電波信号を表面波としてメタサーフェス上を伝搬させることで、伝搬距離に応じて線形的に伝送特性が改善されることが分かった。また、22nm Ultra Low Leakage CMOS プロセスを用いて、周波数特性の評価を行った。数GHz帯での動作が十分に可能であることが分かった。

(8) 今後の研究開発計画

令和5年度は上記開発項目のうち、2-aを除いて全項目を継続的に実施する計画である。加えて、3つの項目を実施する計画である。主たる実施内容として、令和4年度に考案・設計されたメタサーフェス技術をこれまで評価の中心となっていた数GHz帯から数十GHz帯へと移行する点が挙げられる。また、紙・テープを用いたメタサーフェスについても試作・評価を予定している。22nm Ultra Low Leakage CMOS プロセスに加えて、より先端の12nm/16nm FinFET CMOS プロセスでの実装を予定している。