

1. 研究課題・受託者・研究開発期間・研究開発予算

- ◆研究開発課題名 Beyond 5G基地局アレーアンテナ向けオールデジタルトランスミッタ回路技術の研究開発
- ◆受託者 富士通株式会社
- ◆研究開発期間 令和4年度～令和6年度 (3年間)
- ◆研究開発予算 (契約額) 令和4年度の総額17百万円

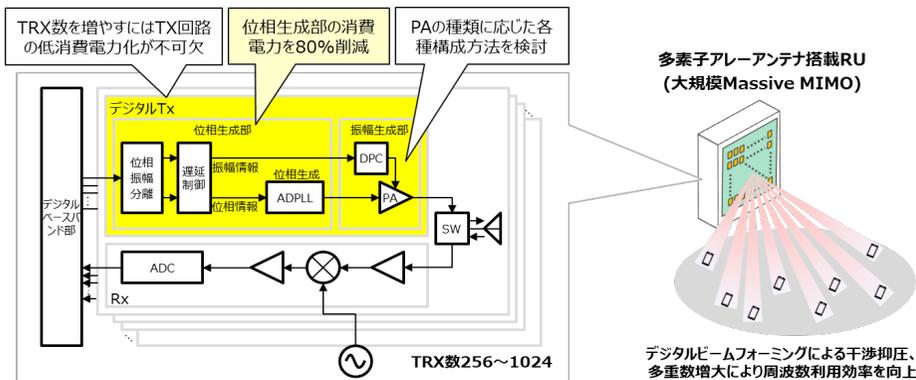
2. 研究開発の目標

基地局フロントエンド部のトランスミッタ回路をデジタル化することで消費電力を削減する「オールデジタルトランスミッタ回路技術」を開発する。これによって、従来の高速DACと比較して、パワーアンプ(PA)以外のトランスミッタ回路の消費電力を80%削減することを目標とする。

3. 研究開発の成果

デジタルTX回路の基本アーキテクチャ検討

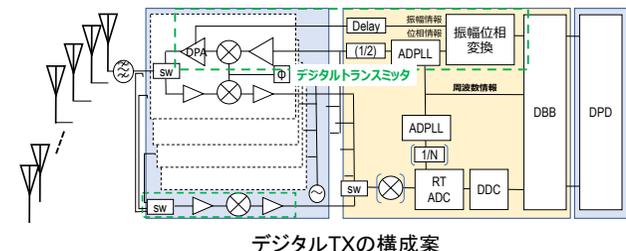
5G仕様をベースにしたBeyond 5Gの仮想テストベンチを作成し、デジタルTX回路の各種構成方法の比較検討を行い、Beyond 5Gに適した回路構成案を決定する。これにより、Beyond 5Gにおいて、TRX数を256～1024程度に増大させた大規模Massive MIMO基地局の実現性について検証する。



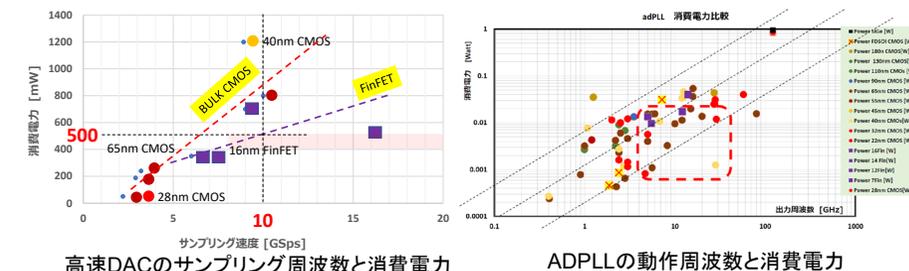
デジタルTX回路のモデル化とシミュレーション検証

デジタルTXの各種回路構成案に対してビヘイビアモデルを作成する。シミュレーションによる動作検証とパラメータの最適化を行い、従来の高速DACを用いた場合と比較し、デジタルTX方式による消費電力の削減効果を定量的に見積もる。これにより、PA以外のトランスミッタ回路の消費電力を、デジタルTXを適用することで80%削減できることを確認する。

研究成果1: 大幅に消費電力を小さくできることが期待できる**デジタルTX回路の基本構成を決定**した。従来のTX回路では高速DACを必要とするダイレクトRF方式が提案されていたが、Massive MIMOでは非常に大きな消費電力となる問題があった。そこで、制御信号を位相と振幅に分離し、位相をAll Digital PLL(ADPLL)で制御し、振幅をDigital Power Controller(DPC)によってPAで制御する方式にすることで、高速DACが不要となり位相生成部の消費電力を大幅に下げることが可能になる。また、DPCによって電源電圧を変調信号に応じて制御することでPAの高効率化も目指すことができる。



研究成果2: 文献調査を行い、デジタルTXを構成する高速DACのサンプリング周波数と消費電力やADPLLの動作周波数と消費電力等の技術トレンドをまとめ、本研究開発の目標である位相生成部の**消費電力を80%削減できる可能性を確認**した。



4. 特許出願、論文発表等、及びトピックス

国内出願	外国出願	研究論文	その他研究発表	標準化提案・採択	プレスリリース 報道	展示会	受賞・表彰
0 (0)	0 (0)	0 (0)	0 (0)	0 (0)	0 (0)	0 (0)	0 (0)

※成果数は累計件数、()内は当該年度の件数です。

5. 今後の研究開発計画

2023年度は、2022年度に開発したテストベンチを用いて、ADPLLやDigital PA(DPA)を実現するための半導体テクノロジー選択に向けた検討を下記2点によって進める。

- 1 候補となる半導体プロセスのトランジスタのシミュレーションモデルを用いた仮想ブロックを構成する。
- 2 位相・振幅変換部の一部ブロックに対して、ツールを用いた送信機の性能検討を実施する。

2024年度は、前年度に検証したシステムブロックをさらに進展させて、実現性を想定した実装・組立技術を検討する。ADPLLやDPAをデジタルTXブロックとして実現するために、異種デバイス集積を想定した実装技術を検討する。具体的にはSi-CMOSで実現した位相・振幅比較部と、化合物半導体(GaN等)によるDPAをつなぐ構成を想定し、異なる半導体を組み合わせる協調シミュレーションを実施し、デジタルTXの性能を見積もる。