

11. 「光RAMサブシステムに関する研究開発」の開発成果について

1. 施策の目標

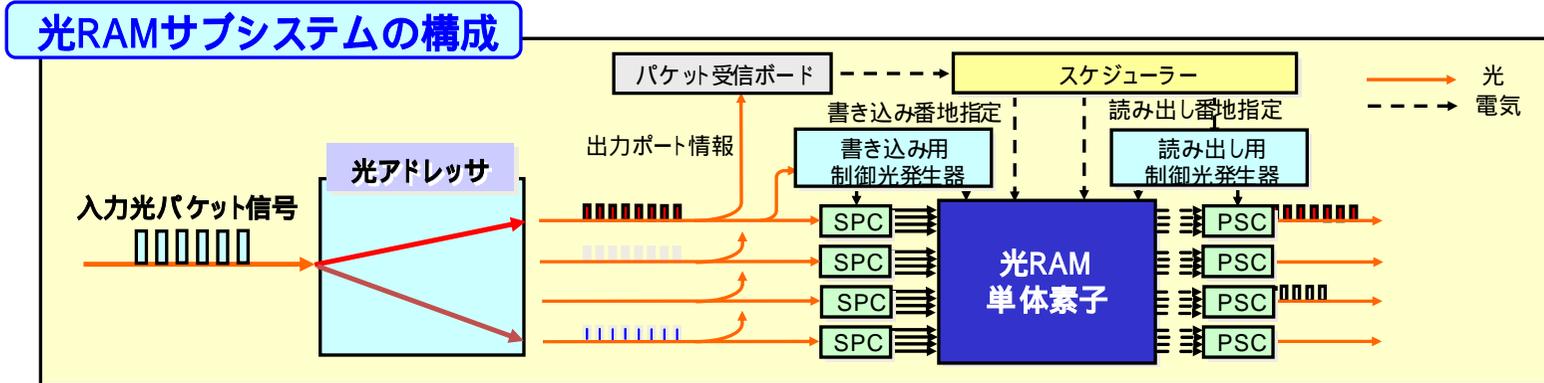
将来のルータの主流になると期待される全光パケットルータを実現する上で不可欠である、非同期光信号で入出力可能な光RAMサブシステムを実現する基本技術を確立し、プロトタイプ の作製により技術的可能性を検証する。

2. 研究開発の背景

ブロードバンド化によるトラフィック急増に対応したネットワーク増強が急務となっている。信号伝送はWDM光伝送等の急速な進展により当面の容量増強に対しては技術的には充分対応できる余地を残しているが、処理の大部分を電子回路に依存しているルーティング処理がネットワークの新たなボトルネックになると懸念されている。この点から今後のネットワーク増強には、ルータの大容量化・低コスト・低消費電力化が重要課題となっている。現在のルータでは信号処理は全面的に電子回路に依存しているが、入出力は光化が進みまた装置内部のインターコネクションも光化されつつある。このためルータ内部では光電気の変換を繰り返しながら処理が進む形となり、光电変換及びこれに伴う速度変換のための直並列変換が装置のコスト及び消費電力の過半を占めている。信号処理の光化を進めこれらの変換回数を極力減らすことが不可欠と考えられているが、パケット処理に不可欠な光メモリが存在しないため現状では光化は不可能であり、この分野での研究開発が期待されている。

3. 研究開発の概要と期待される効果

上述したルータ内部の光化に向けては、光メモリ自体の研究が重要であるばかりでなく、光メモリに信号を書き込んだり読み込んだりするためのアドレスサや光信号パルス列の直列・並列変換を用いるインターフェース等の光メモリ周辺技術の研究も同時に推進する必要がある。本委託研究では、光メモリ単体とその将来の量産化を睨んだ製造技術、および周辺光制御技術の研究を進め、さらには光メモリを前提とした光パケットルータ構成法の研究も行っている。これらの研究成果を集約することによって、将来の光ルータの重要な要素となる光RAMサブシステムの動作実証が期待できる。

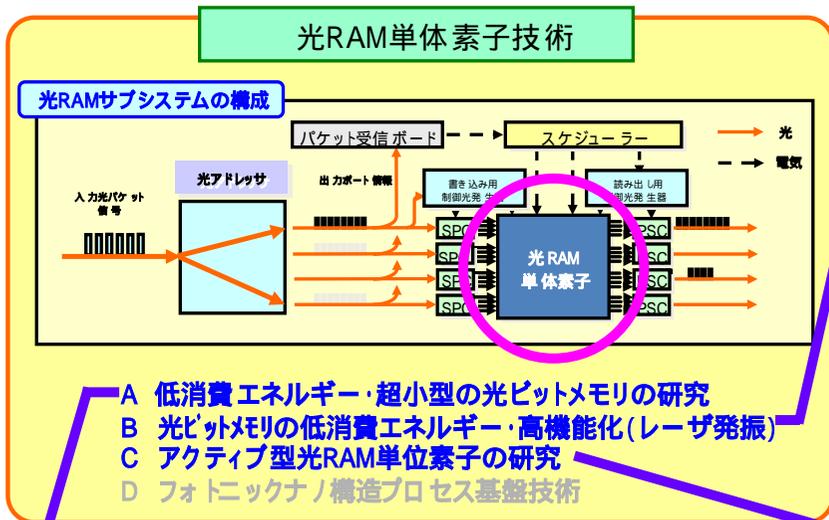


4. 研究開発の期間及び体制

平成18年度～平成22年度(5年間)

NICT委託研究(日本電信電話株式会社、大阪大学、九州大学、日本電気株式会社)

光RAM単体素子技術の主な成果



- A 低消費エネルギー・超小型の光ビットメモリの研究
- B 光ビットメモリの低消費エネルギー・高機能化(レーザ発振)
- C アクティブ型光RAM単体素子の研究
- D フォトリソグラフィナノ構造プロセス基盤技術

B 光ビットメモリの低消費エネルギー・高機能化(レーザ発振)

●フォトリソグラフィナノ構造を用いた安定な光RAM単体素子や光RAM素子内の光アンプへの適用など高機能化が期待できる。この技術は光ビットメモリの低消費電力化を実現するために重要である。

●本研究開発では、インジウムリン系化合物半導体のバンドギャップを1.3 μmから1.4 μmに変更することによりCW光入力で、1 μW以下の光強度に対し双安定特性を示した。従ってメモリ保持時間の増大、さらに低消費エネルギー化が期待できる。また、幅変化型のフォトリソグラフィナノ構造を用いた単一量子井戸において室温CWでの光注入によるレーザ発振を確認した。

A 低消費エネルギー・超小型の光ビットメモリの研究

●インジウムリン系化合物半導体を材料としたフォトリソグラフィナノ共振器を用いた全光ビットメモリの開発に成功。

●同媒質では世界最高の共振特性を実現。

●メモリ保持に必要なバイアス光のパワーが最低値40 μWと従来の半導体レーザの光双安定動作を用いた光メモリに比べ約2桁低減し、かつ従来の60倍の150nsというメモリ保持時間を達成。

共振器 空気穴 共振器

フォトニック結晶光メモリの素子構造

NTT 光メモリを開発
 【日経産業 2008年4月25日】
持続時間60倍
 【日刊工業 2008年4月25日】
消費電力100分の1
 【フジサンケイビジネスアイ 2008年5月3日】
小さな電力で大きな新技術
 【産経 2008年5月28日】

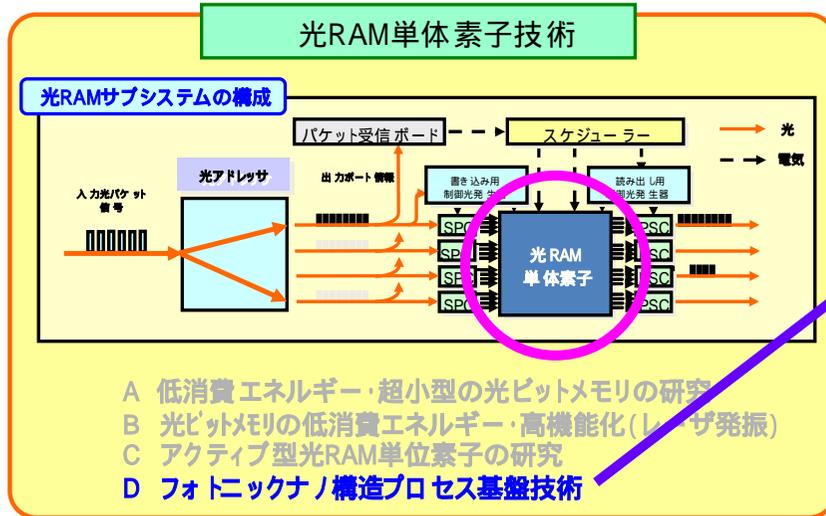
C アクティブ型光RAM単体素子の研究

●光RAMにとって重要なヒステリシス幅の検討を進め、単体素子の小型化に伴うヒステリシス狭幅化を改善する手法を検討した。その結果、

- ・500 μm以下の素子サイズを実現(単体素子サイズを40%程度低減)
- ・世界最高の電流ヒステリシス幅(32 mA、 I_{op} 比30%程度)

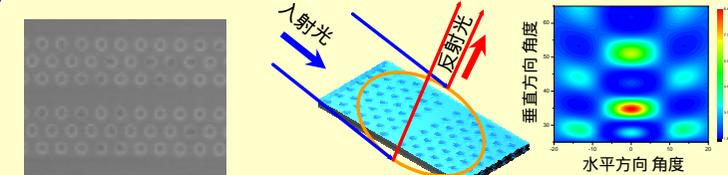
を達成した。この成果に基づくことで、今後4bitメモリを実現する道筋がわかった。

光RAM単体素子技術の主な成果



D フォトニックナノ構造プロセス基盤技術

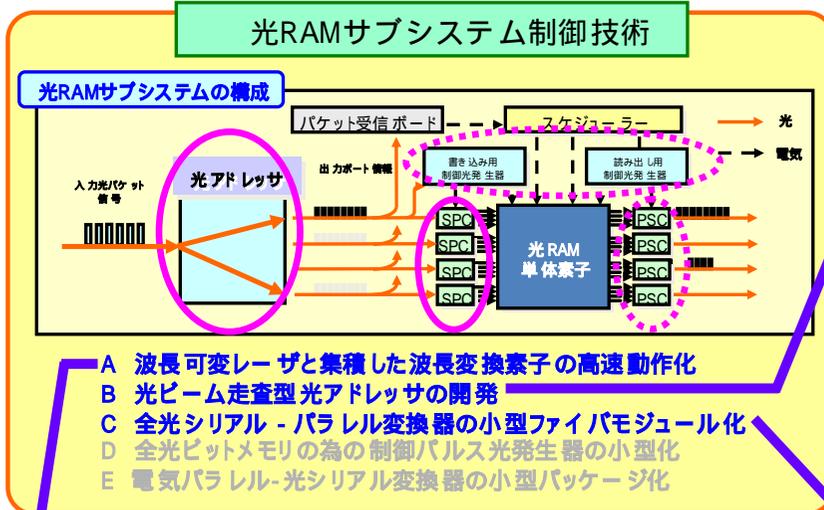
- 光RAM実用化には量産対応の高精度加工形状制御が必須である。今回、加工中の化学反応でガスが放つ光の波長から形状予測する効率的な手法を確立、量産装置を用いた光RAM製造に道を拓いた。
- 微細なフォトニックナノ構造は製造検査が課題である。今回、加工状態を光反射特性を調べる手法を考案、実用に向けた知見を得た。



2次元フォトニックナノ構造
 周期 420 nm, 直径 200 nm

光反射特性を利用した非破壊検査手法
 (左) 概念図 (右) 2次元光学回折像の例

光RAMサブシステム制御技術の主な成果



- A 波長可変レーザと集積した波長変換素子の高速動作化
- B 光ビーム走査型光アドレスの開発
- C 全光シリアル-パラレル変換器の小型ファイバモジュール化
- D 全光ビットメモリの為の制御パルス光発生器の小型化
- E 電気パラレル-光シリアル変換器の小型パッケージ化

B 光ビーム走査型光アドレスの開発

多モード干渉型導波路素子の動的スイッチング動作を実証

- 光ビーム走査型光アドレスとして、多モード干渉(MMI)導波路型光スイッチを試作し、スイッチング特性の波長依存性、偏波依存性を確認した。
- 連続光に対して動的なスイッチング動作を実証した。

・登り時間 0.9~20 ns
 ・下り時間 0.8~14 ns
 で動的なスイッチング動作を実証

A 波長可変レーザと集積した波長変換素子の高速動作化

- これまでの研究開発により、相互ゲイン変調を用いた波長変換器において 10 Gbit/s動作が確認された。
- 今年度は高速化が可能な相互位相変調(XPM)型の波長変換器を適用し半導体二重マイクロリング共振器を用いた波長可変レーザとモノリシック集積した素子の開発に成功した。
- 本研究開発では、遅延干渉計(下図点線内)をモノリシック集積することで、XPM動作が可能(右図)となりこれにより40 Gbit/s動作に向けて大きく進展した。

モノリシック集積した波長ルーティング型光アドレス

波長変換後の出力 (10 ps/div)

C 全光シリアル-パラレル変換器の小型ファイバモジュール化

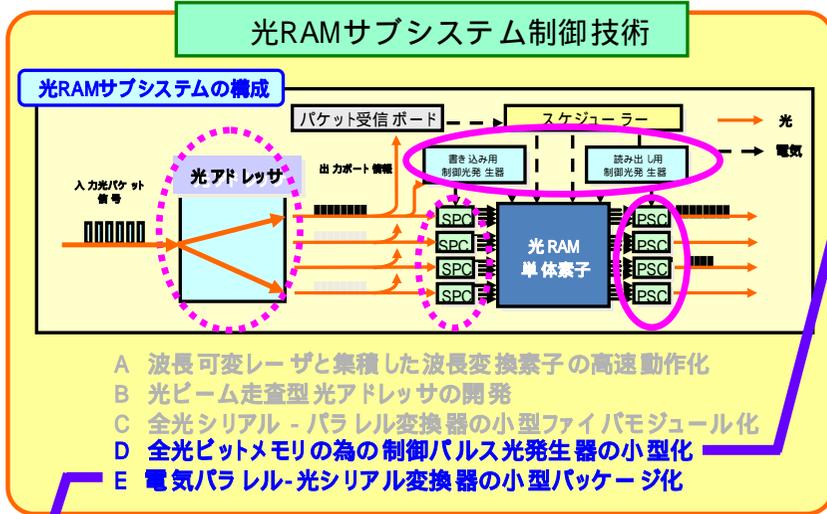
- 本課題ではこれまで、入力光パケットと光メモリ媒体との光インターフェイスとして、高速光パケットと並列の低速光信号との変換・逆変換を行う光シリアル-パラレル変換器の試作機を作製し、その基本動作を確認してきた。
- 今回、振動・温度変化に対する安定化と小型化とを目指した、10Gbps, 16ビットファイバモジュールの開発に成功した。
- 今後は、40Gbps, 4ビット非同期バースト光パケットに対する全光シリアル-パラレル双方向変換器の開発を目指す。

(a) 70 x 20 x 20 mm³

開発した小型モジュールの外観

(b) 出力ファイバ / 入力ファイバ

光RAMサブシステム制御技術の主な成果



D 全光ビットメモリの為の制御パルス光発生器の小型化

- 本課題ではこれまで、長い非同期バースト光パケット信号を光メモリ媒体に読み書きするための区切りを示す光パルス信号(制御パルス光)を安定かつ瞬時に発生できる制御光信号発生器プロトタイプの実装を実施、その基本動作を確認してきた。
- 今回、制御光発生器のキーモジュールである光パルス列発生器の小型化モジュール化(従来型プロトタイプ1/5のフットプリント)を実施、動作確認に成功した。
- 今後は、光クロック発生器と光パルス列発生器とで構成される制御光発生器を一体化させるとともに、安定化を図ることを目指す



開発した小型モジュールの外観

E 電気パラレル-光シリアル変換器の小型パッケージ化

- これまで、電子RAMから読み出した並列電気信号をシリアル光パケットに再構築するための電気パラレル-光シリアル変換OEIC(光電子集積回路)を開発、10G/40G動作のための回路最適化を行ってきた。
- 今回、電子回路基板への実装に向け、OEICとOEICに光照射を行うための光回路とを一体化した電気パラレル-光シリアル変換器の小型パッケージ化に成功、電子RAMに書き込まれたデータを実際に電気パラレル-光シリアル変換器によって読み出し、光パケットに変換することに成功した。
- 今後は他の課題で開発したシリアル-パラレル変換器と制御光発生器、および本課題で開発した電気パラレル-光シリアル変換器を電子RAMと組み合わせて光電融合型RAMの完成を目指す。

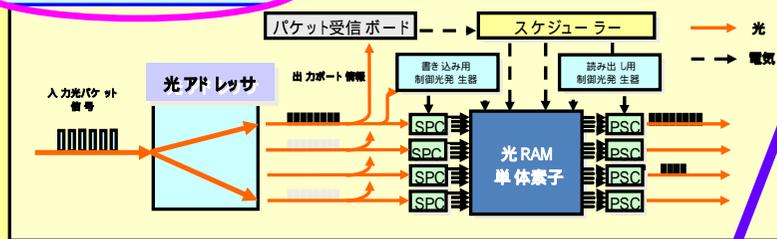


開発した電気パラレル-光シリアル変換器の外観

全光パケットルータの構成とバッファ管理技術の主な成果

全光パケットルータの構成とバッファ管理技術

光RAMサブシステムの構成

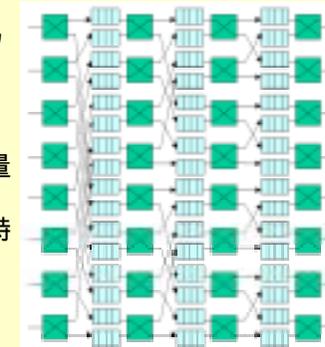


A 全光パケットルータの構成とバッファ管理技術

B 転送プロトコルを含む全光パケットルータシステムの性能評価

A 全光パケットルータの構成とバッファ管理技術

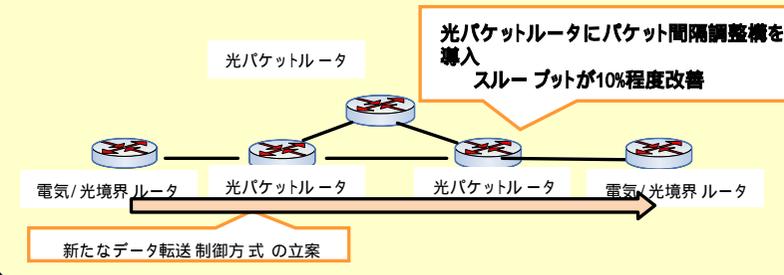
- 近年の小容量バッファを用いたパケット交換ネットワークの研究では、必要バッファ量は数十Mbyteオーダー
- 数十Mbyteは光ビットメモリの集積規模としては依然として大きく、更なる容量削減が必要である
- スイッチ構成を改良し、パケット競合時のパケット棄却を回避する
- 同じパケット棄却率の条件下で、必要バッファ容量を更に20%削減する



バッファ付きバニャンアーキテクチャ

B 転送プロトコルを含む全光パケットルータシステムの性能評価

- 制御理論に基づくデータ転送方式により必要バッファ容量を大幅に削減：90%利用率の場合10.5kbyte、30%利用率の場合6kbyte
- H20年度は、パケットの中継ノードに適用可能なパケット間隔調整機構を立案した
- シミュレーション評価によりネットワークのスループットが10%改善される



1. これまで得られた成果(特許出願や論文発表等)

	特許出願	論文	研究発表	報道発表	標準化提案
光RAMサブシステムに関する研究開発	3	16	62	1	0

2. 研究成果発表会等の開催について

(1) 情報通信研究機構NICT主催の『フォトニックネットワーク研究成果発表会』に出展

NICTが総務省と連携して推進しているフォトニックネットワーク研究の成果を広く公開し、普及を図るために、2008年11月6日に都内にて開催された『フォトニックネットワーク研究発表会』に参加して、本委託研究の成果をパネル展示した。

(2) 日本電信電話株式会社主催の『NTT R&Dフォーラム』に出展

NTT R&Dフォーラムは、NTTが研究・開発に取り組んでいる最新技術を紹介する年1回のイベント。2009年2月19日～20日の2日間にわたり、NTT武蔵野研究開発センタにて開催された。『NGNが拓く豊かなコミュニケーションサービスの未来』をテーマにした今回のフォーラムでは、100件近い展示や講演・パネルディスカッション・ワークショップが行われ、2日間で延べ4,400の参加者で賑わった。

<http://event.ecl.ntt.co.jp/forum2009/info/index.html>

<http://www.ntt.co.jp/info/rdforum.html>



(3) 九州大学筑紫地区オープンキャンパスに出展

2008年5月24日に九州大学筑紫地区オープンキャンパスにて、本委託研究の成果を発表した。