

平成24年度研究開発成果概要書

「光統合ネットワークの管理制御およびノード構成技術に関する研究開発」
(14702)

課題 基盤技術・ネットワーク構築技術に関して

副題 光統合ネットワークの制御技術と光パケット安定処理技術の研究開発

(1) 研究開発の目的

飛躍的に高いスイッチ能力と省電力性を持つ基幹ネットワークを構築する上で不可欠となる、多波長光パケットヘッダの高速処理技術、光信号の安定化処理技術を確立する。これらの処理技術にもとづく多波長光パケット交換、および、光パス交換の2つの光交換技術を統合した光統合ネットワークの制御技術を確立し、情報通信研究機構整備による光交換基盤技術の実証基盤施設を用いた実証試験により技術の安定性を検証する。

(2) 研究開発期間

平成22年度から平成25年度（4年間）

(3) 委託先

ルネサスエレクトロニクス（株）＜幹事者＞、富士通（株）、国立大学法人大阪大学

(4) 研究開発予算（百万円）

平成22年度	240
平成23年度	226
平成24年度	212
平成25年度	200

(5) 研究開発課題と担当

課題ア－1：光統合ネットワークの管理制御およびノード構成技術に関する研究開発

1. 省電力で100Gbps性能を有するパケットヘッダ電子的処理技術
(ルネサスエレクトロニクス株)
2. 光パケットレベル制御型光プリアンプ技術（富士通株）

課題ア－2：光パケット・光パス統合ネットワークの制御技術の研究開発

1. OPS/OCS アドミッション制御技術の確立（国立大学法人大阪大学）
2. 光統合ネットワークを実現するノード構成法および動的波長リソース割当手法の確立（国立大学法人大阪大学）

(6) これまで得られた研究開発成果

(全体)29 件

(当該年度) 13 件

特許出願	国内出願	11	3
	外国出願	2	1
外部発表	研究論文	2	2
	その他研究発表	13	6
	プレスリリース	1	0
	展示会	1	1
	標準化提案	0	0

具体的な成果

ア-1-1 省電力で 100Gbps 性能を有するパケットヘッダ電子的処理技術(ルネサスエレクトロニクス)

- (1) ヘッダ処理 LSI のチップ作成および実チップの評価を実施した。また特殊なメモリ構成をテストするためのテストを実機にて実証した。
- (2) 検索エンジン LSI を制御する省電力メモリコントローラの実機検証を行い動作確認した。
- (3) 100Gbps でヘッダ処理実行中でも、課題ア-2 に必要な統計情報を蓄積することが可能な回路を作成し、光パケット投入に対して動作することを実機テストにて実証した。検索エンジン LSI の消費電力は、従来の TCAM(Ternary Content Addressable Memory) に比べ、同一条件下の比較で、5%以下に低減できるという結果を得た。
- (4) 統計メモリ LSI (統計情報格納用の短レイテンシーメモリ LSI) のチップ作成およびチップ評価を実施し、動作と性能目標が達成されていることを確認した。

ア-1-2 光パケットレベル制御型光プリアンプ技術 (富士通)

- (1) アレイ-モノリシック集積 SOA モジュールのアレイ光結合部の波長依存性低減対策として、新たに低波長依存性レンズおよび光結合構造を開発し、波長依存性の大幅な低減に成功した。
- (2) 多波長光パケット用の SOA モジュールサブシステム (SOA 駆動回路、PD モニタ回路、デジタル制御回路) を製作した。
- (3) 多波長光パケット用の SOA モジュールサブシステムの PD モニタ回路について実機検証を行い、多波長光パケット入力に対して、応答速度、ノイズレベルがともに性能目標に達していることを確認した。

ア-2 光パケット・光パス統合ネットワークの制御技術の研究開発 (国立大学法人大阪大学)

- (1) 数学的解析手法を拡張し、FDL バッファを用いた光統合ネットワークにおいて、ネットワーク性能が最適となる割当波長数が導出可能であることを確認した。

- (2) 統計メモリ LSI (課題ア-1-1) 内データの取得ソフトウェアを開発し、実機による結合試験を実施・完了した。さらに、取得したデータを加工・蓄積し、他の研究機関で進めている光統合ネットワーク管理の研究開発との連携を図った。
- (3) 光統合ノード(NICT 整備)、L3 スイッチからなる小規模実験網を構築し、蓄積した統計情報にもとづいた光パス網・光パケット網の切替実験に成功した。光統合ノード構成法の詳細化、光統合ネットワーク制御に必要なトラフィック統計情報を決定した

(7) 研究開発イメージ図

別紙参照