

平成 25 年度研究開発成果概要書

課題名 : 究極立体映像用超高密度・超多画素表示デバイスの研究開発
採択番号 : 15501
個別課題名 :
副題 : サブミクロン半導体加工技術と液晶技術を用いたホログラム立体表示用空間光変調素子に関する研究開発

(1) 研究開発の目的

特殊なメガネを装着しないで自然な裸眼立体映像を提示する技術の研究開発が種々進められている。その中で、ホログラフィ方式は光の波面そのものを再現することが可能であることから、理想的な立体映像表示が実現できる。このホログラフィの原理、優れた特長を電子映像システムで実現する電子ホログラフィは、究極の立体映像提示システムとして、各種動画メディア、コミュニケーションメディア分野への応用が期待されている。しかしながら、電子ホログラフィでは、光の回折作用によって立体像を提示することから、十分な視域角と画質を得るためには、表示デバイスである空間光変調素子の画素を極めて高密度で構成する必要がある。さらに、表示立体像の大きさが空間光変調素子サイズの制限を受けることから、画素ピッチを高密度化するのみでなく、表示画素数についても膨大な画素数を必要とする。この要求に対して、現在実現可能な空間光変調素子の画素密度・画素数はいずれも大幅に不足しており、今後、電子ホログラフィ技術を用いた実用的なシステムの可能性を切り開くためには、空間光変調素子の高画素密度化、高画素数化に関する技術をいかに進展させるが大きな課題である。日本の高度なデバイス技術、電子映像技術を活かして、この課題のブレイクスルーをいち早く実現し、同じく立体映像技術の開発に積極的に取り組んでいる米、欧、アジア各国に技術先行することは今後、本分野で国際競争力を発揮していく上でも極めて重要である。

本研究開発課題は、次世代の電子ホログラフィ研究で広く利用可能な超高密度、超多画素空間光変調素子を実現するためのデバイスおよびその製造に関する研究開発を通じて目標仕様を達成するとともに、今回の試験研究以降のさらなる高密度化・超画素化要求に応えるための基礎となり得る技術の蓄積を図ることを目的とする。具体的には、最終年度（平成 25 年度末）に画素ピッチ 4 μ m 未満、総画素数 1 億 2000 万画素以上（デバイス 4 並列配置）の超高密度・超多画素空間光変調デバイスを実現し、電子ホログラフィ研究に利用可能な世界最高レベルの表示デバイスを提供することを目標とする。

(2) 研究開発期間

平成 23 年度から平成 25 年度（3 年間）

(3) 委託先

(株) JVCケンウッド<単独>

(4) 研究開発予算（契約額）

総額 676 百万円（平成 25 年度 210 百万円）

※ 百万円未満切り上げ

(5) 研究開発課題と担当

課題ア：究極立体映像用超高密度・超多画素表示デバイスの研究開発

1. 超高密度 LCOS バックプレーン技術の開発 ((株)JVC ケンウッド)
2. 超高密度画素対応 液晶技術の開発 ((株)JVC ケンウッド)
3. デバイス並列配置による超多画素表示システム開発 ((株)JVC ケンウッド)

※個別課題項目を要素技術分野別に自主設定

(6) これまで得られた研究開発成果

| | | (累計) 件 | (当該年度) 件 |
|------|---------|--------|----------|
| 特許出願 | 国内出願 | 5 | 3 |
| | 外国出願 | 0 | 0 |
| 外部発表 | 研究論文 | 0 | 0 |
| | その他研究発表 | 0 | 0 |
| | プレスリリース | 0 | 0 |
| | 展示会 | 0 | 0 |
| | 標準化提案 | 0 | 0 |

(7) 具体的な成果実施内容と成果

課題全体

- (1) 本試験研究の目標である画素ピッチ $3.5\mu\text{m}$ 、単体画素数 3300 万画素の LCOS 方式による超高密度・超多画素表示デバイスを製作し、フレームレート 60fps の動画入力に対応した駆動システムとの接続により、映像表示を実現した。
- (2) 上記の単体画素数 3300 万画素デバイス×4 個を並列配置し、デバイス間のアライメント調整機構を備えた総画素数 1 億 3200 万画素の表示装置の試作を行い、最終目標である総画素数 1 億 2000 万画素以上を満たす空間光変調器を完成し、電子ホログラフィ研究用の空間光変調器としての提供を可能とした。

個別課題

1. 超高密度 LCOS バックプレーン技術の開発

- ・ LCOS 方式による空間光変調デバイスの超高密度化に対応した画素回路方式と画素構造、および超多画素デバイスにおける駆動信号の大容量化・高速化に対応した D/A 変換内蔵型ドライバ方式を適用した最終仕様のシリコンバックプレーンで表示デバイスを構成し、実駆動条件における動作を検証した。画素ピッチ $3.5\mu\text{m}$ 、3300 万画素の最終表示デバイスにおいて、空間光変調器として実用に資するレベルの画素駆動特性と、48Gbps 映像データ入力による 60fps 動画表示、D/A 変換レート 300MHz による 10bit 階調表示を達成した。これにより、本試験研究で開発した画素回路方式と画素構造、プロセス、内蔵ドライバ方式、バックプレーン設計手法が、最終目標である LCOS 方式による超高密度・超多画素表示デバイス実現に関して有効であることを実証した。
- ・ 最終表示デバイス用バックプレーンのウェハー試作過程において発生した LSI プロセス起因の不良解析とプロセス条件の改良を行い、ウェハー追加試作に反映した。これによりバックプレーンの製作歩留まり向上を実現し、最終表示デバイスを電子ホログラフィ研究用空間光変調デバイスとして、継続的かつ広く提供していくための素地を形成した。

2. 超高密度画素対応 液晶技術の開発

- ・ 超高密度 LCOS 表示デバイスへの適用を目標として昨年度までに選定と評価を実施した低駆動電圧液晶材料、および $3.5\mu\text{m}$ 狭画素ピッチでの空間応答特性の検討結果から策定したセルギャップ条件を適用し、最終表示デバイスの液晶工程試作を実施した。試作した最終表示デバイスにおいて、実駆動条件での映像階調レベル変調特性、 $3.5\mu\text{m}$ ピッチの画素配列に対する空間応答特性の確認を行い、電子ホログラフィ表示用空間光変調デバイスとして実用に資する変調特性を達成した。

3. デバイス並列配置による超多画素表示システム開発

- ・ 映像サーバーからの動画データを受信し、超高密度・超多画素デバイスを駆動する駆動回路システムを開発し、フレームレート 60fps、デバイスリフレッシュレート 120Hz による動画表示に対応した。複数デバイス配置での利用を考慮した省スペース実装により、駆動回路基板を幅 80 mm の省寸法を実現した。また、超多画素表示デバイスの駆動データ大容量化への対応として、映像入力 I/F ユニットと駆動基板間の接続に高速シリアルデータ I/F を採用、ユニットと駆動回路間をケーブル長 5m で遠隔配置可能とし、電子ホログラフィ研究用途での表示システム設置性の向上を実現した。
- ・ デバイス 4 面配置による総画素数 1 億 3200 万画素の表示システムに適用するデバイス間アライメント調整機構の最終試作を実施した。デバイス配列ピッチ仕様について、NICT 自主研究と連携してホログラフィ再生光学系との整合を図るとともに、今後のデバイス配列数の拡張にも展開可能なアライメント調整機構、配置構造を実現した。