

平成 26 年度研究開発成果概要書

課題名 : 光トランスペアレント伝送技術の研究開発
 採択番号 : 153 イ
 個別課題名 : 課題イ 波長/サブ波長適応制御技術に関する研究開発
 副題 : バースト適応収容技術と誤り訂正/線形適応等化技術による
 トランスペアレント領域拡大と消費電力低減

(1) 研究開発の目的

本研究開発課題では、バースト信号を含むアクセス網のユーザトラフィックを効率的に収容し、オール光で伝送できるトランスペアレント領域（帯域×伝送エリア）をアクセスメトロコア網全体で 10～100 倍に拡大し、4P ビット/秒 × km の領域において 100G ビット/秒を超える容量の情報をユーザへ直接伝送可能とする技術の研究開発を行う。具体的には、異なる粒度・信号レートのバースト回線や point-to-point の回線の適応収容技術、誤り訂正/線形等化技術の研究開発を行う。これにより、アクセス網エンドユーザに対して多様なサービスの提供を可能にして ICT の利活用を積極的に促進する。さらに、サブ波長/波長変換によるアクセス網からの一気通貫伝送を実現することで、ネットワーク全体として 2025 年の消費電力 25%削減を可能とする技術の確立を目的とする。

(2) 研究開発期間

平成 23 年度から平成 27 年度（5 年間）

(3) 実施機関

三菱電機（株）＜代表研究者＞、日本電気（株）

(4) 研究開発予算（契約額）

総額 883 百万円（平成 26 年度 165 百万円）
 ※百万円未満切り上げ

(5) 研究開発課題と担当

課題イ 波長/サブ波長適応制御技術に関する研究開発：

1. 課題イ-1：波長/サブ波長適応制御技術に関する研究
 - 課題イ-1-1 可変粒度バースト信号収容技術（三菱電機（株））
 - 課題イ-1-2 可変適応収容技術（三菱電機（株））
2. 課題イ-2：誤り訂正/線形適応等化技術
 - 課題イ-2-1 誤り訂正適応等化技術（三菱電機（株））
 - 課題イ-2-2 適応線形等化技術（日本電気（株））

(6) これまで得られた成果（特許出願や論文発表等）

		累計（件）	当該年度（件）
特許出願	国内出願	34	10
	外国出願	27	12
外部発表	研究論文	3	1
	その他研究発表	63	16
	プレスリリース・報道	7	0
	展示会	11	3
	標準化提案	0	0

(7) 具体的な実施内容と成果

(1) バースト適応収容技術

粒度の異なるバースト信号等を効率的に収容する可変粒度バースト信号収容技術に関して 100Gbps の OTN 転送フレームに適応的に収容を行う基本アルゴリズムの検証に向けた部分試作を実施した。平成 25 年度までに OTN 転送フレーム構造可変方式として選定した ODTU タイムスロット領域可変方式ならびに適用パラメータを基に、サブ波長収容転送機能部として、クライアント信号の ODTU タイムスロットへの収容・タイムスロットの多重と多重数の増減による可変パリティ領域の設定・OTU4V と互換性を有するフレームへの成形といった機能を有する OTN 構造可変方式検証プラットフォームを部分試作した。5 ノードの光通信網構築に対する最適化を検討し、パリティ領域設定により得られるペイロード容量の分布を求めた。WDM 伝送が許容可能な通信容量(8.8Tbit/s)に対して通信需要に余裕がある場合(5Tbit/s)と通信需要が逼迫する場合(8Tbit/s)との比較により、本方式の妥当性を検証した。また、波長配置密度を高くした多波長伝送において、予期が難しい非線形ペナルティを冗長さの変更で吸収する検討を実施。OTN 転送フレーム構造可変方式を用いることで簡便に調整を行うことが可能となり、また、調整により周波数利用効率が 0.2bit/s/Hz/pol 向上する目途を得られた。

伝送路に対して変動する変調方式やパリティ帯域を適応的に収容する誤り訂正符号方式について、これまでに選定したアルゴリズムに基づいた検証環境の構築を行った。提案するレート可変、適応変調方式に対応する誤り訂正符号は、変調方式やパリティ帯域に応じて軟判定閾値がそれぞれ異なることから、本年度は検証に向け各変調方式・パリティ帯域に対する最適閾値を導出し、誤り訂正性能の最適化を行った。加えて、課題イ-2-1 と課題イ-2-2 との連携実験を実施した。

(2) 誤り訂正適応等化技術

軟判定誤り訂正符号化/復号化技術に関して、適応的に変化する伝送パラメータに対応した軟判定誤り訂正符号化/復号化技術の試作評価を完了した。

軟判定誤り訂正符号化/復号化技術に関して、誤り訂正性能と消費電力とのトレードオフおよびそのスケーラビリティを検討した。CMOS プロセスによる集積回路化を想定し、誤り訂正性能に関連する繰り返し復号の繰り返し数(iteration)と、消費電力に関連する動作率との比較検証を行い、動作率を、iteration 削減率とほぼ同等の率で低減できることを確認、電力スケールアップが可能であることを確認した。

また、平成 25 年度までに見出した軟判定誤り訂正符号化/復号化方式に関して、その符号化/復号回路の回路 IP 化を視野に入れて、ハードウェア記述言語(RTL)による回路試作を行い、評価を完了した。

(3) 適応線形等化技術

適応線形等化技術に関して、昨年度までに方式仕様策定を完了した、アルゴリズム方式、回路方式、および、プリプロセッシング方式の各方式について、それらを統合的に動作させた際のリアルタイム動作を考慮した統合システム検証環境を構築した。構築した検証系を用い、複数の波形歪み信号に対して、従来技術では適応制御が困難であった周波数領域等化フィルタに、提案する係数最適化手法を適用することにより最大で 0.77dB の Q 値改善を確認した。この際、DSP での高速適応等化に加え、スキューや信号帯域など低速に変動する波形歪みを抽出し、歪みの種類毎に特徴的な最適化を行う協調信号処理を行い、等化精度を高める手法を採用した。さらに、課題イ-2-1 の誤り訂正符号化アルゴリズムと連携を図り、実験的に連携動作の確認を行った。冗長さの異なる誤り訂正符号化信号(冗長さ:20.5%、25.5%)に対し、提案する係数最適化方式を

適用し、それぞれ0.21、0.38dBのQ値改善を実験的に実証した。また、回路方式として、複数の波形歪みを単回路で信号処理するマルチモード回路方式に関して、これまでのインパルス応答長に応じたオーバーラップ量の制御と、マルチバタフライ回路構成の採用による3種の変調方式に対応した演算性能・精度の制御を統合した構成において、最大49%の電力削減が期待できることを論理動作検証により確認した。

以上により、提案する適応線形等化方式の仕様に基づき、リアルタイム動作を考慮した統合システム検証系を用いた方式の妥当性確認、および、課題イ-1-2/イ-2-1との連携動作を確認完了し、H26年度目標を100%達成した。