### 令和元年度研究開発成果概要書

採択番号 : 18901

研究開発課題名 : 光トランスポート NW における用途・性能に適応した通信処理合成技術の研究開発

副 題 : 再構成可能 100G 超級インタフェース・パケットオプティカルノード構成技術の

研究開発

### (1)研究開発の目的

通信トラフィックの継続的な増大傾向により、現在 100G ビット/秒のリンクシステムの商用化が進展しており、最近では 400G Ethernet の標準化も IEEE において進捗している。このように、今後も堅調な通信トラフィックの伸びが予測され、通信サービスの大容量化が進むと考えられる。

一方、通信サービスの多様化も益々進展している。例えば、企業向けの通信サービスでは、低遅延・低パケットロス率を実現する高品質 Ethernet 伝送サービスが普及している一方で、メールや Web を中心に発展してきたベストエフォート型インターネット接続サービスが、固定系からスマートフォンの普及を原動力に移動系にまで広くコンシューマ(個人)・法人問わず幅広いユーザで利用されている。さらには、移動系ネットワークの5G 化に伴い、通信サービスの大容量化と多様化がさらに進展するものと考えられる。

このような状況を鑑みると、通信サービスの大容量化と多様化の両者の進展に対応することが必要であり、従来のようにサービス毎に通信設備を設けるとネットワーク構築コスト及び維持コストが、ますます増大することが課題である。このため、再構成可能インタフェース技術により、同一の通信ハードウェアで、大容量でさまざまなサービスに対応しつつ、通信設備コスト及び通信設備の維持管理コストの増大をも抑制できる、光トランスポートネットワークにおける用途・性能に適応した通信処理合成技術の開発が必須となる。

本研究プロジェクトでは、システムベンダ、通信事業者、大学の3者がそれぞれの強みを持ちより、再構成可能インタフェース技術の研究開発を行い、10倍を超える性能(一つの設備で提供する機能ごとの性能の和)の実現可能性と提供性能及びサービスを柔軟に変更可能なことを示す。

# (2) 研究開発期間

平成 28 年度から令和元年度(4年間)

#### (3) 実施機関

アラクサラネットワークス株式会社<代表研究者> 日本電信電話株式会社 学校法人慶應義塾

#### (4)研究開発予算(契約額)

総額 600 百万円(令和元年度 150 百万円) ※百万円未満切り上げ

#### (5)研究開発項目と担当

研究開発項目ア:通信方式を再構成可能なハードウェア技術の研究開発 ア-1.B100G級通信方式を再構成可能なハードウェア技術の研究開発 (アラクサラネットワークス株式会社)

研究開発項目イ:再構成可能ハードウェアの監視技術の研究開発

イ-1. B100G 級再構成可能ハードウェア監視技術の研究開発(日本電信電話株式会社) イ-2. B100G 級再構成可能ハードウェアリソース制御技術の研究(学校法人慶應義塾)

## (6)特許出願、外部発表等

		累計(件)	当該年度(件)
特許出願	国内出願	8	0
	外国出願	4	2
外部発表等	研究論文	0	0
	その他研究発表	48	13
	標準化提案	1	1
	プレスリリース・報道	3	0
	展示会	23	6
	受賞・表彰	2	0

# (7) 具体的な実施内容と成果

研究開発項目ア:通信方式を再構成可能なハードウェア技術の研究開発 ア-1. B100G 級通信方式を再構成可能なハードウェア技術の研究開発 (アラクサラネットワークス株式会社)

# 【目標】

400G ビット/秒を収容可能とするボードの試作、評価を行うことで、提供性能及びサービスを柔軟に変更可能とする再構成可能ハードウェアの実機動作確認を行う。また、本パケットオプティカルノードの交換処理性能が 6.4T~16T ビット/秒のスケーラビリティを持つことを、机上検討により示す。再構成可能通信処理モジュールとインタフェース監視技術との接続検証、ハードウェアリソース制御技術を含めた統合検証を行う。

#### 【実施内容】

平成 30 年度に方式検討、設計、シミュレーションを行った再構成可能 400G 検索振分けエンジン FPGA、再構成可能 400G 転送振分けエンジン FPGA を用いた再構成可能 400G ボードを試作した。試作を行ったボードに、測定器を接続して、一つの設備で 400G ビット/砂までの通信性能を、IP/MPLS/EoE(Ethernet over Ethernet)の3種の通信方式につき実現した。また、再構成可能通信処理モジュールの転送性能、及び、パケットオプティカルノードの交換性能のスケーラビリティを机上検討した。更に、終了評価デモにて再構成可能なパケットオプティカルノードにおける、再構成可能通信処理モジュールと項目イー1 のインタフェース監視技術との接続検証を実施した。

### 【成果】

再構成可能ハードウェア技術により、従来比 12 倍(性能 4 倍×機能 3 種)の転送性能(一つの設備で提供する機能毎の性能の和)が実現できていることを実機確認した。また、机上検討により、FPGA 部分をLSI に置き換えることにより再構成可能通信処理モジュールが従来比 30 倍(性能 10 倍 (1 Tlops) ×機能 3 種)までの転送性能が実現できること、及び、パケットオプティカルノードの交換処理性能が 6.4 T~16 Tビット/秒のスケーラビリティを持つことを確認した。更に、再構成可能通信処理モジュールと項目イ-1 のインタフェース監視技術との連携による、B100G でのハードウェアリソースの再構成技術の統合検証を完了し、実現の見通しを得た。

研究開発項目イ:再構成可能ハードウェアの監視技術の研究開発

イ-1. B100G 級再構成可能ハードウェア監視技術の研究開発(日本電信電話株式会社) 【目標】

中長距離伝送も含めた End-to-End (E2E) での中間帯域リンクに対し、ハードウェアならびに中間帯域リンクの監視情報に加え、ハードウェアリソース管理情報に基づいて通信容量を可変する統合検証を実施し、B100G級再構成可能インタフェースに適用可能な伝送路の状態監視の実現性を示す。

# 【実施内容】

昨年度に実施した中長距離伝送も含めた E2E 中間帯域リンク監視回路に対して、中間帯域の動的な増減速機能、および障害検知に伴い FlexE または OTN のマッピング方式の変更を行う機能を加えた中間帯域リンク監視制御統合回路の実装を行い、外部制御装置からのリンク再構成方式の実証を行った。また、最終評価デモに向けて、B100G 級光送受信ボードを用いた JGN 疎通確認の事前実施を実施するとともに、項目アと連携した再構成可能 400G ボードの性能確認、および項目ア、イ-2 と連携したリソース制御情報に基づいた通信サービス制御の検証実験を実施した。

## 【成果】

中間帯域リンク監視制御統合回路を用いて、FlexE マッピング方式の動的な変更による中間帯域の動的な増減速、またエラーの任意箇所への挿入をトリガーとした障害発生箇所の検出ならびに FlexE または OTN リンクにおける中間帯域の動的な再構成が可能であることを実証した。

また、最終評価デモにおいて、作製した中間帯域リンク監視制御統合回路を再構成可能通信処理モジュールならびにハードウェアリソース制御装置に接続し、JGN ネットワークを経由した中長距離伝送における E2E 中間帯域リンクの状態監視/制御ができることを実証した。

# イ-2. B100G 級再構成可能ハードウェアリソース制御技術の研究(学校法人慶應義塾) 【目標】

再構成可能ハードウェア (ノード本体) リソースを仮想的にスライシングしサービス提供を行う制御技術として開発した準最適化リソース制御アルゴリズムを利用して、項目アの再構成可能ハードウェアの情報及び項目イ-1の中間帯域リンクの監視情報に基づいて通信サービスを制御する統合検証を実施し、B100G 級再構成可能ハードウェアリソース制御の実現性を示す。【実施内容】

昨年度項目イ-2で開発した"ゆらぎ制御"型アルゴリズムを搭載したリソースマネージャと、項目ア及び項目イ-1 との間でのリソース制御情報をやり取りするためのインタフェースを定義し、gRPC に基づいた、制御インタフェースソフトウェアを作成し、連携制御を可能とした。上記インタフェースを用いて、項目アの再構成可能ハードウェア、項目イ-1 の中間帯域リン

上記インダフェースを用いて、填目アの再構成可能ハードワェア、填目イ-1 の中間帯域リンク、項目イ-2 の再構成可能通信処理プロセッサシミュレータを接続したネットワークを JGN を用いて構成し、リソース制御情報に基づいた通信サービス制御ができることを示す検証実験を実施した。

# 【成果】

シミュレータ及び項目アの実機を連携させた実験系でリソースプールを構築し、各モジュールに付与したアドレスをチェインさせることでサービスの生成/削除・変更が実現可能となることを実験ネットワーク上で確認した。ゆらぎ制御を上記リソースプールに適用し、所望の制御を実現可能となることを実験ネットワーク上で確認した。ゆらぎ制御を JPN48 網、10×10 格子網に適用し、大規模網においてもゆらぎ制御によるリソース制御が可能となることを確認した。