

平成20年度 成果報告書

高速電気信号処理技術に基づく適応制御 光トランスポートネットワークの研究

委託先： 三菱電機(株)

平成21年4月

情報通信研究機構

平成20年度 成果報告書

「高速電気信号処理技術に基づく適応制御光トランスポートネットワークの研究」

目次

1	研究開発課題の背景	2
	(ア) 分散フリースポンダの研究開発	3
	(イ) MEMS 駆動光スイッチの研究開発	4
	(ウ) 自律適応型ネットワーク制御モジュールの研究開発	4
	(エ) システム実証・評価の研究開発	5
2	研究開発の全体計画	6
2-1	研究開発課題の概要	6
2-2	研究開発目標	6
2-2-1	最終目標 (平成22年3月末)	6
2-2-2	中間目標 (平成20年1月末)	7
2-3	研究開発の年度別計画	8
3	研究開発体制	9
3-1	研究開発実施体制	9
4	研究開発実施状況	10
4-1	分散フリースポンダの研究開発	10
4-1-1	概要	10
4-1-2	高速LSI設計フェーズII	12
4-1-3	トランスポンダ実装設計	22
4-1-4	実施計画に対する達成状況	28
4-2	MEMS 駆動光スイッチの研究開発	28
4-2-1	概要	28
4-2-2	光スイッチエレメントの機構設計・試作	29
4-2-3	集積度を向上した光スイッチの設計・試作	31
4-2-4	実施計画に対する達成状況	33
4-3	自律適応型ネットワーク制御モジュールの研究開発	34
4-3-1	概要	34
4-3-2	大規模リングネットワーク対応オプティカルパスレンジング機能検証	35
4-3-3	分散フリープロテクション機能検証	38
4-3-4	実施計画に対する達成の状況	40
4-4	システム実証・評価の研究開発	41
4-4-1	概要	41
4-4-2	室内予備実験	41
4-4-3	実フィールド実験に向けた実験計画および実験シナリオ	42
4-4-4	標準化提案	44
4-4-5	実施計画に対する達成の状況	46
4-5	総括	46
	(ア) 分散フリースポンダの研究開発	46
	(イ) MEMS 駆動光スイッチの研究開発	47
	(ウ) 自律適応型ネットワーク制御モジュールの研究開発	47
	(エ) システム実証・評価の研究開発	47
5	参考資料・参考文献	48
5-1	研究発表・講演等一覧	48

1 研究開発課題の背景

我が国政府主導で進められてきた e-Japan 戦略、それを引き継ぐ形で総務省が主導する u-Japan 政策により、これまでに世界最先端の IT 国家となるようブロードバンドの普及や安い料金設定などの着実な成果をあげてきている。総務省統計によれば、日本国内のブロードバンド契約者数は、2007 年 9 月末時点で 2776 万となり、そのうち光ファイバを用いた FTTH 光アクセスサービスの契約数が全体の 38%を占め、初めて 1000 万を超え、その増加率は堅調で、2008 年 12 月時点でのブロードバンド加入者数は 3011 万、そのうち FTTH アクセスサービスの契約数は 1442 万となっている。光の広帯域性を活用した様々なアプリケーションの発展により、データ通信トラフィックは増え続けており、LAN 及び光アクセスネットワークとともに、メトロ・基幹光ネットワークの更なる大容量化、経済化が必須となっている。

このように e-Japan 戦略の目標は大きくクリアし、ブロードバンド環境は充実したが、u-Japan 政策では、これまでの有線中心のインフラ整備から、有線・無線の区別のないシームレスなユビキタスネットワーク環境への移行を目指している。有線から無線、ネットワークから端末、認証やデータ交換等を含めた有機的な連携によって、あらゆる場面で継ぎ目なくネットワークにつながる環境の整備を目指し、その結果として、ネットワークが生活の隅々にまで融け込む草の根のような ICT(Information and Communications Technology)環境の実現を目的としている。

電気デジタル信号処理を駆使して光通信技術の伝送方式研究分野は、世界各国で実用化に向けた検討が盛んに行われ、日本も主導的な貢献をしてきた分野であるが、これまで、実用化には至らなかった。近年のデジタル信号処理の目覚ましい発展を取り入れたデジタルコヒーレント検波などにより、偏波多重分離や光直交周波数多重分離等の新しい多重分離技術や、多値変復調符号技術など、光通信システムでは従来適用が困難であった技術の適用可能性が見えつつある。電気でのデジタル信号処理を行うためには、高速のアナログデジタル変換回路とリアルタイム動作が可能なデジタル処理回路が必要であり、これらのシステム LSI に、従来日本が光デバイス技術分野で積み上げてきた技術的ノウハウがデジタル信号処理として集積されブラックボックス化される方向にある。このため本分野での、国際的貢献とともに国内ならびに国際市場に通用する基盤技術をいち早く確立し、日本の国際競争力を高めていくことが課題となっている。

一方、我が国では、少子高齢化が進む中で、安心・安全への対応や、経済の活性化など、解決すべき社会課題が顕在化している。これらの解決策として情報通信技術を意味する ICT が課題解決策として期待されている。次世代のユビキタスネットワークを支える基盤ネットワーク技術の一つの特徴は、通信トラフィック需要の急激な変化に対応できるような柔軟な回線設定が可能で、かつ異なるシステム間の相互接続性を確保する点である。この実現に向けて本研究開発課題は、複数のリングが接続されたネットワークの各ノードを最適配置された波長パスで接続することで、接続の自由度向上と任意ノード間接続、トランスペアレントなサブネットワーク間接続をそれぞれ可能とする適応性に富んだ光トランスポートネットワークの実現を目指すものである。

図 1-1 に本研究開発課題が実現しようとする適応制御光トランスポートネットワークの概要を示す。ベースとなる概念は、将来の光ネットワークのあるべき姿としてこれまでも国内外から提案があり、いくつかの重要な要素技術開発が行われつつあるが、最新状況としては、長距離トランスポートでは光技術、LSI 技術の双方の高度化が、実現の大きな鍵となると考えられる。近年の光ネットワークでは、光中継ノードで光電気変換せずに光スイッチにより動的に光信号を切り替える ROADM(Reconfigurable Optical Add Drop Multiplexer)や OXC(Optical Cross Connector)などのノードが適用され、光信号伝送距

離がダイナミックに変動するため、従来の 500km 程度の固定的光伝送設計をアップグレード可能な歪み補償電気信号処理技術が必要となっている。このような歪み補償電気信号処理は、光技術の低コスト化を実現するキー技術となってゆくと考えられる。そのような状況の中、ROADM ネットワークに関する研究は、引き続き現在も活発である。ROADM ネットワークでの波長パスによる複数リング間接続の主目的は、ルータにおけるパス計算時間の爆発的増加やルート再構築遅延を回避し、ルータの削減およびそれに伴うコスト低減を図ることにある。これらの活発な研究開発は、デバイス技術の進歩と合わせて、本目的に対する要求が切実となりつつあることを受けたものであり、今後の研究開発および市場動向も引き続き注目される。これに対して、図 1-1 で示す適応制御光トランスポートネットワークは、高速の電気信号処理技術によって分散補償ファイバとその損失を補償する光アンプを廃して初期コストを低減し、建設時やノードの増減設等の適応的再構成を自動的に処理し、高速に光パスを設定可能な適応制御光トランスポートネットワークを研究開発するものであり、(ア) 分散フリートランスポンダ、(イ) MEMS(Micro-Electro Mechanical System) 駆動光スイッチ、(ウ) 自律適応型ネットワーク制御モジュールの 3 つを主要開発テーマとする。また、(エ) システム実証・評価においては、分散フリートランスポンダ、MEMS 駆動光スイッチ、自律適応型ネットワーク制御モジュールの連携動作を確認すると共に実フィールドにおける機能の実証や性能評価のため、これらの機能を実装・搭載したプロトタイプシステムを開発し、エミュレーション環境、実験室環境、および実フィールド環境の三段階において実証・評価実験を行う。以下、各開発課題の背景および現状について述べる。

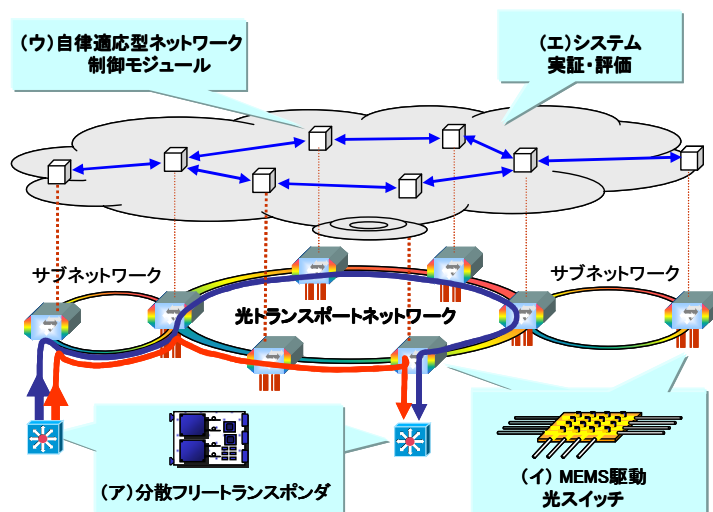


図 1-1 提案する適応制御光トランスポートネットワークの全体図

(ア) 分散フリートランスポンダの研究開発

今年度においても、光トランスポートネットワークの装置コスト低減と伝送距離の延伸の両立が求められている。そのため、分散によって生じる波形歪みを送信側的高速電気信号処理プリコーディングによって等化する試みが注目されている状況に変化はない。これまでに基本原理の検証が進み、最近では同方式の変調方式依存性[1]、非線形耐力[2]、非線形抑圧効果への適用検討[3]、長距離伝送系への適用検討[4, 5]などについて精力的な研究開発が行われている。送信側プリコーディングを実現する光送信器構成技術に関しては、これまでは演算ブロックの回路規模や基礎パラメータなどの原理検討[6, 7]が主流であったが、光変調器の構成検討[8]、変調方式との組み合わせによる回路規模削減検討[9]といった内容へも検討範囲が広がってきている。しかしながら、現時点においても送信側プリコーディング技術には未成熟の点も多く、実用化までには、ネットワーク設計と連携したシステム要求条件の明確化、ターゲットに適した回路方式の確立および検証、光変調器の

駆動方式検証、回路設計ならびに基本機能検証といった開発が不可欠である。本研究開発では高速 LSI 設計フェーズ II およびトランスポンダ実装検討によって、これらの課題に引き続き取り組んでいく。

(イ) MEMS 駆動光スイッチの研究開発

現在までに開発されてきた光スイッチの主な方式としては、熱光学効果を用いた導波路型、および MEMS 機構による微小ミラーを用いて光路を 3 次元的に切り替える空間光学系型 (3D-MEMS 型) が挙げられる。導波路型としては、1×2 スイッチを多段に接続し、N×N スイッチを構成したものがあある [10]。このタイプは小規模マトリクススイッチとしては完成度が高く、石英導波路、ポリマ導波路などをベースに、開発が進んでいる。また、大規模光スイッチとしては 3D-MEMS 型光スイッチが海外を中心に盛んに開発されている [11, 12]。しかしながら我が国においては、中～大規模の光スイッチを実現するための有力な技術が確立されておらず、依然として、この点において海外勢に先行されているというのが現状である。

本研究にて開発する MEMS 駆動光スイッチは、提案者独自の光経路切り替え原理に基づくものであり、機械式駆動のため熱光学効果型と比較し低消費電力、原理的に 3D-MEMS 型のような高精度アナログ位置制御を必要としない、という利点を有しており、本開発により日本独自の光スイッチ技術を確立する。

(ウ) 自律適応型ネットワーク制御モジュールの研究開発

ITU-T、IETF (the Internet Engineering Task Force)、OIF (the Optical Internetworking Forum) などによる標準化活動の結果、SONET/SDH に基づく時分割多重 (TDM: Time Division Multiplexing) パスや光伝送特性を考慮しない波長パスの動的確立・解放の手順が光ネットワーク制御プロトコル GMPLS (Generalized MultiProtocol Label Switching) として規定され、多くの相互接続実験によって相互運用性が確保されている [13-17]。我が国においても、JGN II や NICT けいはんな情報通信オープンラボにおいてマルチキャリア GMPLS 接続・ASON (Automatically Switched Optical Networks)/GMPLS 接続のフィールド実験が実施され、標準の検証・相互運用性確立へ貢献している [18]。

一方、OEO 中継を伴わず光のまま中継される全光パスの動的な確立・解放については、GMPLS 標準化当初に光伝送特性情報の GMPLS ルーティングプロトコルへの搭載 [19, 20] や波長選択への GMPLS シグナリングプロトコルの適用 [21] が検討されたが、全光パスの確立可能性を判断するための光伝送特性の絞り込みが進まず、検討は進んでいなかった。

ところが最近になって IETF では、全光ネットワーク上の光パスの GMPLS 制御を検討する WSON (Wavelength Switched Optical Networks) の検討が開始され、GMPLS シグナリングメッセージ内のラベルへ全光パスの波長情報を格納するフォーマットや、波長多重リンクや ROADM から成るネットワーク上で波長単位の全光パスをルーティング、シグナリングするための方式等の議論 [22] [23] やフィールド実験 [24] も報告されており、この分野の研究開発が活発化しつつある。特に、光伝送特性 (光伝送の劣化要因: Impairment) を考慮した GMPLS 制御についての議論が 2008 年 11 月の IETF 会合から開始され、Impairment を含む WSON 制御のフレームワーク文書の作成が開始された。

そこで本研究開発のテーマである、従来の GMPLS では実現できない波長分散量の学習や波長分散補償を考慮した経路選択など次世代の全光ネットワーク向けの光伝送特性制御を可能とする GMPLS 拡張の基本コンセプトを、上記フレームワーク文書へ反映するための標準化提案活動を開始した。

本研究開発では、上記標準化提案活動と連携して、自律適応型ネットワーク制御モジュールの研究開発を進め、分散フリートランスポンダの適用によって距離や波長分散の制約

が大幅に緩和される全光パスを、オペレータやユーザの要求に基づいてトポロジーに依存せずダイナミックにかつ自動的に確立可能とする。

(エ) システム実証・評価の研究開発

本研究開発課題は、サブテーマとして実施する三つの研究開発課題（分散フリースポнда、MEMS 駆動光スイッチ、自律適応型ネットワーク制御モジュール）の連携動作を確認するとともに、機能の実証や性能の評価を行い、その評価結果を各サブテーマの研究開発にフィードバックするためのものである。動的な全光パスの確立に対応して、受信側の可変分散補償デバイスを最適に設定するため、GMPLS シグナリングプロトコルを拡張する提案やその実験[25-27]が行われているが、送信側プリコーディング技術と GMPLS プロトコルとの連携については行われていない。そのため、本研究開発では、実験計画に基づき具体的な実験シナリオを策定して実験システムの構築に着手すると共に、試作した実験ノードおよび構築したエミュレータを用いて、実験計画を先行的に検証する室内予備実験を実施する。

2 研究開発の全体計画

2-1 研究開発課題の概要

本研究開発の課題は、複数のリングが接続されたネットワークの各ノードを最適配置された波長パスで接続する適応制御光トランスポートネットワークを実現することである。従来の固定波長パスに比べ、接続の自由度が増すだけでなく、サブネットワーク間をトランスペアレントに接続することが可能になるため、例えば異なる通信キャリアが複数のリングをまたいで相互乗り入れすることが可能になる。また、通信トラフィック需要の変化に応じた回線の増減設や設定変更を、既存の回線に影響を与えることなく実施することができる。さらに、ネットワークの障害時に別ルートへ切り替えるプロテクションやリストレーションも波長レイヤで任意に実施することができる。ベースとなる概念は、将来の光ネットワークのあるべき姿としてこれまでも国内外から提案があり、いくつかの重要な要素技術開発が行われつつある。しかしながら、既存の研究は、デバイス・装置レベルのみのアプローチか、またはネットワークオペレーションのみの開発のどちらかであり、両者を統合する研究には至っていない。

本研究開発では、(ア) ファイバの分散で生じる波形歪みを高速電気信号処理により等化する分散フリートランスポンダ、(イ) 光ルーティングのキーとなるダイナミック光 ADM (Add Drop Multiplexing) 用の MEMS (Micro-Electro Mechanical System) 駆動光スイッチ、および (ウ) オプティカルパスレンジング機能により自動で伝送路パラメータを学習する機能を GMPLS (Generalized MultiProtocol Label Switching) プロトコル上に拡張した新しい自律適応型ネットワーク制御モジュールの 3 つを開発する。これらにより、初期コストの高騰要因であった一切の分散補償ファイバとその損失を補償するアンプが不要になり、また小型・高集積光スイッチによる低コスト・高信頼・高速光ルーティングが可能になり、回線増設やプロビジョニング、リストレーションもネットワーク制御モジュールからの制御により運用コストをかけずに実現でき、ネットワークの帯域利用効率を飛躍的に向上する差別化システムが提供可能になる。

2-2 研究開発目標

2-2-1 最終目標 (平成 22 年 3 月末)

(ア) 分散フリートランスポンダ

- (1) 国内ネットワークの大部分をカバーする 2,000km に相当する波長分散を補償できる光トランスポンダを開発する。
- (2) 自律適応型ネットワーク制御モジュールからの制御でネットワークの任意ノード間の回線接続ができることを実証する。

(イ) MEMS 駆動光スイッチ

光機能プラットフォームたる MEMS 駆動技術を開発し、スイッチング速度 1ms 以下で 40×40 の MEMS 駆動光スイッチを試作し、システム試験で実証する。

(ウ) 自律適応型ネットワーク制御モジュール

- (1) 40 台からなるネットワークにおいて、全ノードが 10 秒以内に全光リンクの分散を自動学習できるオプティカルパスレンジング機能を開発する。
- (2) 学習した分散量は各ノードへ広告され、広告された情報に基づいて最適な分散フリー全光パスを設定できることを実証する。

(エ) システム実証・評価

分散フリーストランスポンダ、MEMS 駆動光スイッチ、自律適応型ネットワーク制御モジュールを搭載した試作システムにより、実フィールドでの実証・評価を実施する。

2-2-2 中間目標（平成20年1月末）

（ア）分散フリーストランスポンダ

方式の確かさを見極め、LSI 開発が順調にスタートしていること。

(1) 10Gbps に対し 2,000km の分散を補償できる光トランスポンダの実現可能性を、計算機上のエミュレーションにて実証すること。

(2) 上記を実機にて実現するための高速 LSI 開発に着手し、論理設計を終えていること。

（イ）MEMS 駆動光スイッチ

デバイスとしてのスイッチ開発を完了していること。

(1) アド・ドロップ機能とマトリクス切替機能を兼ね備え、任意の波長パスを任意の経路に出力可能なダイナミック ADM 用としてのスイッチの試作を終える。40 x 40 のマトリクス構成で、1ms 以下のスイッチング動作を実現する。40 ポートの挿入損失は 10dB 以内で、光可変減衰器 (VOA) によりポート間の損失偏差を±0.5dB 以下に安定化する機能をモノリシックに集積する。

（ウ）自律適応型ネットワーク制御モジュール

中間目標までに個々の機能試作、機能検証を完了させる。

(1) オプティカルパスレンジング機能として、自律的に光伝送路の分散量（精度 5% 以内）を学習できることを実験系において実証すること。

(2) 分散フリー全光パス最適設定機能として、標準プロトコル (GMPLS) を拡張することにより、伝送路特性（分散）情報をノード間で広告することができ、適切な全光パスを選択でき、かつデバイス設定パラメータが導出できることを実証すること。

（エ）システム実証・評価

(1) 実ネットワークを計算機で模擬したエミュレータ上で、分散フリーストランスポンダ、MEMS 駆動光スイッチ、自律適応型ネットワーク制御モジュールが連携して、適応制御光トランスポートネットワークが実現できることを実証すること。

2-3 研究開発の年度別計画

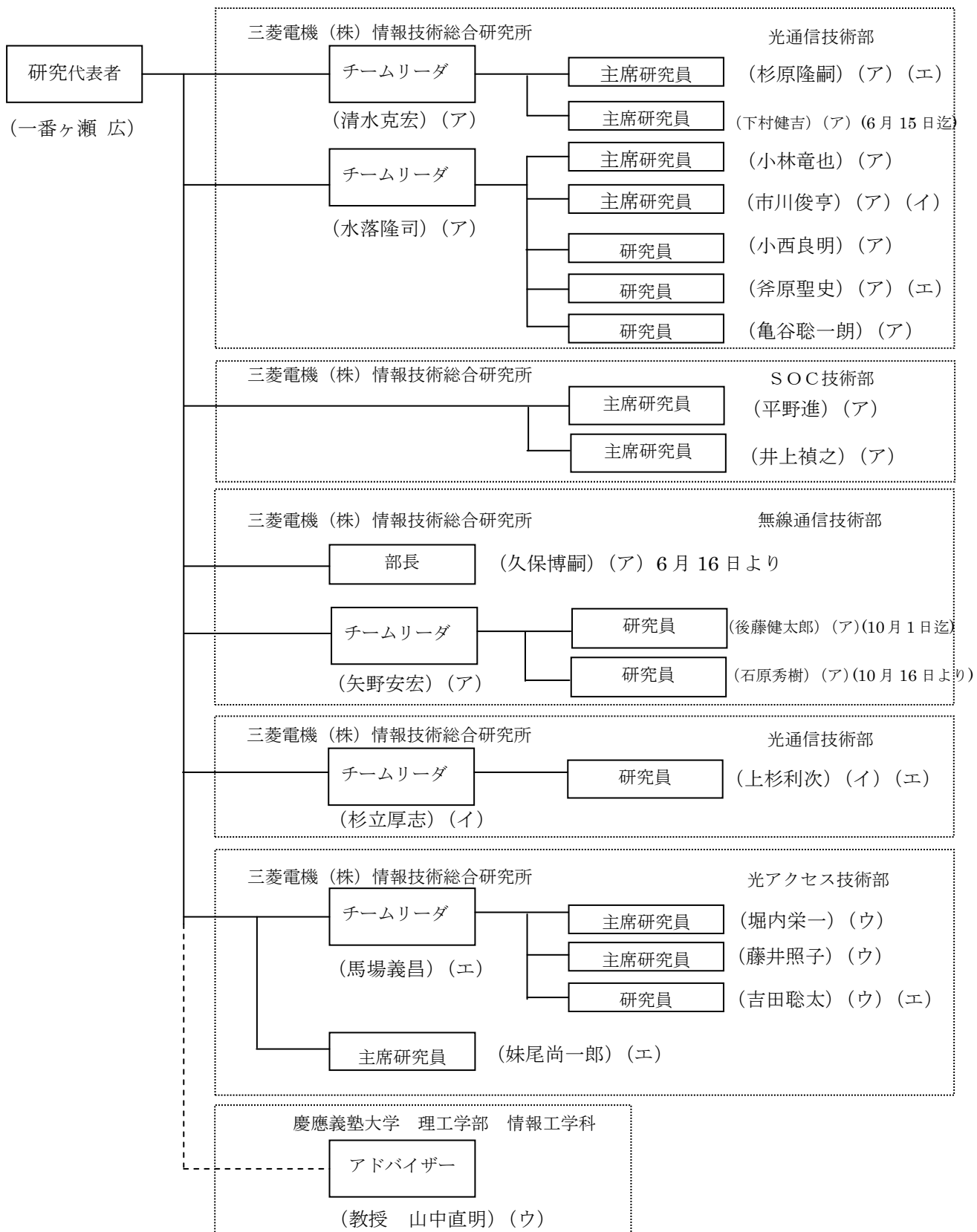
(金額は非公表)

研究開発項目	17年度	18年度	19年度	20年度	21年度	計	備考
(ア) 分散フリートランスポンダ 方式設計・エミュレーション LSI 試作・装置試作 実験室評価・フィールド試験	-	-	-	-	-	-	
(イ) MEMS 駆動光スイッチ MEMS 機構開発 スイッチ試作 改良試作 装置化・実フィールド評価	-	-	-	-	-	-	
(ウ) 自律適応型ネットワーク制御モジュール 機能試作・機能検証 組合せ評価・フィールド試験	-	-	-	-	-	-	
(エ) システム実証・評価 エミュレーション評価 実験室・実フィールド評価	-	-	-	-	-	-	
間接経費	-	-	-	-	-	-	
合計	-	-	-	-	-	-	

- 注) 1 経費は研究開発項目毎に消費税を含めた額で計上。また、間接経費は直接経費の30%を上限として計上(消費税を含む)。
 2 備考欄に再委託先機関名を記載
 3 年度の欄は研究開発期間の当初年度から記載。

3 研究開発体制

3-1 研究開発実施体制



(ア) 分散フリートランスポンダの開発 (イ) MEMS 駆動光スイッチの開発
 (ウ) 自律適応型ネットワーク制御モジュールの開発 (エ) システム実証・評価

4 研究開発実施状況

4-1 分散フリートランスポンダの研究開発

4-1-1 概要

最終目標である分散フリートランスポンダを実現するためには、プリコーディング機能を有する高速 LSI、および高速 LSI を搭載したトランスポンダを実現する必要がある。平成 20 年度は、国内ネットワークの大部分をカバーする 2,000km に相当する波長分散を補償できる光トランスポンダを開発すること、さらに、自律適応型ネットワーク制御モジュールからの制御でネットワークの任意ノード間の回線接続ができることを実証するという最終目標に向けて、

- ・ 高速 LSI 設計フェーズ II
- ・ トランスポンダ実装検討

の二つの開発課題を実施した。

高速 LSI 設計フェーズ II では、高速 LSI 設計において、1) 光ファイバ伝送路の予等化情報を生成する大規模なデジタル回路、2) 10Gbps の任意波形を生成する高速アナログ回路、3) 前記デジタル回路とアナログ回路との混在化が必須であり、難易度の高い回路設計技術が要求される。平成 20 年度は、高速 LSI の製造に向け、図 4-1-1-1 の開発フローに沿ったデジタル部・アナログ部設計を行った。デジタル部は配線遅延を考慮したロジックコアおよび周辺回路のタイミング検証を実施した。光通信に必要な高速スループットを並列化により実現しており、デジタル部全域のタイミング調整を考慮したバックエンド設計が重要である。アナログ部は、基本回路を元に機能回路設計・検証を完了した。さらに、デジタル部およびアナログ部の個別設計終了後、出図に向けた合体検証を実施した。

トランスポンダ実装設計では、すでに開発に着手していた高速 LSI を用いた分散フリートランスポンダを実現するために、開発する高速 LSI に即した周辺回路、光変調技術検討が不可欠であることから、平成 20 年度は、高速 LSI 設計フェーズ II にて実現する LSI を実使用する上で必要となる周辺電気回路・光回路の方式および構成検討を実施、設計を行った。

図 4-1-1-2 で示す高速 LSI の設計・製造前検証を図 4-1-1-1 で示すフローに従って完了した。また、トランスポンダ実装設計を完了した。

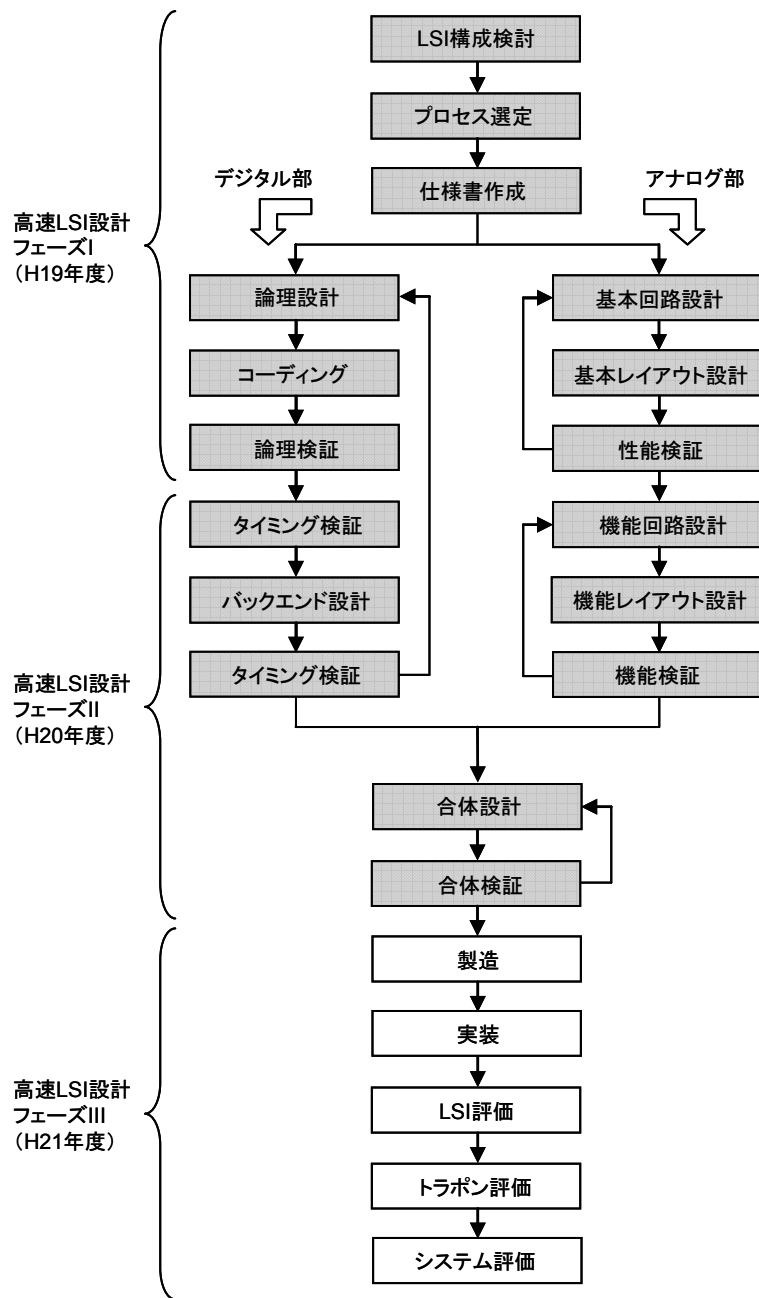


図 4-1-1-1 高速 LSI 開発フロー

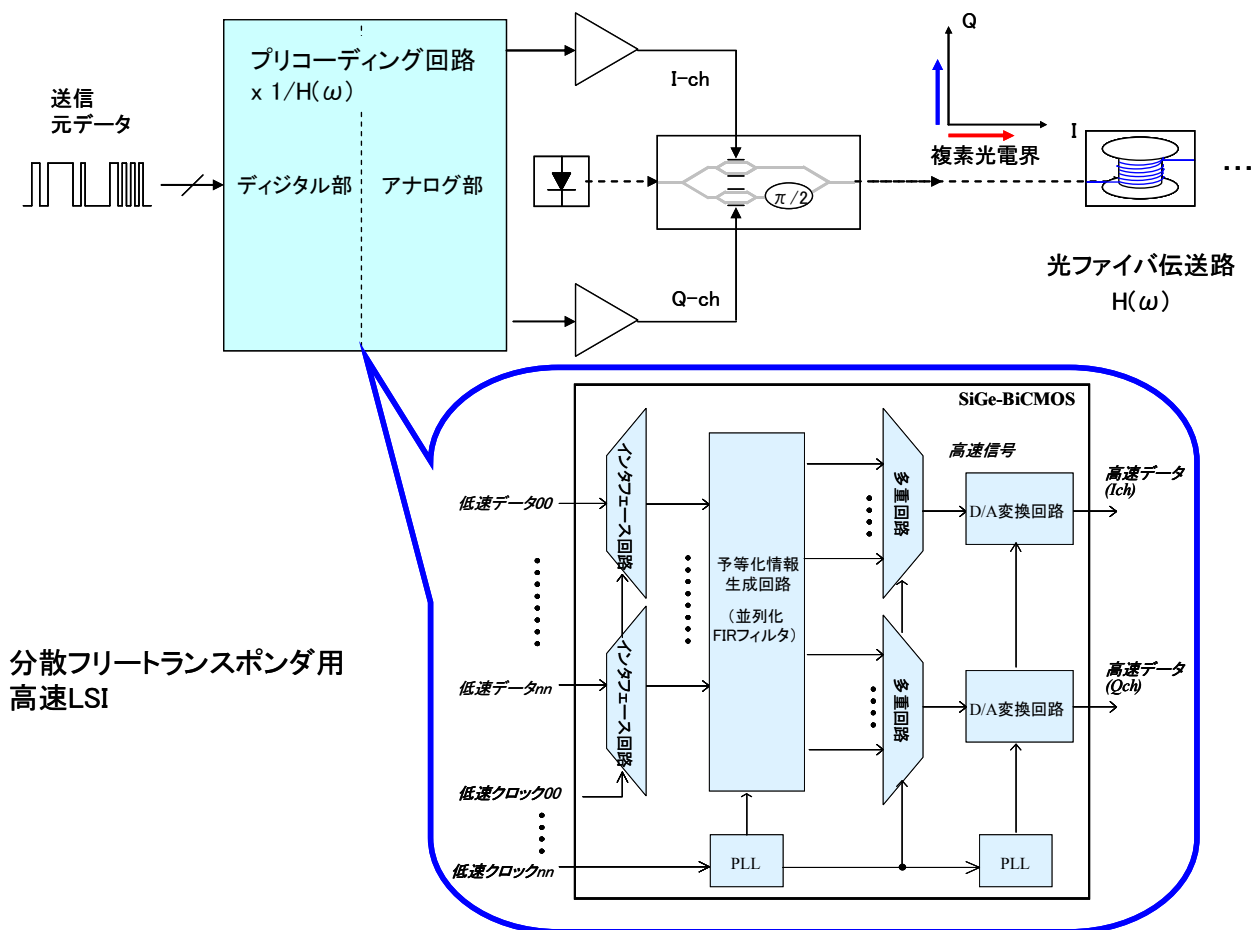


図 4-1-1-2 分散フリートランスポンダを実現する高速 LSI

4-1-2 高速 LSI 設計フェーズ II

図 4-1-1-2 に示す高速 LSI の設計において、1) 光ファイバ伝送路の予等化情報を生成する大規模なデジタル回路、2) 10Gbps の任意波形を生成する高速アナログ回路、3) 前記デジタル回路とアナログ回路との混在化が必須であり、難易度の高い回路設計技術が要求される。高速 LSI 設計フェーズ II としては、高速 LSI の製造に向け、図 4-1-1-1 の開発フローに沿ったデジタル部・アナログ部の設計を引き続き行った。デジタル部は配線遅延を考慮したロジックコアおよび周辺回路のタイミング検証を実施した。光通信に必要な高速スループットを並列化により実現する上で重要となる、デジタル部全域のタイミング調整を考慮したバックエンド設計を行った。アナログ部は基本回路を元に機能回路設計・検証を完了した。デジタル部およびアナログ部の個別設計終了後、出図に向けた合体検証を実施した。LSI としての要求仕様および主要機能について、表 4-1-2-1、表 4-1-2-2 にまとめる。

以下では、今年度行った高速 LSI 設計フェーズ II のうち、特にポイントとなる並列 FIR フィルタ (デジタル部)、D/A 変換回路 (アナログ部)、PLL (デジタル部・アナログ部) の各設計・検証内容および全体検証の結果について報告する。

表 4-1-2-1 LSI 要求仕様

仕様項目		内容
対応信号フォーマット		10.7Gbps OOK 信号
デジタル部動作周波数		170MHz (内部並列化動作)
FIR フィルタ	タップ種別	サンプル数 x I チャンネル/Q チャンネル出力
	スループット	2 倍オーバーサンプリング以上

表 4-1-2-2 LSI 主要制御監視項目

項目	機能	
デジタル演算処理		
	並列化 FIR フィルタ	・p ビット並列化 FIR フィルタ。ルックアップテーブル(LUT)方式。
	フィルタ構成切り替え	・テーブル数/タップ数の切り替え制御。
	LUT テーブルアクセス	・LUT テーブルアクセス。アドレス/データ分離独自仕様バス。書き込みのみ。テーブル内容確認は出力モニタ機能にて実現。
	D/A 有効ビット幅調整	・D/A コンバータ入力および演算有効桁数に応じたビット幅調整。
	バイポーラ ⇒ ユニポーラ変換	・内部補数演算結果としてのバイポーラ信号のに対するユニポーラ変換。
LSI 制御		
主信号	主信号入力反転	・主信号入力反転。
	クロック載せ替え FIFO	・並走クロック⇒内部クロック載せ替え FIFO。閾値越えによるリードポインタ自動初期化。 ・FIFO 閾値、リードポインタ初期値レジスタ設定。 ・レジスタ設定によるリードポインタ初期化。
クロック系統	クロック切り替え	・システムクロック系統選択信号。内部クロック/外部クロック。
	ゲートクロック	・ゲートクロックによる未使用デジタル領域のスリープ機能。
レジスタアクセス	レジスタマップアクセス	・プリコーディング LSI レジスタマップアクセス。
テスト機能		
固定パタン	固定パタン挿入	・10G 主信号データパス固定パタン連続挿入。
	主信号データキャプチャ	・10G 主信号データパスの信号キャプチャ。
PRBS パタン	PN パタン生成	・PRBS パタンジェネレータ。リセット機能付き。 ・擬似エラー挿入。
	PN パタン検査	・PRBS パタンチェッカ。 ・エラーカウント。
出力モニタ	D/A 入力データモニタ	・FIR フィルタ演算後 D/A 入力データモニタ。
警報・状態通知		
クロック系統 FIFO モニタ	クロック正常監視	・デジタル部入力主信号クロック正常性監視。
	FIFO モニタ	・FIFO リセット警報。 ・FIFO バッファ使用量通知。
LOS	LOS 検出	・LOS 検出。判定閾値設定。

4-1-2-1 並列化 FIR フィルタ設計・検証

分散フリートランスポンダ用高速 LSI のデジタル部の主機能は予等化情報を演算する FIR フィルタ機能である。高速スループットを実現するためには並列化された大規模 FIR フィルタ回路設計技術の確立が必須である。

デジタル LSI 設計フローでは HDL(ハードウェア記述言語)を用いて実デジタル回路に対応する RTL(Register Transfer Level)コーディングを行うフロントエンド設計後に、後工程となる合成・レイアウトなどのバックエンド設計を行った。バックエンド設計では配置配線処置を行うが、作成された RTL を元に自動化されたツールを使用するため、通常の LSI 開発では設計の比重はフロントエンドの方が高い。しかし、表 4-1-2-1 に示す性能は、一般的なデジタルフィルタに求められるスループットを大きく超えており、本研究では限られた LSI リソースで高性能を実現するため、バックエンドでの方式設計およびそれに基づいたフロントエンド設計へのフィードバックが必要となる。

本研究開発の鍵となる要素技術の一つである FIR フィルタ回路の実現のため、サイズの低減が可能な Look Up Table(LUT)による構成法に加えて、Flip-Flop により LUT テーブルを共用化する方式を考案して適用している。光通信においては、回路内部で数百ビットに及ぶ並列展開することで、10Gbps を越える高速なスループットのデジタル信号処理を達成している。また LUT 自体のサイズを抑えるためには LUT のアドレス分割が必要であり、この二つの要因から所望の分散補償量を達成するには、1,000 個規模の多量のメモリが要求される。

バックエンド設計におけるハードウェアリソースとして、現実的に使用可能なメモリは出力ポートが 1 または 2 ポートである。このため並列化に際し、同じ LUT テーブルを格納する場合でも、アドレス入力が異なれば別のメモリを必要とする(図 4-1-2-1(a))。これに対し、考案した Flip-Flop を用いた LUT 格納値共有化方式では、Flip-Flop からの分岐を使用して LUT テーブル部分を縮退させることができる(図 4-1-2-1(b)) [28]。回路サイズの観点からは適用する並列展開数 p に比例して、ゲート規模を抑制することが可能となる。

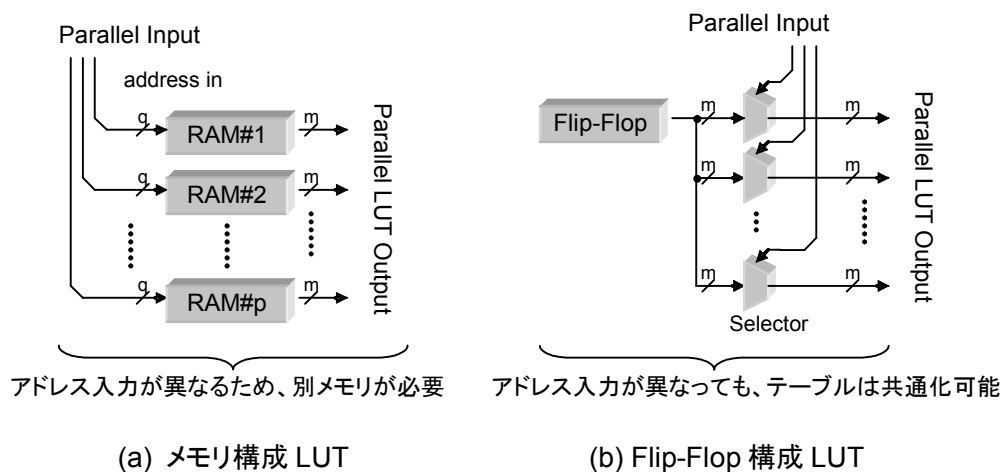


図 4-1-2-1 Flip-Flop による LUT 構成方法

また、本方式にてメモリを排することにより、配置可能なメモリ上限数から来る制約を意識せずにバックエンド設計が可能となっている。

新たに検討した方式に対応した 451 項目の機能検証を実施してモデルと等価であることも確認した LSI 実装用の実回路データを作成した。これを元にバックエンド設計を行った。

設計を進めるに当たり、要求仕様を満たす性能を LSI で実現するには、配線リソースが大きく不足するため、回路規模低減に加え、さらなる配線混雑度緩和手法の導入が必須であ

ることがわかった。今回開発したデザインは、スループット上昇のための並列化と、メモリおよびゲートセルの共用化により、通常の大規模デジタル信号処理回路に比して、信号の分岐数が極度に多い。この問題を解消するため、

- ①レイアウトを意識したモジュール階層化の実施
- ②自動配置配線から手動配置に切り替えて収容率の向上

を施した。

まず処置を施さずに完全自動配置配線を行った場合のレイアウト結果を図4-1-2-2(a)に示す。配線違反箇所が約数十万ヶ所検出されており、この状態ではレイアウト不可能である。次に上位層のモジュール配置領域を指定し、一部手動レイアウトに切り替えて得られた結果が図4-1-2-2(b)である。この時点でも配線違反箇所が数千個残っている。

そこで、フロントエンド設計である RTL 記述にまで立ち戻り、モジュールの階層化、入出力ポートの分離処置を実施した。図4-1-2-3にFIRフィルタ部のレイアウトイメージを示す。RTL記述では、qタップのFIRフィルタを1つのモジュールとし、水平方向の配線数を絞り込んだ。また、qタップのFIRフィルタを向かい合わせに配置することで縦方向の配線長の削減を実施した。また、効率よく手動レイアウトが実施できるよう、同一の回路構成を持つ最下層モジュールを定義した。

レイアウト時は、最下層モジュールを手動でレイアウトし、そのレイアウト結果を繰り返し配置することでqタップのFIRフィルタを効率よく配置した。このように、FIRフィルタを組み上げることにより、総配線長を大きく低減した。本作業を実施することにより、図4-1-2-2(c)に示す配線違反箇所が0に収束したレイアウト結果が得られた。

また、バックエンド設計における上記レイアウト結果を元に回路のタイミング検証を実施し、所望のスループットが得られることを確認した。

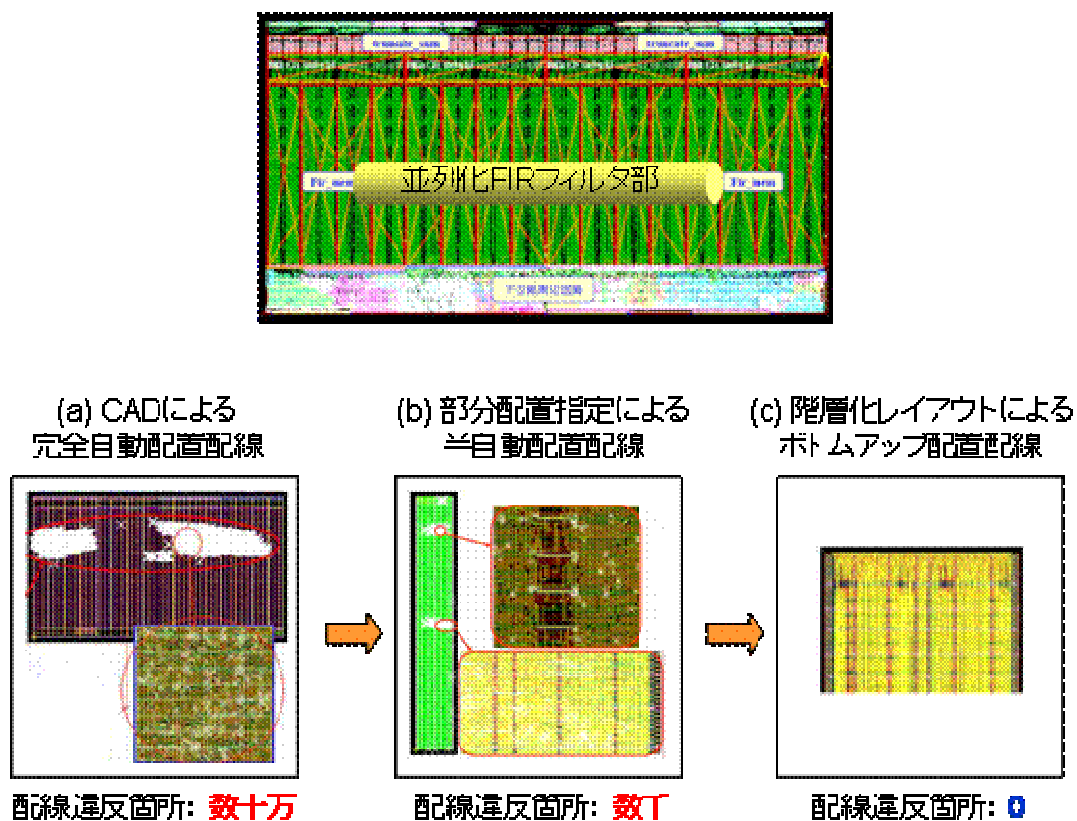


図4-1-2-2 FIRフィルタ部レイアウト結果

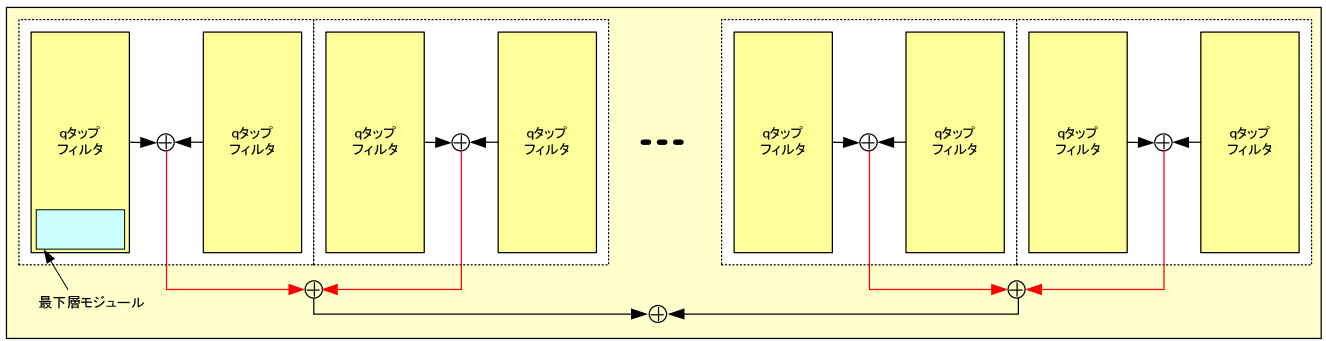


図 4-1-2-3 FIR フィルタ部レイアウトイメージ

4-1-2-2 D/A 変換回路設計・検証

分散フリースポンドラ用高速 LSI のアナログ部の主機能は、2 倍オーバーサンプリング以上の高速動作可能な D/A 変換機能である。高速 D/A 変換回路を実現するには、D/A 変換回路のコア部のみならず、デジタル回路と 1 チップ化できる周辺回路が必要である。図 4-1-2-4 には、設計した回路ブロックの内、チップ内の 2.7Gbps のインタフェースより高速側の D/A 変換回路を記す。8:1MUX、遅延回路、エンコーダ回路などを含めた機能回路ブロック全体として D/A 変換回路が実現できた。図 4-1-2-5 には設計した回路出力として得られる 22Gbps のアイパターンシミュレーション例を示す。良好なアイパターンが得られており、10Gbps の 2 倍オーバーサンプリング波形が十分に実現できることがわかる。以上より、機能レイアウト設計・機能検証を完了した。本設計結果をもとに、アナログ回路としての D/A 変換回路ブロックとデジタル回路ブロックとの合体検証を行った。

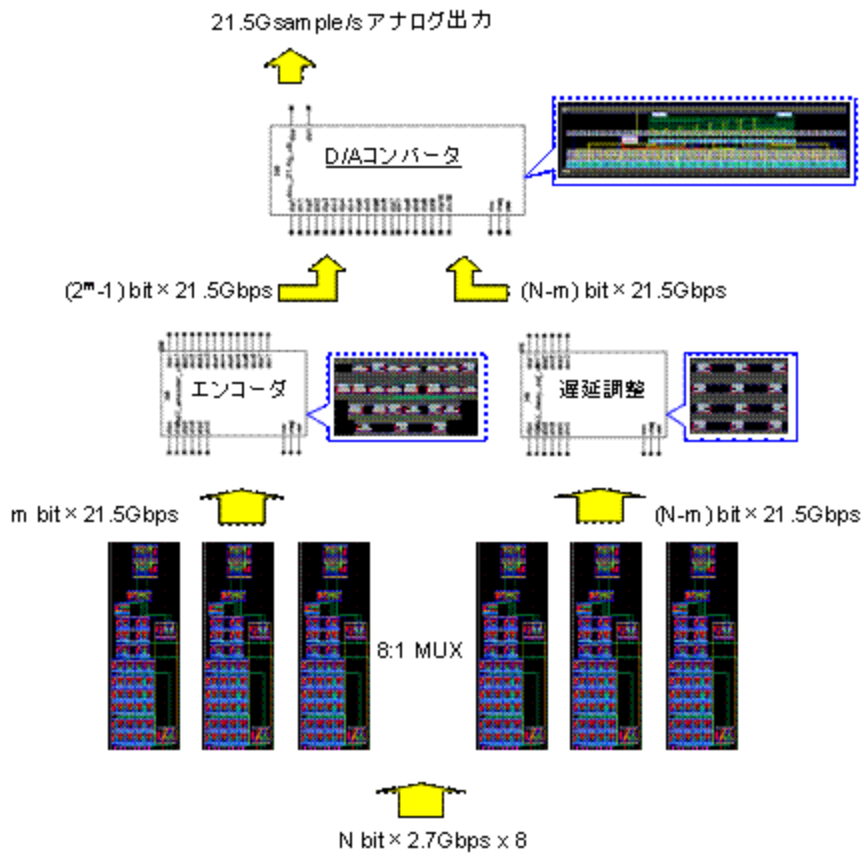


図 4-1-2-4 D/A コンバータ機能設計結果

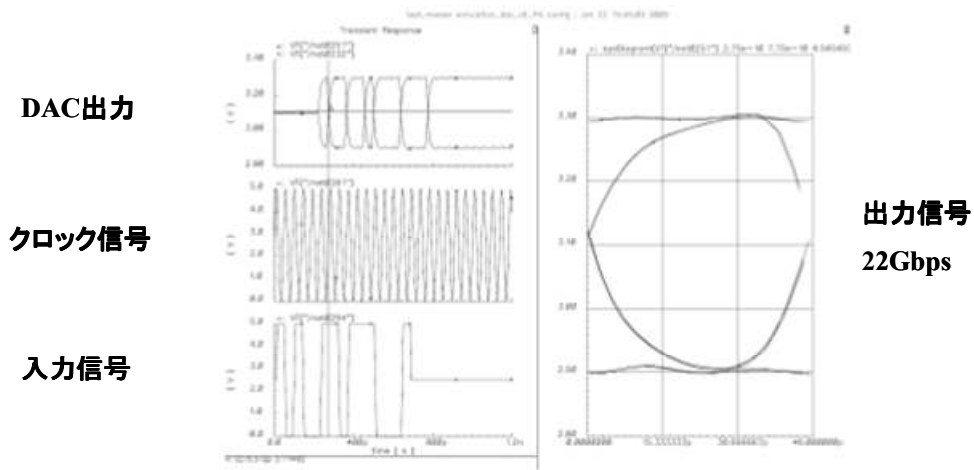


図 4-1-2-5 22Gbps データ出力例

4-1-2-3 PLL 設計・検証

分散フリートランスポンダに使用する高速 LSI は、後述のブロック図（図 4-1-3-1、図 4-1-3-2）からもわかるとおり、プリコーディング演算機能、D/A 変換機能と合わせて、低速パラレル信号の MUX 機能が必要となる。通常の OOK トランスポンダ（分散フリー機能なし）との対比から、本 MUX 機能は SFI-4 準拠のパラレル→シリアル変換動作を行う必要があり、加えて、伝送路出力のシリアル信号に対応した CMU の機能が必要となり、通常の OOK トランスポンダ同様のジッタ特性を満足する必要がある。ここで、PLL 回路はデジタル部およびアナログ部の両特性にインパクトを与える主要機能部であり、高速 LSI 全体として良好な動作を実現するためには不可欠な機能ブロックである。以上を鑑み、開発した高速 LSI では、PLL として ITU-T G.8251、G.783 準拠のジッタ特性が得られるよう回路設計を行った。トランスミッタとしてのジッタジェネレーション規格を表 4-1-2-3 に示す。設計した PLL 回路の主要機能は以下のとおりである。

- (1) 2.7GHz 帯クロック源として発振周波数範囲が 2.65GHz–2.680GHz 以上である電圧制御発振器(VCO: Voltage Controlled Oscillator)を有し、PLL の引き込み範囲は、上限: 2.680GHz、下限: 2.65GHz をカバーする。
- (2) 二入力として 1) 外部クロック、2) 上記 VCO 出力の 4 分周クロック（あるいは 16 分周クロック）、である位相比較器を有する。
- (3) ローパスフィルタ(LPF: Low Pass Filter)を有する。
- (4) 位相比較器の一入力として、(1) カウンタクロック、(2) データ並走クロック、の 2 つを選択可能なセレクタを有する。
- (5) 2.7GHz クロックとして、1) VCO 出力クロック、2) 外部入力クロック、3) CMU からのカウンタクロック、の 3 つを選択可能なセレクタを有する。
- (6) 2.7GHz クロックに対して、複数の分周比を持つ分周回路を有する。
- (7) 2.7GHz クロックの分周クロックを各機能ブロックおよび、外部ピンに出力する機能を有する。
- (8) 各機能ブロック間で、クロックのレベル変換を行う。
- (9) 1.35GHz クロックを 16 低倍して 21.5GHz クロックの生成を行う。

設計では、図 4-1-2-6 に示すクロック系モデルによりジッタ特性見積りを実施した。設計時のジッタ測定用フィルタの特性を図 4-1-2-7 に示す。また、PLL ループ内の VCO の位相雑音の特性として、VCO 設計結果を反映した図 4-1-2-8 および図 4-1-2-9 を仮定した。図 4-1-2-10 および図 4-1-2-11 に Typical 条件および Worst 条件での位相雑音特性見積り結果を示す。表 4-1-2-4 には位相雑音見積り結果から得られるジッタ特性評価結果を示す。表 4-1-2-4 から、21.5GHz 基準で見た場合においても、十分なマージンを持ってジッタジェネレーション規格を満足できていることがわかる。なお、設計においては、PLL 内のチャージポンプの漏れ電流の影響によるジッタ増加およびクロック配線時の損失補償およびレベル変換のためのバッファ多段接続によるジッタ蓄積の影響を最低限に抑えるよう、回路パラメータおよびレイアウトを最適化した。

表 4-1-2-3 トランスミッタのジッタジェネレーション規格

測定帯域		Limit [UIp-p]	参照規格
High-pass [kHz]	Low-pass [MHz]		
20	80	0.3	OTN: ITU-T G. 8251
4000	80	0.1	
20	80	0.3	SDH: ITU-T G. 783
4000	80	0.1	

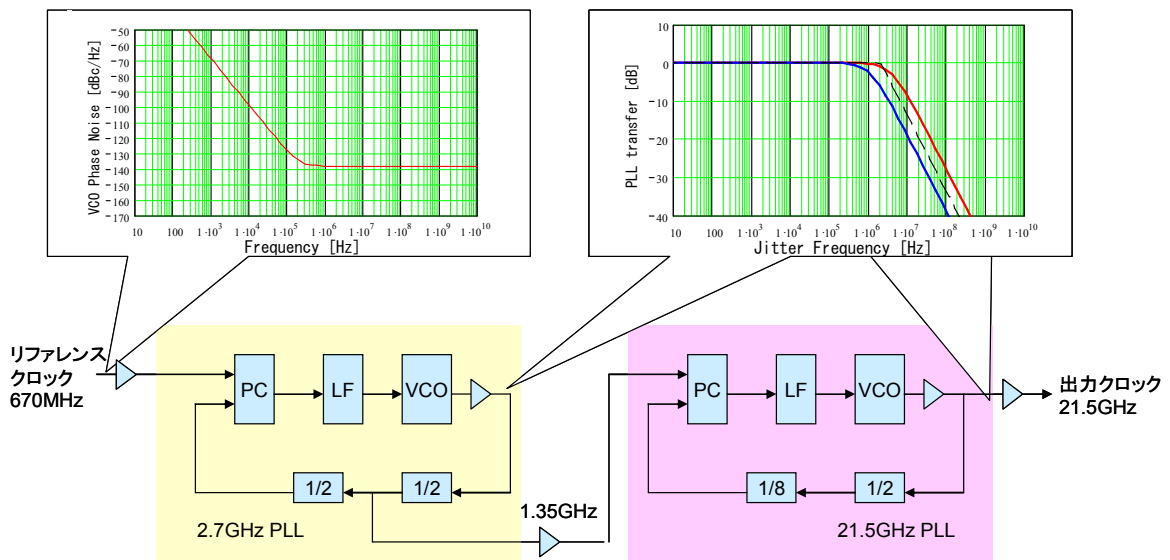


図 4-1-2-6 ジッタ特性見積りモデル

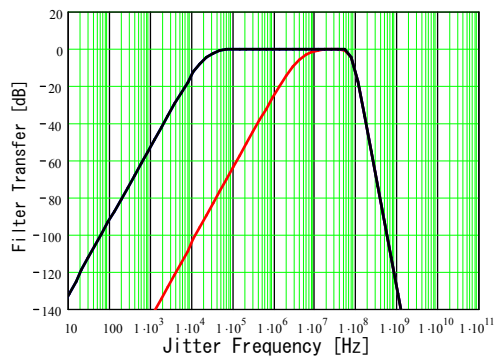


図 4-1-2-7 ジッタ測定用フィルタ

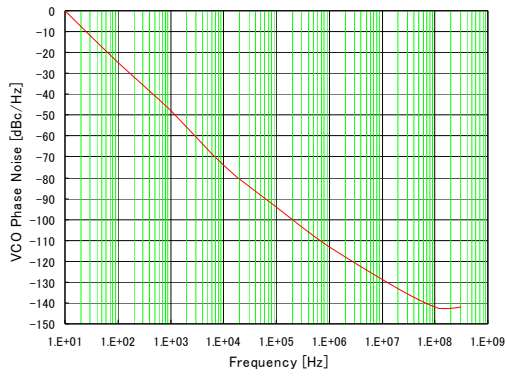


図 4-1-2-8 2.7GHz VCO 位相雑音

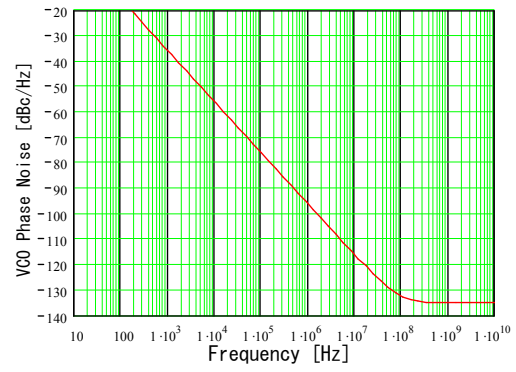


図 4-1-2-9 21.5GHz VCO 位相雑音

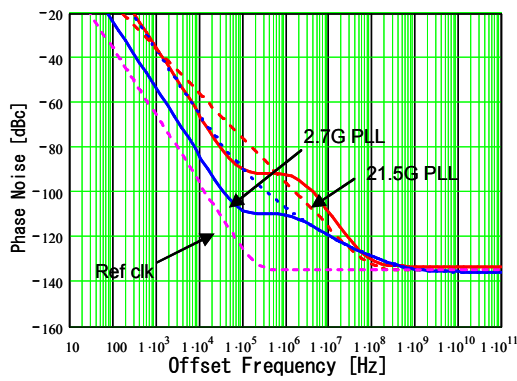


図 4-1-2-10 Typical 条件での位相雑音特性

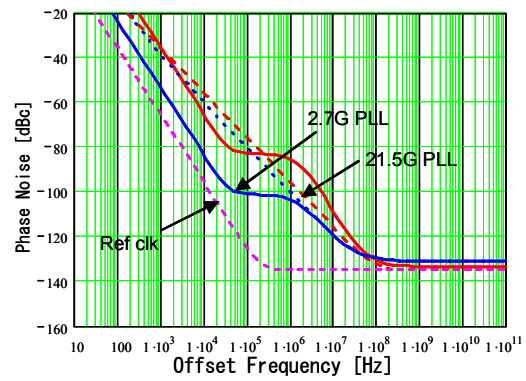


図 4-1-2-11 Worst 条件での位相雑音特性

表 4-1-2-4 PLL 設計結果

測定帯域		規格 [UIp-p]	UIp-p 規定速度	設計値	
High-pass [kHz]	Low-pass [MHz]			Typical	Worst
20	80	0.3	10.7G	0.05	0.098
			21.5G	0.1	0.196
4000	80	0.1	10.7G	0.022	0.032
			21.5G	0.044	0.064

4-1-2-4 LSI 全体設計・検証

4-1-2-1～4-1-2-3までに記載の回路ブロックを合体させ、1チップでの全体設計・検証を実施した。図4-1-2-12にチップ全体のレイアウトを記す。合体検証としては、表4-1-2-5に記載の項目について実施し、エラーがないことを確認済みであり、LSI試作のための出図の目処を得た。



図 4-1-2-12 分散フリートランスポンダ用高速 LSI レイアウト

表 4-1-2-5 LSI 検証内容

検証項目	結果
DRC (design rule check)	OK
LVS (layout versus schematic)	OK
ANTENNA	OK
ESD_LUP	OK
STRESS	OK
ERC (electrical rule check)	OK
Bipolar 部 Sim	OK
デジタル部 STA (static timing analysis)	OK
IR Drop	OK
等価性検証	OK
接続検証	OK
RTL Check	OK

4-1-3 トランスポンダ実装設計

開発中の高速 LSI を用いた分散フリートランスポンダを実現するためには、開発する高速 LSI に即した周辺回路、光変調技術検討が不可欠である。トランスポンダ実装設計として、高速 LSI 設計フェーズ II にて実現する LSI を実使用する上で必要となる周辺電気回路・光回路の方式および構成検討を実施し、設計を行った。

4-1-3-1 トランスポンダ全体ブロック

図 4-1-3-1 に分散フリートランスポンダの全体機能ブロックを示す。トランスポンダ全体としては、分散フリートランスポンダ用高速 LSI の他に、クライアント I/F、誤り訂正機能部、光源、光変調部、変調器駆動用ドライバ、データ分離部、光受信部、基板制御部、送信制御部を主要構成要素とする。図 4-1-3-2 には、主信号系のデータの流をブロック図として表わす。以降、図 4-1-3-1、図 4-1-3-2 に従って、実装設計したトランスポンダの主機能・構成について記す。

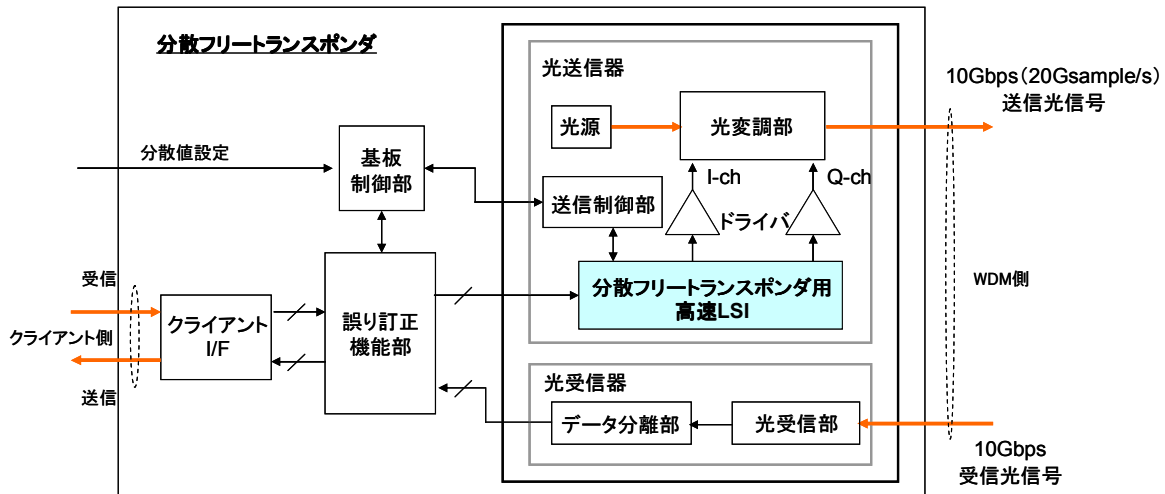


図 4-1-3-1 分散フリートランスポンダ機能ブロック

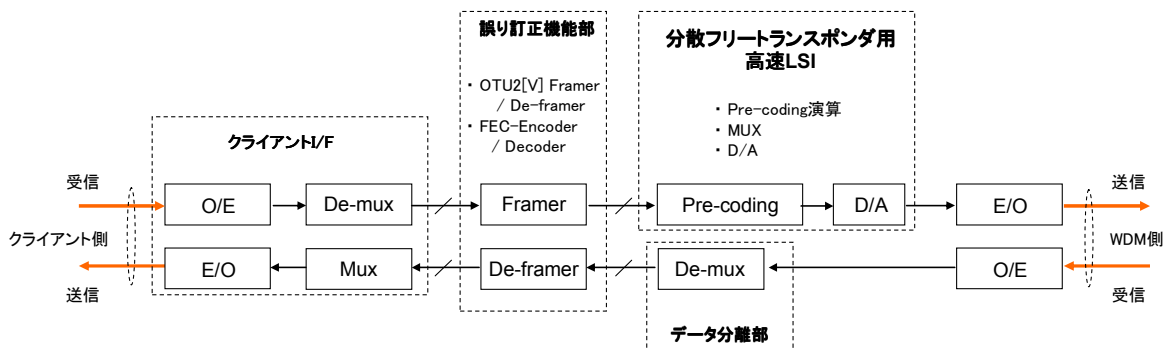


図 4-1-3-2 分散フリートランスポンダの主信号系のデータの流れ

4-1-3-2 光学機能部

分散フリースポンダに実装される光学機能部は、クライアント I/F として搭載される、O/E 変換部、E/O 変換部、WDM 側の光受信部、光源、光変調部を主要構成要素とする。各機能部について以下、構成検討・設計内容を記す。

(1) クライアント I/F : O/E 変換部、E/O 変換部

本機能部はクライアント側の光のインタフェースとなるものであり、MSA 準拠のトランシーバを使用する。クライアント側のインタフェースとしてチャンネル当り 10Gbps を想定した場合、XFP トランシーバを使用することとする。採用する XFP の動作レートはマルチレート対応のものとし、将来的にクライアント種別として複数種への対応が必要となった場合にも対応できる基本構成とした。

(2) WDM 側 : 光源

WDM 側の接続先として想定される光ネットワークは、多数の光合波器・光分波器を有する OADM ノードが含まれる。光合波器・光分波器の多段接続により光信号の通過スペクトル帯域の狭窄化が起こるため、光源の波長ずれはシステム性能に大きな影響をもたらす。開発する分散フリースポンダの WDM 側送信ブロックは、光源の波長安定性を確保するために光源+外部光変調器の構成とし、適用する光源は波長安定度向上の目的で波長ロック内蔵光源を使用する。さらに、WDM 側の波長グリッドの変化にも対応できるように波長可変機能を有する光源を採用することとした。

(3) WDM 側 : 光変調部

WDM 側の光変調部として使用する外部光変調器は分散フリースポンダの予等化処理を実現する上でのキーコンポーネントである。プリコーディング技術を適用する場合、光の任意複素電界を生成する必要があるため、OOK での光伝送においても I/Q 変調器が不可欠となる。一般に、I/Q 変調を実現するには最低限二つの独立な信号で複素電界生成を行う必要がある。図 4-1-3-3 には、二つの駆動電気信号 ($d_1(t)$, $d_2(t)$) を用いて複素光電界生成を実現する代表的な変調器構成ブロック図を示す。図 4-1-3-3 中の (a) は強度変調器と位相変調器をタンデム接続した構成[29]、(b) はプッシュ・プル型の Mach-Zehnder 変調器として広く知られる DDMZM (Dual-Drive Mach-Zehnder Modulator) [30-32]、(c) は DQPSK 変調、SSB 変調などに使われている DPMZM (Dual-Parallel mach-Zehnder Modulator) [33, 34] である。各変調器出力電界 $E_{out}(t)$ を伝達関数の形で表現すると、

(a) 強度変調器+位相変調器

$$E_{out}(t) \approx A \cdot d_1(t) \times \exp[jB \cdot d_2(t)]$$

(b) DDMZM

$$E_{out}(t) \approx \sin \left[A \cdot \frac{d_1(t) - d_2(t)}{2} \right] \times \exp \left[jB \cdot \frac{d_1(t) + d_2(t)}{2} \right]$$

(c) DPMZM

$$E_{out}(t) \approx \sin[A \cdot d_1(t)] + j \sin[B \cdot d_2(t)]$$

となる。上記3つの式から明らかとなり、(c)の構成は直交座標系の伝達関数の形状であるのに対し、(a) (b)の構成は極座標系の伝達関数の形状となっている。したがって、複素平面上の任意の座標に対して駆動電圧 ($d_1(t)$, $d_2(t)$) を演算する場合に、(c)に比べて(a) (b)は直交座標⇄極座標間の変換演算が必要となり、演算回路規模が増大するという課題がある。反面、(c)は光回路が複雑化するため制御箇所を増大、光損失の増大といった課題がある。これら各 I/Q 変調器構成の得失を表 4-1-3-1 にまとめる。DPMZM の課題である光回路に対する制御箇所を増大に関しては、いずれも低速制御であるためにトランスポンダ全体として見た場合のインパクトが少ないこと、光損失の増大に対しては FIR フィルタで実現できる座標回転による過剰損失低減策[35]が適用できることにより、解決可能な課題であると判断し、本開発での分散フリートランスポンダとしては、現実的な LSI 設計・製造プロセスを鑑み、回路リソースの削減を第1の判断基準として(c)の DPMZM を採用することとした。

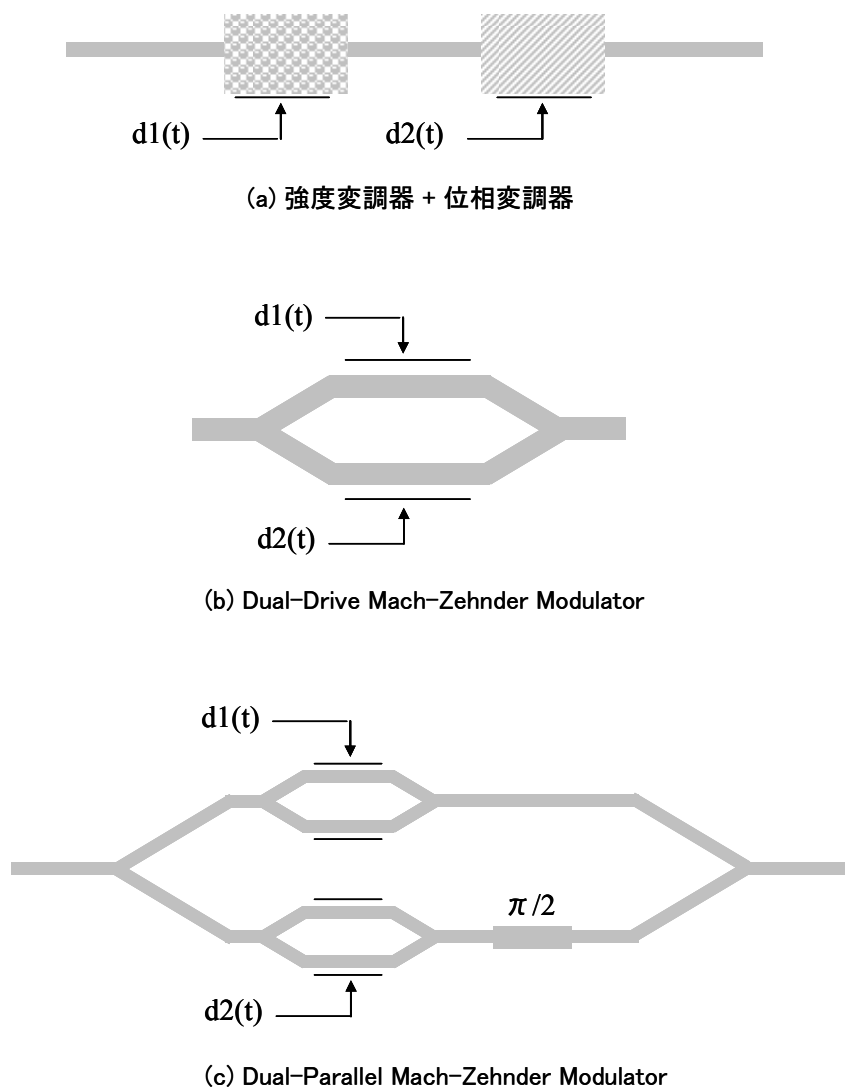


図 4-1-3-3 変調器構成ブロック図

表 4-1-3-1 I/Q 変調器構成の得失

	強度変調器 +位相変調器	DDMZM	DPMZM
光回路の構成複雑さ	○ (変調器：2組)	◎ (MZM：1組)	△ (MZM：3組)
光回路制御の難易度	△ (バイアス +変調器間位相)	◎ (DC バイアス)	○ (DC バイアス +I/Q 間光位相)
高速演算回路規模	△ (要座標変換)	△ (要座標変換)	◎
挿入損失	△	○	△→○ (座標回転により 挿入損失低減可)

(4) WDM 側：光受信部

プリコーディングにより分散補償量に応じて予等化された複素光電界が送信側から送信された場合でも、伝送路の波長分散と予等化の効果が打ち消しあった結果、受信側にはプリコーディングを用いない通常伝送と同じ光信号が到達する。したがって、プリコーディング技術を適用した場合においても、受信側では通常使用と同等の光受信部を具備すればよく、特に特殊な光デバイスは必要とならない。以上の点から、WDM 側の光受信部としては、OOK に対応して通常の PD（もしくは APD）を用いることとした。

4-1-3-3 電気機能部

分散フリーストランスポンダに実装される電気機能部は、クライアント I/F として搭載される、Mux/De-mux、誤り訂正機能部、WDM 側の光受信信号に対するデータ分離部、変調器駆動用ドライバ、基板制御部、送信制御部を主要構成要素とする。各機能部について以下、構成検討・設計内容を記す。

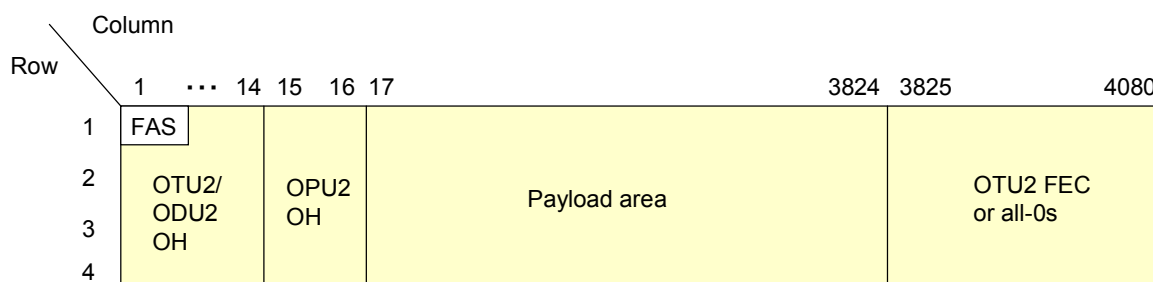
(1) クライアント I/F：Mux/De-mux

本機能部はクライアント側の光信号と基板内の電気信号のインタフェースとなるものである。クライアント側のインタフェースとしてチャンネル当り 10Gbps を想定し、XFP トランシーバを使用した場合は、10Gbps 信号を SFI-4 準拠の低速信号に多重/分離し、誤り訂正機能部と接続する構成とした。

(2) 誤り訂正機能部

誤り訂正機能部では、SFI-4 準拠の平行信号に対するフレーム化処理・誤り訂正処理を行う。クライアント側から入力される SFI-4 準拠の平行信号に対しては、ITU-T G.709 準拠のフレームにペイロードを格納するとともに、誤り訂正用パリティ信号および OH 情報を付加し、WDM 側に同じく SFI-4 準拠の平行信号として出力する。逆に、WDM 側から入力される平行信号に対しては、誤り訂正を行うとともに、ペイロードに格納された情報を抽出してクライアント側に平行信号として出力する。10Gbps 信号に対す

るフレーム構造として、例えば OTU2 フレームを想定する場合には、図 4-1-3-4 のフレーム構造にてクライアント側と WDM 側の信号変換を行う。なお、OTU2 のフレームを搭載する場合、クライアント側のビットレートに対して WDM 側のビットレートは約 7.6%上昇する。



FAS: Frame Alignment Signal, OTU: Optical Transport Unit, ODU: Optical Data Unit, OPU: Optical Payload Unit, FEC: Forward Error Correction

OTU2 nominal bit rate: $9.95328 \times 255/237 \approx 10.709225$ Gbps

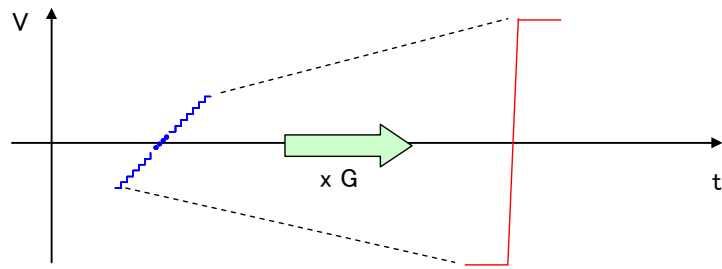
図 4-1-3-4 OTU2 フレーム構造

(3) WDM 側：データ分離部

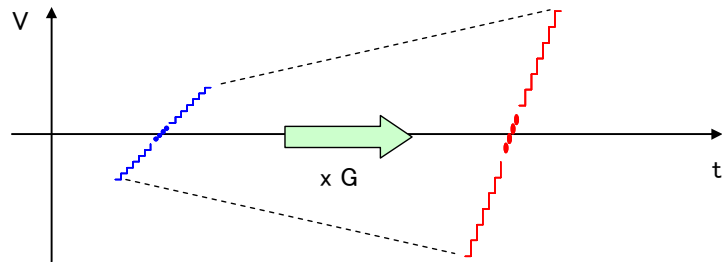
本機能部は WDM 側の受信電気信号（10Gbps シリアル信号）のデータ識別・再生を行うとともに、誤り訂正機能部のインタフェースに合わせて、SFI-4 準拠の低速パラレル信号に分離する動作を行う。

(4) 変調器駆動用ドライバ

本機能部は光学機能部の外部光変調器を駆動するために分散フリースポンダ用高速 LSI 出力を増幅する機能を有するものであり、光変調部と同様に分散フリースポンダの予等化処理を実現する上でのキーコンポーネントとなる。OOK 伝送に対して、任意の複素光電界を生成するには、通常の変調時のように”1”、”0”の2値のデータだけでなく、その中間値も高速 LSI の出力に合わせて実現する必要がある。通常の変調時のドライバの動作と分散フリースポンダ用のドライバの動作の違いを図 4-1-3-5 に示す。通常の変調時には、ドライバ入力データが2値以上の値をとるような場合（もしくは歪みを持つような場合）でも、リミッティング閾値を境に波形の上下で High/Low のいずれかの値となるように動作することで、2値の変調器駆動データを得る（図 4-1-3-5(a)）。分散フリースポンダでは、高速 LSI の出力分解能に応じて、High/Low 以外の中間値もドライバ出力として忠実に再現するため、図 4-1-3-5(b)に示すような線形増幅動作が必要となる。したがって、本開発での変調器駆動用ドライバとしては、入出力の線形性に留意した部品を使用することとした。



(a) リミッティング増幅(通常OOK時)



(b) 線形増幅(分散フリートランスポンダ適用時)

図 4-1-3-5 通常 OOK と分散フリートランスポンダでのドライバ動作の違い

(5) 基板制御部

分散フリートランスポンダ全体としての監視・制御を行う。分散フリー動作に関連した項目としては、装置の監視制御系から設定された補償分散値を送信制御部に通知するとともに、受信信号品質等の主信号情報を検出して監視制御系に通知する動作を行う。

(6) 送信制御部

基板制御部からの制御信号を元に、分散フリートランスポンダ用高速 LSI の制御を行う。また、トランスポンダ全体の監視制御の機能も併せ持つ。分散フリートランスポンダに特有の制御項目としては、分散値に応じたプリコーディングパラメータ設定があげられる。基板制御部からの情報により、分散フリートランスポンダ用高速 LSI に FIR フィルタのタップ係数に相当するデータをロードする。また、初期立ち上げ設定・デバッグ用途として、個別ピンもしくはレジスタアクセスによる LSI 動作モード変更・状態監視が可能な構成とした。

4-1-4 実施計画に対する達成状況

平成20年度の開発計画に対する達成状況は下記の通りである。

【開発計画】

(1) 高速 LSI 設計フェーズ II

高速 LSI のデジタル部は配線遅延を考慮したロジックコアおよび周辺回路のタイミング検証を実施し、アナログ部は基本回路を元に機能回路設計・検証を完了する。デジタル部およびアナログ部の個別設計終了後、出図に向けた合体検証を行う。

(2) トランスポンダ実装設計

高速 LSI 設計フェーズ II にて実現する LSI を実使用する上で必要となる周辺電気回路・光回路の方式および構成を検討し、設計を行う。

【達成状況】

(1) 高速 LSI のデジタル部は配線遅延を考慮したロジックコアおよび周辺回路のタイミング検証を実施した。アナログ部は基本回路を元に機能回路設計・検証を完了した。デジタル部およびアナログ部の個別設計終了後、出図に向けた合体検証を実施した。

達成度：100%

(2) 高速 LSI 設計フェーズ II にて実現する LSI を実使用する上で必要となる周辺電気回路・光回路の方式および構成検討を実施し、設計を行った。

達成度：100%

4-2 MEMS 駆動光スイッチの研究開発

4-2-1 概要

本研究開発で取り組む光スイッチは、素材として用いるポリマ導波路の柔軟性を利用し、導波路交差部に形成した溝の機械的な接合と分離により光学的全透過と全反射を切り替えるものである。図 4-2-1-1 に原理模式図を掲載する。

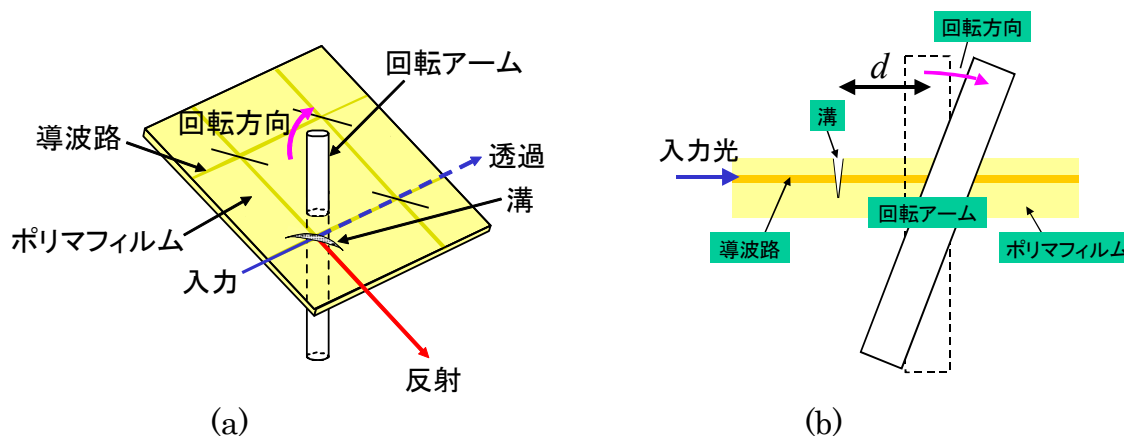


図 4-2-1-1 回転駆動式ポリマ導波路光スイッチ (a)斜視図 (b)断面図

提案している回転駆動方式では、図 4-2-1-1 に示すように溝の開閉のための駆動機構としてポリマ導波路フィルムの溝近傍に挿入した回転アームを利用する。溝が閉じた状態か

ら回転アームを矢印方向に回転させることで溝を開き、そのポイントで光を反射し出力する。溝の開閉を制御することで任意の光入力を出力経路へと切り換えることが可能となる。

平成19年度にこの回転駆動式光スイッチの原理検証が完了したため、本年度は実デバイス化に向けた開発として、光スイッチエレメントの機構設計・試作、および集積度を向上した光スイッチの設計・試作を実施したので以下に詳細を報告する。

4-2-2 光スイッチエレメントの機構設計・試作

図4-2-1-1に示した回転アームの機械的駆動アクチュエータとして、電気機械式リレーのシーソー部分の変位を利用する。リレーを適用した回転駆動機構の構成を図4-2-2-1に示す。

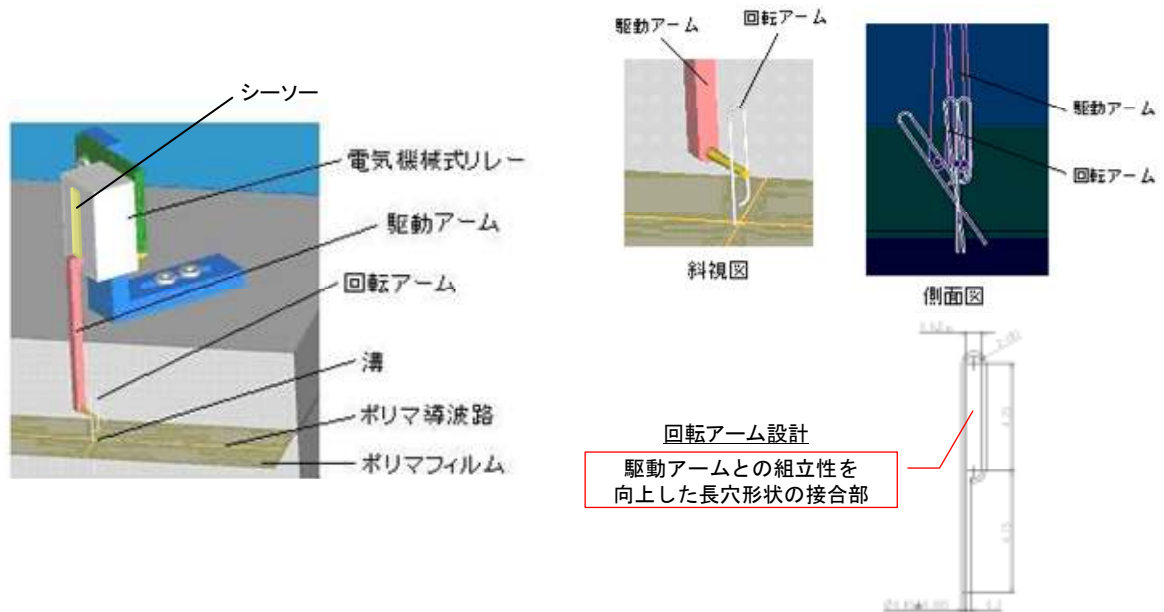


図 4-2-2-1 回転駆動機構の構成

リレーのシーソー変位部分に駆動アーム部材を取り付けており、駆動アーム先端の突起部をポリマ導波路フィルムのスイッチ溝近傍（距離～0.25 mm）に実装した回転アームに挿入する構成とした。リレーの電氣的スイッチングによるシーソー部分の変位に伴う駆動アームの回転により回転アームを回転することで溝の開閉を可能とした。回転アームを図に示すような長穴状の形状とすることで回転アーム穴内径と駆動アーム突起外径の間に余裕を持たせ、組立性を向上するとともに、回転移動に伴う駆動アームと回転アームの部材干渉がないように設計した。本機構における試作動作検証の様子を図4-2-2-2に示す。

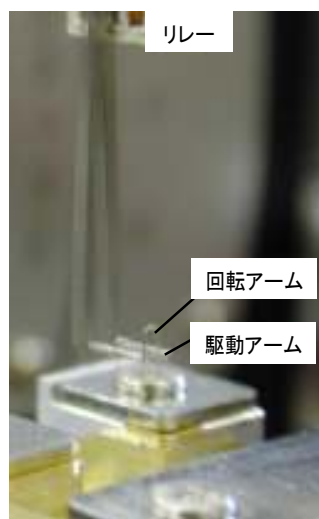


図 4-2-2-2 回転駆動の様子

図の写真は回転駆動時の動作を残像写真として記録したものであり、回転駆動が実現できていることがわかる。しかしながら、課題抽出のために複数個体の試作動作検証を同様に実施したところ、リレーの変位量の個体ばらつきにより回転量に差異が出るという課題が明らかとなった。スイッチ特性がばらつく懸念があるため、本課題を解決するために実施した改良設計図を図 4-2-2-3 に示す。

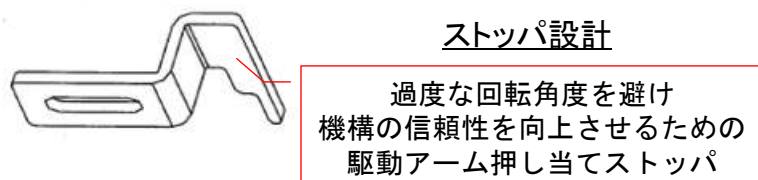
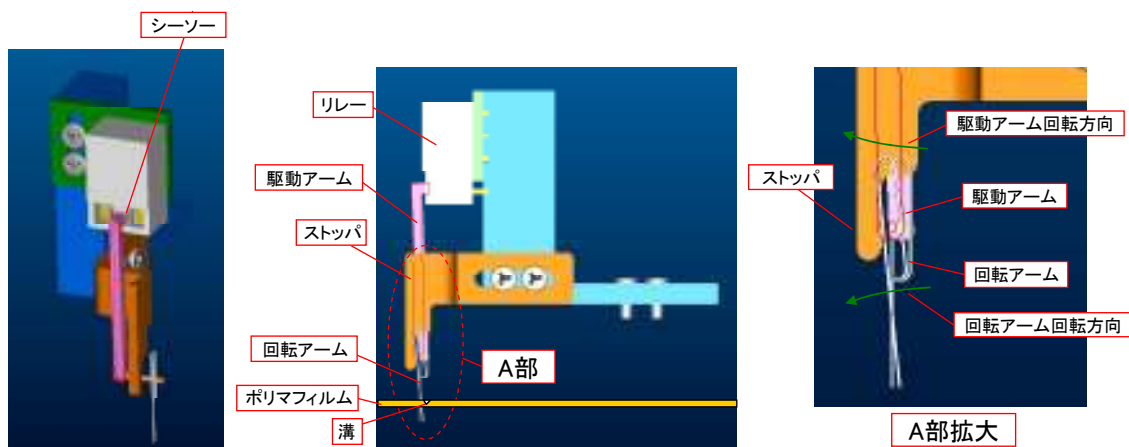


図 4-2-2-3 回転駆動機構の改良設計構成

新たに「ストツパ」機構を配置することで回転角度の最大値を規定し、リレー個体のばらつきによる過度の回転角度を避ける設計とした。また、スイッチ規模拡張時にポートごとのばらつきを吸収するため各機構パラメータも微調整可能な機構とした。機構パラメータの基準値としては、駆動アームの長さを 16 mm、駆動アームの回転アームへの押し当て高さをフィルム面から 4 mm、ストツパにより規定する最大回転角度は 7° として最終的に

設計した。実際に試作した本回転駆動機構の写真を図 4-2-2-4 に示す。

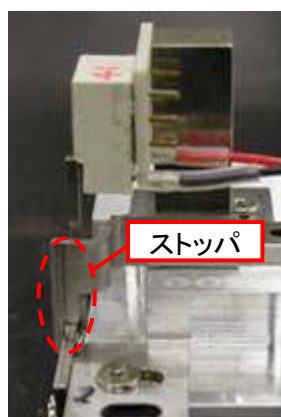


図 4-2-2-4 改良設計した回転駆動機構の試作品

次節以降では本駆動機構をエレメント部としたスイッチ規模拡張検討について述べる。

4-2-3 集積度を向上した光スイッチの設計・試作

前節までに光スイッチのエレメント開発が完了したことを説明した。次のステップは、複数エレメントを集積して規模を拡張した光スイッチの設計および機能検証となる。本年度は、保有する評価設備との電氣的・光学的接続条件の制約を加味し、また課題抽出が容易となるように配慮し、最終目標である 40×40 規模のスイッチの一部を切り出した検証用スイッチの設計および機能検証を行うこととした。スイッチ規模としては、システム試験および実用化検証にも適用可能な 11×1 規模とした。

規模を拡張した光スイッチの設計においては、駆動機構の配置、導波路ピッチの最適化が重要となる。図 4-2-3-1 に設計した光スイッチの構成を示す。

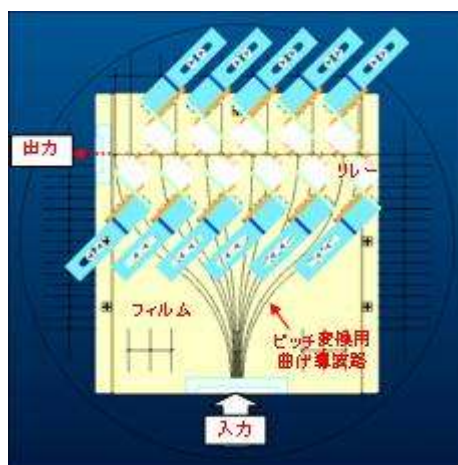


図 4-2-3-1 11×1 スwitchの構成

駆動機構（リレー）の配置構成として、集積度を向上するために出力導波路と入力導波路との交差点部（スイッチ溝形成部）に対してはす向かいにリレーを配置する構成とした。11 本の入力導波路部についてはファイバレイとの接続を考慮し曲げ導波路により出力端での導波路ピッチをファイバレイ接続に適した $250 \mu\text{m}$ ピッチに変換する設計とした。

さらに、ポリマ導波路フィルム保持機構や光インタフェースとしてのファイバレイ接続を含めた全体構成設計も実施した。図 4-2-3-2 に設計図を、本設計に基づく試作品の写

真を図 4-2-3-3 に示す。

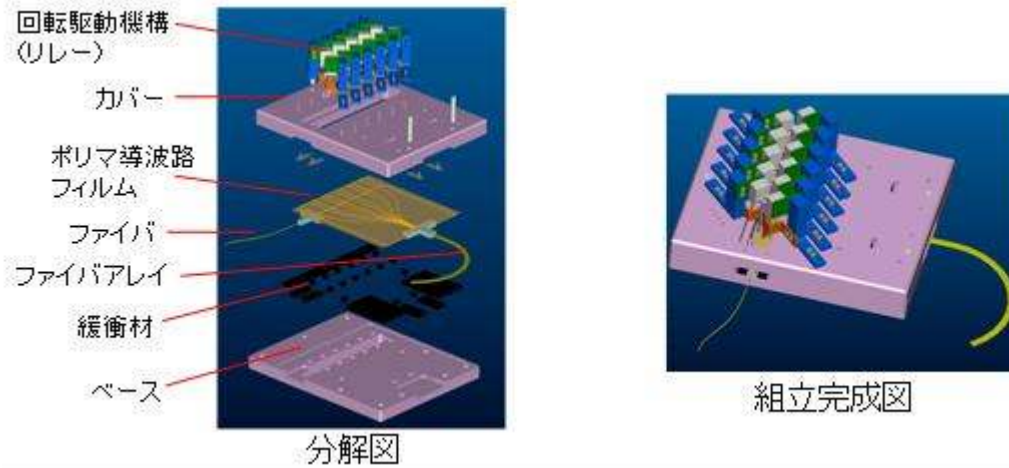


図 4-2-3-2 11×1 スイッチの構成設計図

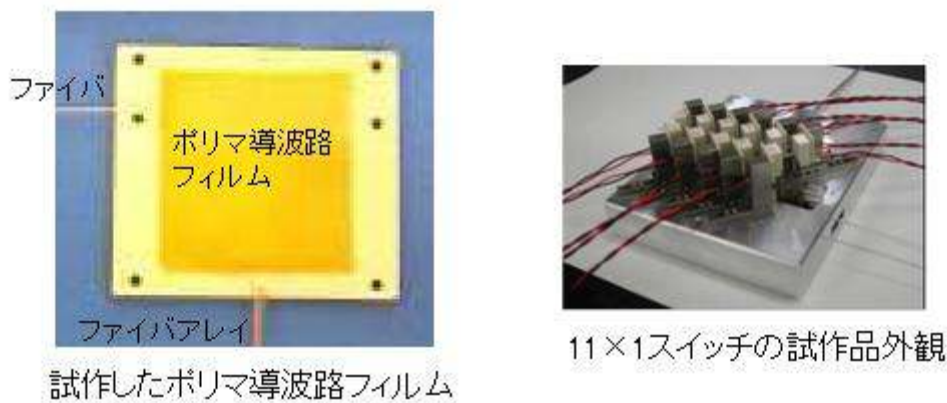
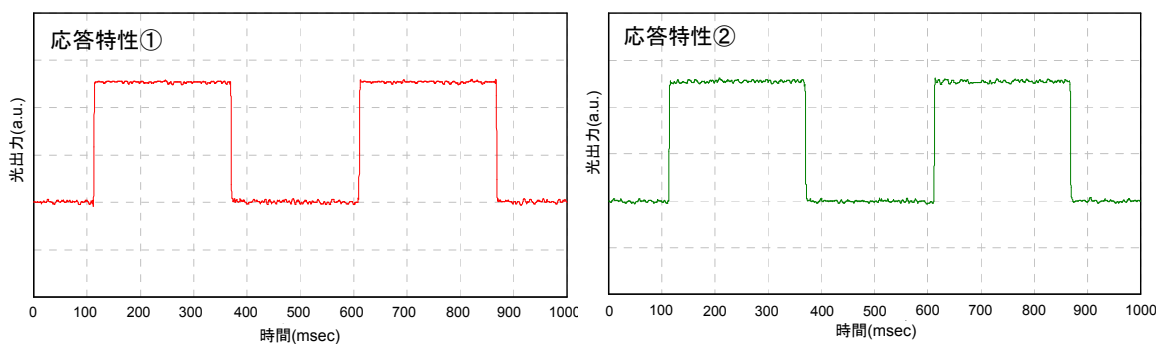


図 4-2-3-3 11×1 スイッチの試作品写真

試作品では実験室での初期評価を行うため、リレーの端子からリード線を延長し引き出した構成とした。本光スイッチの応答特性の初期評価例を図 4-2-3-4 に示す。



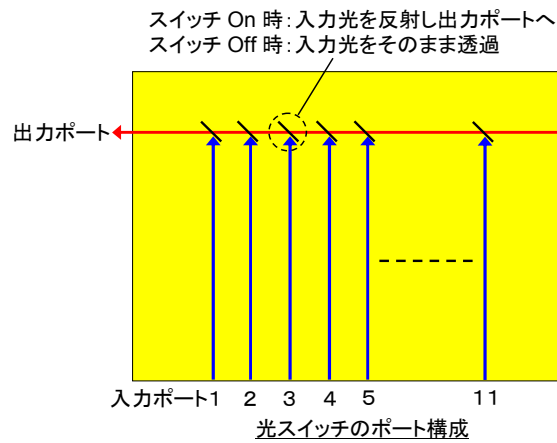


図 4-2-3-4 試作した光スイッチの応答特性

図 4-2-3-4 の応答特性①、②はそれぞれ代表例として記載したスイッチング応答特性である。①は入力ポート 3 に光を入力した状態で対応するスイッチポイントを周期的に On/Off したときの出力ポートからの光強度の変化、②は同様に入力ポート 5 に光を入力した場合のものである。良好なスイッチング動作が各ポートで確認でき、光スイッチ設計の妥当性を実証することができた。今後より詳細な特性評価を行い開発を進めて行く予定である。

4-2-4 実施計画に対する達成状況

平成 20 年度の開発計画に対する達成状況は下記の通りである。

【開発計画】

(1) 回転駆動式光スイッチの機構設計・試作

実デバイス化に向けた開発として、光スイッチエレメントの機構設計・試作を行う。

(2) システム試験用光スイッチの設計

実デバイス化に向けた開発として、集積度を向上した光スイッチの設計・試作を実施する。

【達成状況】

(1) 回転駆動式光スイッチエレメントの機構設計・試作検証を実施した。駆動アクチュエータであるリレーの変位量の個体ばらつきが大きいという課題を抽出したため、新たにストッパを用いた改良機構設計を追加し回転角度を規定することで所望の特性を得ることができた。

達成度：100%

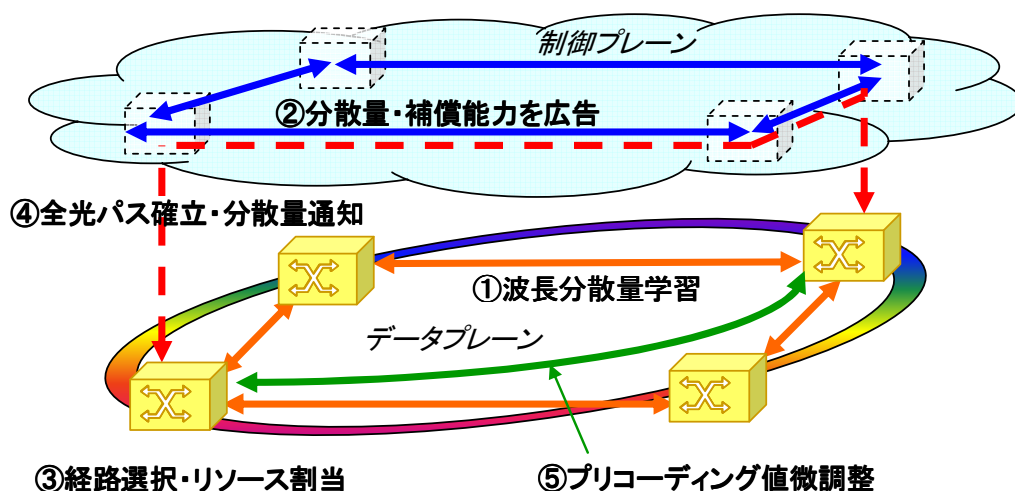
(2) システム試験への適用に向けて複数エレメントの集積化設計、機能検証を実施した。設計に基づいた 11×1 規模のスイッチを試作し良好な動作を確認することができた。

達成度：100%

4-3 自律適応型ネットワーク制御モジュールの研究開発

4-3-1 概要

自律適応型ネットワーク制御モジュールは GMPLS を拡張し、自律分散制御に基づき自動的に分散フリートランスポンダによる波長分散補償を最適化しつつ全光パスを動的に確立する。自律適応型ネットワーク制御モジュールにて使用する GMPLS の拡張を、GMPLS-Plus (GMPLS-Photonic layer usability support) と呼ぶ。GMPLS-Plus の概略の手順を図 4-3-1-1 に示す。



- ① 設置時にオプティカルパスレンジングにてリンク波長分散量を学習 (LMP 拡張)
- ② 波長分散量・分散補償能力を広告 (OSPF-TE 拡張)
- ③ 広告情報に基づき全光パスの経路、波長分散補償リソースの割当を選択
- ④ 全光パス確立時にその波長分散量を通知 (RSVP-TE 拡張)
- ⑤ 全光パスの端点ノード間でプリコーディング値を微調整し最適に設定

図 4-3-1-1 GMPLS-Plus の概略手順

自律適応型ネットワーク制御モジュールは、GMPLS-Plus を適用しつつ上記の 5 つのステップを実行し、分散フリートランスポンダの適用によって距離や波長分散の制約が大幅に緩和される全光パスを、オペレータやユーザの要求に基づいてトポロジーに依存せずダイナミックかつ自動的に設定可能とする。

自律適応型ネットワーク制御モジュールは、図 4-3-1-2 に示す構成であり、図中、分散フリープロテクション機能部以外のモジュールは、これまでに評価用プラットフォームへの実装を実施済みである。

平成 20 年度は、大規模リングネットワークにおいて、上記①～④が動作可能なことを検証する大規模リングネットワーク対応オプティカルパスレンジング機能検証を実施した。また、上記ステップ②～④を更に拡張することでネットワークの高信頼化を提供する分散フリープロテクション機能部の検討、実装および評価を行った。

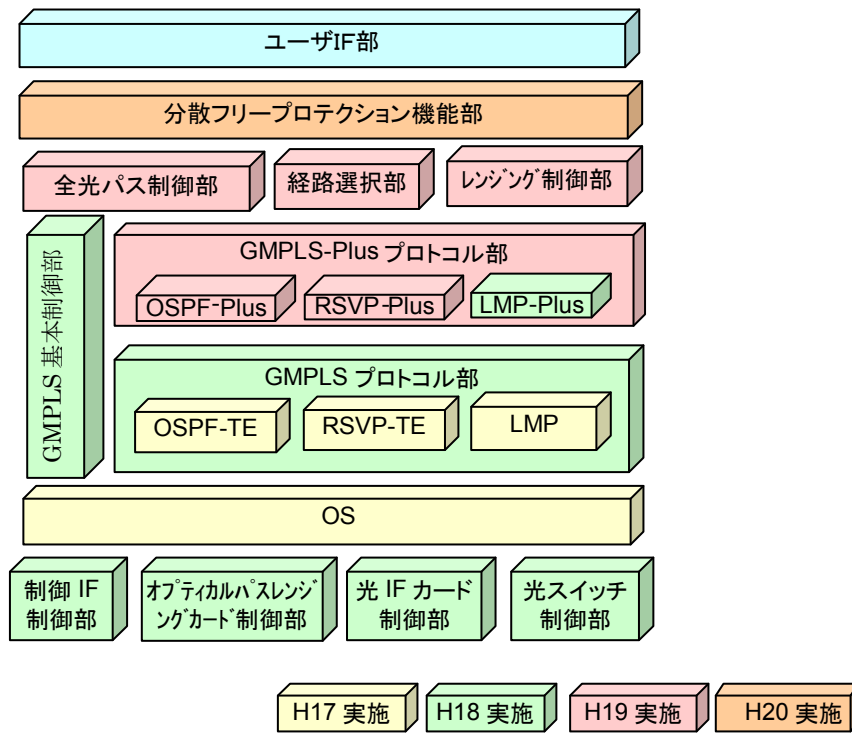


図 4-3-1-2 評価用プラットフォームのソフトウェア機能構成

4-3-2 大規模リングネットワーク対応オプティカルパスレンジング機能検証

4-3-2-1 波長分散量学習機能評価

開発した自律適応型ネットワーク制御モジュールと評価用プラットフォームを用いて、GMPLS-Plus のステップ①における波長分散量学習の動作を確認するとともに、学習のための所要時間を測定し、性能改善を実施した。波長分散量学習の動作においては、図 4-3-2-1 の学習シーケンスに示すように、LMP による制御チャネル確立後、レンジング制御部 (RC) から測定動作が起動され、オプティカルパスレンジングカード (OPR) の動作確認を経て OPR から測定信号が送受信される。この時 LMP-Plus はレンジング制御部の指示によって下記の拡張 LMP メッセージを送受信し、測定タイミングおよび測定結果を通知する [36]。

- (a) BeginRanging 測定信号の送信側から受信側への測定開始の通知
- (b) BeginRangingAck 上記への応答
- (c) RangingSuccess 測定結果の通知

当初、拡張 LMP メッセージ通知の間隔から求めた学習時間は 6.2 秒であった [37] が、OPR 上のレジスタ読み出し時に待ち時間が入っており、待ち時間を最適化することにより、学習時間を 1.2 秒以内まで短縮した。一方、リンク毎の波長分散量学習時間が 1 秒程度であっても、リンク数の多い大規模ネットワークでは逐次的に波長分散量を学習すると延べ時間が長くなるため、並列的に波長分散量を学習することが望ましいことが分かった。開発した自律適応型ネットワーク制御モジュールおよび拡張 LMP プロトコルは、このような並列動作を可能としていることを確認した。

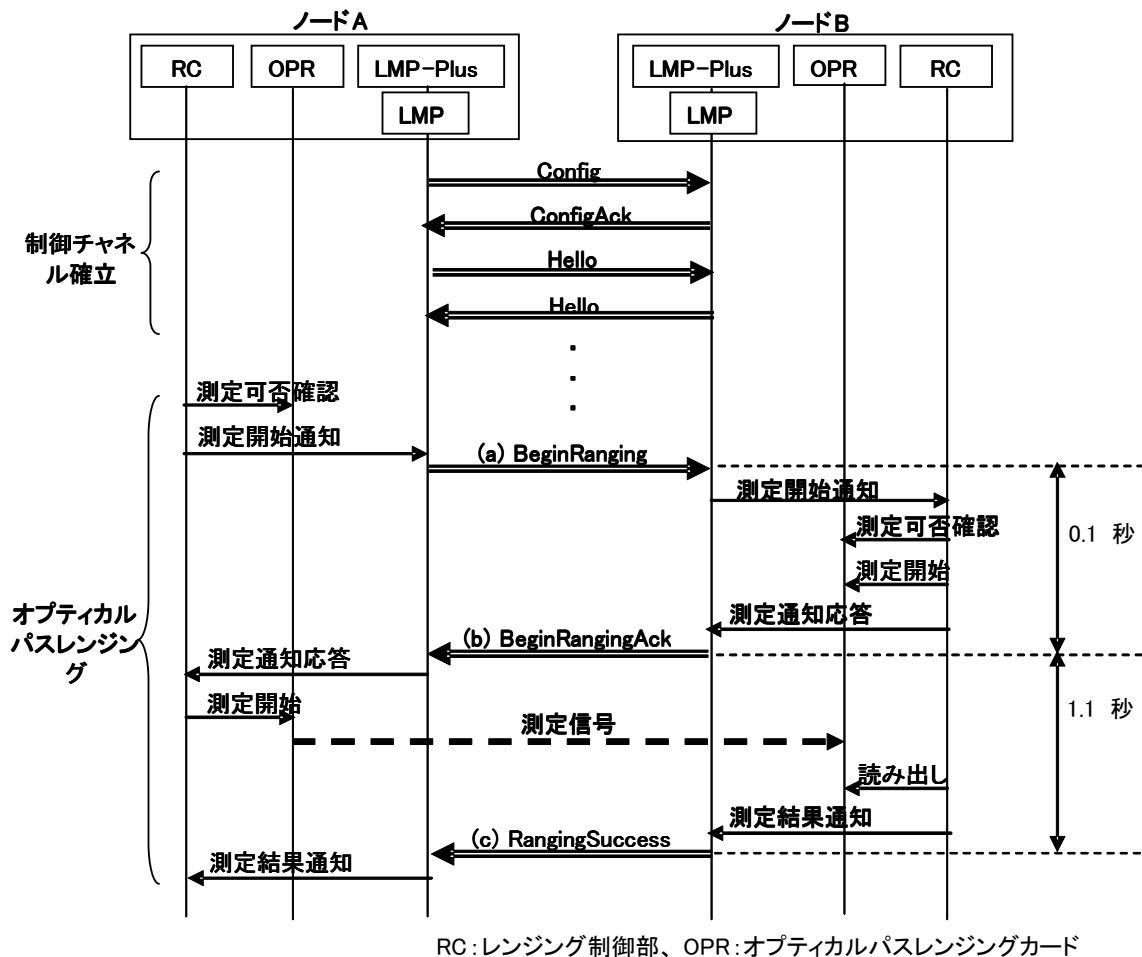


図 4-3-2-1 波長分散量の学習シーケンス

4-3-2-2 波長分散量広告・経路選択機能評価

大規模リングネットワークでの動作を検証するため、大規模リングネットワークを模擬する環境を構築し、評価用プラットフォームを含む 40 ノードで構成する単一リングのネットワークにおいて、自律適応型ネットワーク制御モジュールを動作させ、GMPLS-Plus のステップ②～④の動作を確認するとともに、②のステップである波長分散量の広告のための所要時間を測定した。

図 4-3-2-2 に大規模リングネットワークの模擬環境を示す。GMPLS-Plus のステップ①における波長分散量学習を行う 2 台の評価用プラットフォームに加えて、合計 38 台分のノードを 2 台の PC による模擬環境で構成した。2 台の PC 上には、合計 38 台分の仮想マシンを動作させ、それぞれの仮想マシン上に、自律適応型ネットワーク制御モジュールを動作させる。また、2 台の評価用プラットフォームにも、自律適応型ネットワーク制御モジュールを動作させる。これにより、合計 40 ノード分のリングネットワークを構築した。

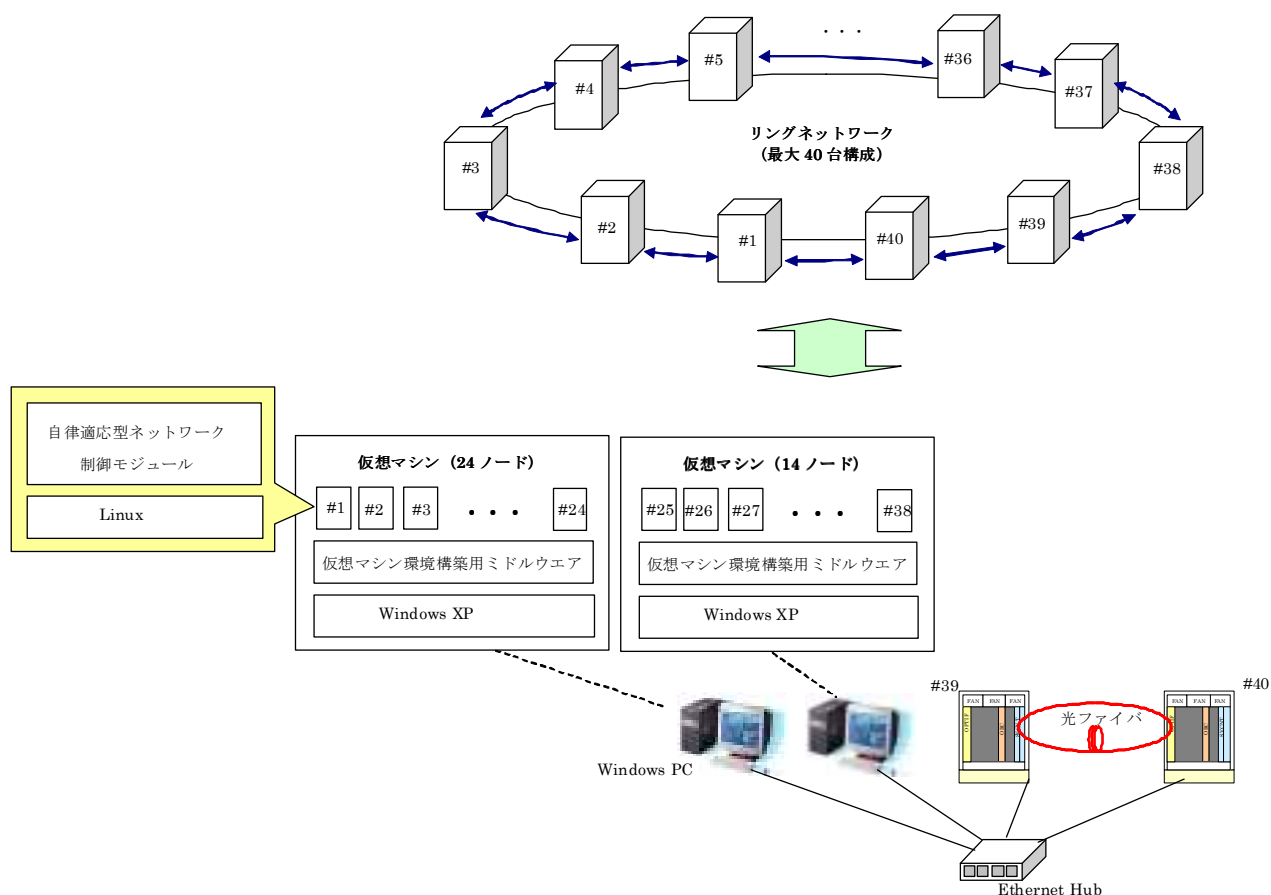


図 4-3-2-2 大規模リングネットワーク模擬環境

このネットワークにおいて、GMPLS-Plus のステップ②～④の動作を実行し、仮想マシンおよび評価用プラットフォーム間で GMPLS プロトコルのメッセージを送受させ、機能検証した。学習した波長分散量をルーティングプロトコル OSPF-TE の metric パラメータによってネットワーク上の全ノードに広告し、全ノードが受信すること、受信した波長分散量に基づきリング上の 1 ノードから、別のノードに至るパスの経路を取得し、経路上の全リンクの波長分散量の合計値を取得可能であること、およびパスを確立可能であることを確認した。

また、波長分散量の広告動作の性能を測定した。各ノードが収容するリンクの波長分散量の測定結果を隣接ノードに通知するとともに、受信した他ノードの測定結果を転送する広告の手順を動作させる。最初に測定結果を隣接ノードに通知してから、その内容を全ノードが受信し、自ノードデータを格納するまでの時間を計測した。各ノードでの所要時間は、隣接ノード間の広告動作のタイミングなどにより異なり、6.1 秒～7.6 秒であった。4-3-2-1 節の性能評価にて得られた波長分散量の学習所要時間 1.2 秒を各ノードにて並列的に実行し、学習結果を広告すると、最大 8.8 秒(1.2 秒+7.6 秒)で 40 台のリングネットワーク上の全ノードの波長分散量の取得が可能であるといえる。

4-3-3 分散フリープロテクション機能検証

4-3-3-1 分散フリープロテクション機能の検討・実装

ネットワークの高信頼化を実現するために、障害発生時に光パスの障害迂回を提供する分散フリープロテクション機能を検討し、実装した。光パスの障害迂回手法には、予備パスを予め確立しておく Protection と障害時に障害箇所を迂回して予備パスを確立する Restoration がある。障害迂回の際には、パスの経路が変わることから、補償すべき波長分散量も異なるため、波長分散補償制御が必要となる。表 4-3-3-1 に示すように、波長分散補償制御への要求条件を整理した。予め予備パスを確立しておく Protection においては、現用パスとは別の分散フリートランスポンダを用いて、異なる分散量を補償しつつ、予備パスの確立を行う必要がある。障害発生時に障害箇所を迂回して予備パスを確立する Restoration においては、予め経路選択時に補償すべき波長分散量を導出しておく必要がある。

表 4-3-3-1 光パス障害迂回手法と波長分散補償制御

分類	項目	内容	波長分散補償制御
Protection	1+1 Protection	現用パスと予備パスに同一トラヒックを転送。	現用パスと予備パスで異なる分散フリートランスポンダを使用。
	1:N Protection	N 本の現用パスを 1 本の予備パスで保護。	同上。
	Extra Traffic	予備パスにて低優先トラヒックを転送。	同上。
Restoration	Pre-planned Restoration	経路を事前に選択し障害時に予備パスを確立。	経路の事前選択において波長分散補償の考慮が必要。
	Full Restoration	障害時に経路を選択し予備パスを確立。	無し（通常のパス確立時の制御と同じ）

また、これまで開発した自律適応型ネットワーク制御モジュールに加えて、評価用プラットフォーム上に 1+1 Protection 手順と Restoration 手順を実装した。1+1 Protection においては、図 4-3-3-1(a) に示すように、事前に現用パスと、現用パスと異なる経路をとる予備パスを自動的に経路選択し、Path/Resv メッセージでパスを確立し、障害検出時、受信端で現用パスから予備パスに切り替える。Restoration 手順においては、図 4-3-3-1(b) に示すように、現用パス障害を検知すると、Notify メッセージにより光パスの起点ノードに障害を通知し、障害を通知された ingress ノード(Node #1)は、Path Tear メッセージで現用パスを解放し、Path/Resv メッセージで迂回パスを確立する。また、Full Restoration の場合には、迂回パスの経路を自動的に選択する。

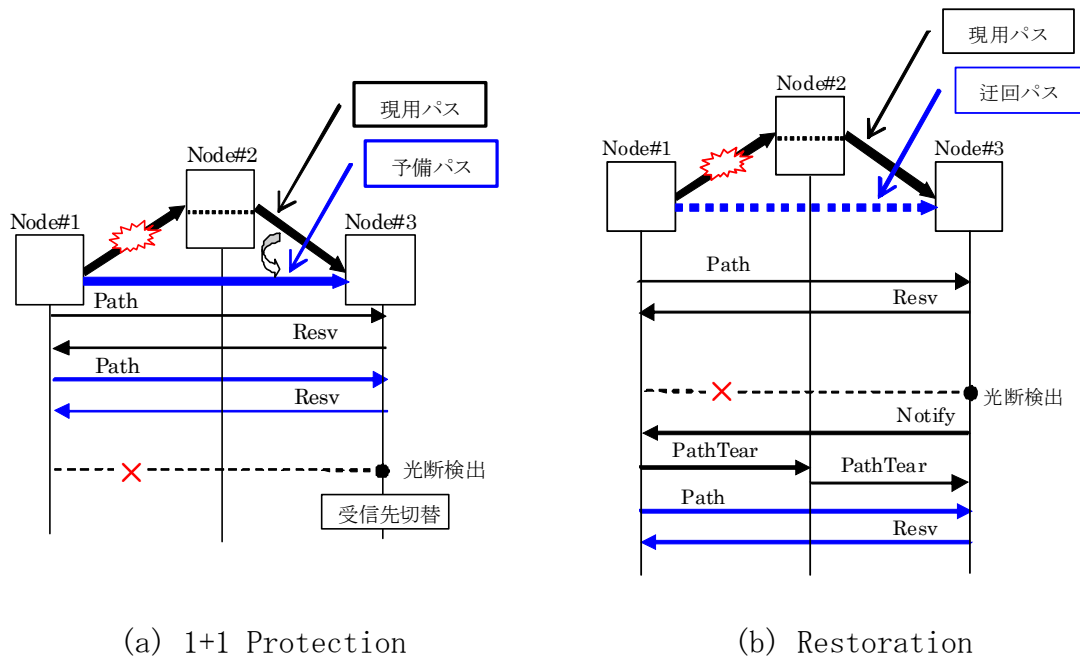


図 4-3-3-1 光パス障害迂回

4-3-3-2 分散フリープロテクション機能の評価

分散フリープロテクション機能を評価用プラットフォーム上で動作させ、GMPLS-Plus のステップ②～④が動作し、障害発生時、迂回が行われることを確認した。また、図 4-3-3-2 に示す構成にて、性能評価を実施した。SDH 測定器間を評価用プラットフォームのノード 3 台により構成する伝送ネットワークを介して接続し、光ファイバを切断した際に、障害迂回が動作した際の受信断時間を SDH 測定器において計測する。表 4-3-3-2 に示すとおり、1+1 Protection 動作における光断時間は 50msec 以内、Full Restoration 動作における光断時間は 350msec 以内であることを確認した。

表 4-3-3-2 光パス障害迂回手法の測定結果

分類	項目	測定結果
Protection	1+1 Protection	50ms 以内
Restoration	Full Restoration	350ms 以内

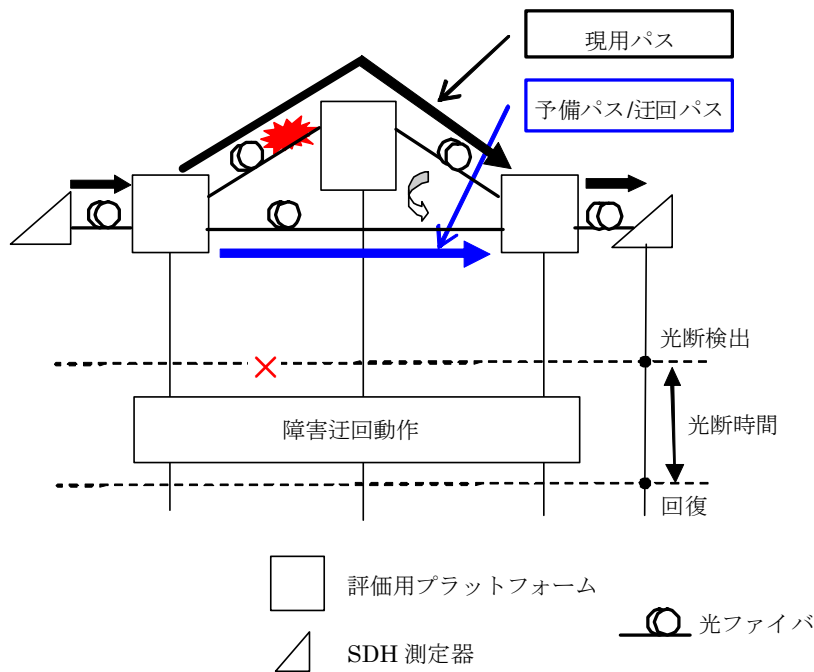


図 4-3-3-2 分散フリープロテクション機能の検証構成

4-3-4 実施計画に対する達成の状況

上記より、平成20年度での実施計画に対する達成状況は下記のとおりである。

【実施計画】

(1) 大規模リングネットワーク対応オプティカルパスレンジング機能検証

大規模ネットワークにおいても、オペレータに意識させない高速な光伝送特性（波長分散量）の学習機能を実現するため、大規模リングネットワークの模擬環境を構築し、オプティカルパスレンジング機能の動作検証を実施する。

(2) 分散フリープロテクション機能検証

光伝送特性（波長分散量）の学習結果を考慮した適切な分散フリー全光パスの設定機能を実現するため、パス確立手順に加えて、確立したパスが障害になった場合の迂回経路への切り替え機能について詳細検討、プロトタイプ評価を実施する。

【達成状況】

(1) 大規模リングネットワーク対応オプティカルパスレンジング機能検証

評価用プラットフォームにオプティカルパスレンジングカードとLMP-Plusを用いて波長分散量の測定時間を評価し、学習機能の性能改善を実施した。また、大規模リングネットワークの模擬環境を構築し、機能評価と波長分散量広告の動作性能評価を実施した。

達成度：100%

(2) 分散フリープロテクション機能検証

これまで実装したGMPLS-Plus（OSPF-Plusによる波長分散情報の広告、経路選択アルゴリズムによる全光パスの選択、およびRSVP-Plusによる分散補償を最適調整するデバイス設定パラメータの導出）に加えて、障害発生時に迂回を行うためのProtection、Restoration機能を検討、実装し、プロトタイプ評価を実施した。

達成度：100%

4-4 システム実証・評価の研究開発

4-4-1 概要

システム実証・評価は、(ア) 分散フリートランスポンダ、(イ) MEMS 駆動光スイッチ、(ウ) 自律適応型ネットワーク制御モジュールの連携動作について実証・評価実験を行うもので、エミュレーション環境、実験室環境、および実フィールド環境の三段階にて実施する。

平成20年度は、「分散フリートランスポンダ、MEMS 駆動光スイッチ、自律適応型ネットワーク制御モジュールを搭載した試作システムにより実フィールドでの実証・評価を実施する」という最終目標に向け、実験計画を立案し実験シナリオを策定して実験システムの構築に着手すると共に、試作した実験ノードおよび構築したエミュレータを用いて、実験計画を先行的に検証する室内予備実験を実施した。

図 4-4-1-1 に、室内予備実験および実フィールド実験に対する課題 (ア) ~ (ウ) の成果物の適用フローを示す。

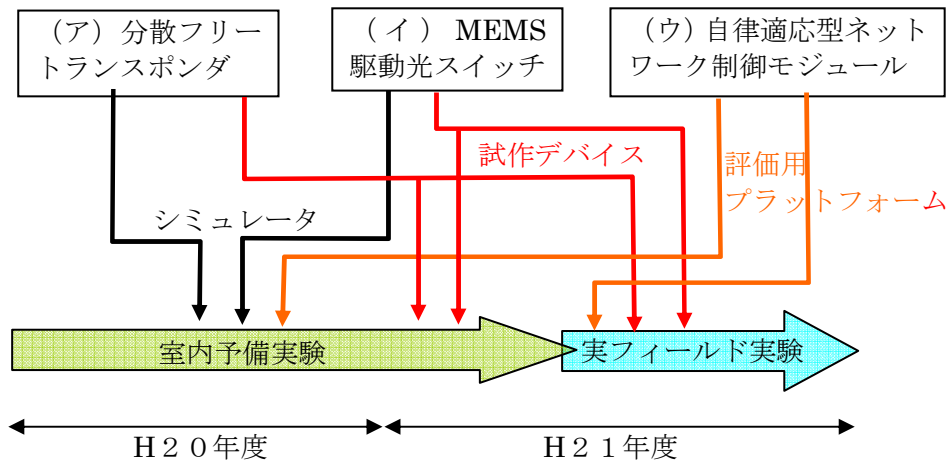


図 4-4-1-1 システム実証・評価のフロー

4-4-2 室内予備実験

平成20年度の室内予備実験においては、試作した実験ノードおよび計算機上のエミュレータを用いて構築したエミュレーション環境を用い、オプティカルパスレンジング機能の実験評価を実施した。

図 4-4-2-1 に、長さ 10~88 km のシングルモードファイバの波長 1,545.47 nm における波長分散量をオプティカルパスレンジング機能により測定した結果と、市販測定器 (Advantest Q7760) による測定値を示す。図中、黒丸印 (●) および黒三角印 (▲) はオプティカルパスレンジングの測定値、実線は市販測定器の測定値であり、図の左縦軸は波長分散量、右縦軸は測定精度を示している。分散スロープを考慮してもオプティカルパスレンジングの測定誤差は最大 25 ps/nm であり、自律適応型ネットワーク制御モジュールと分散フリートランスポンダによる分散補償の自律制御を実現するために十分な精度を有することが確認された。

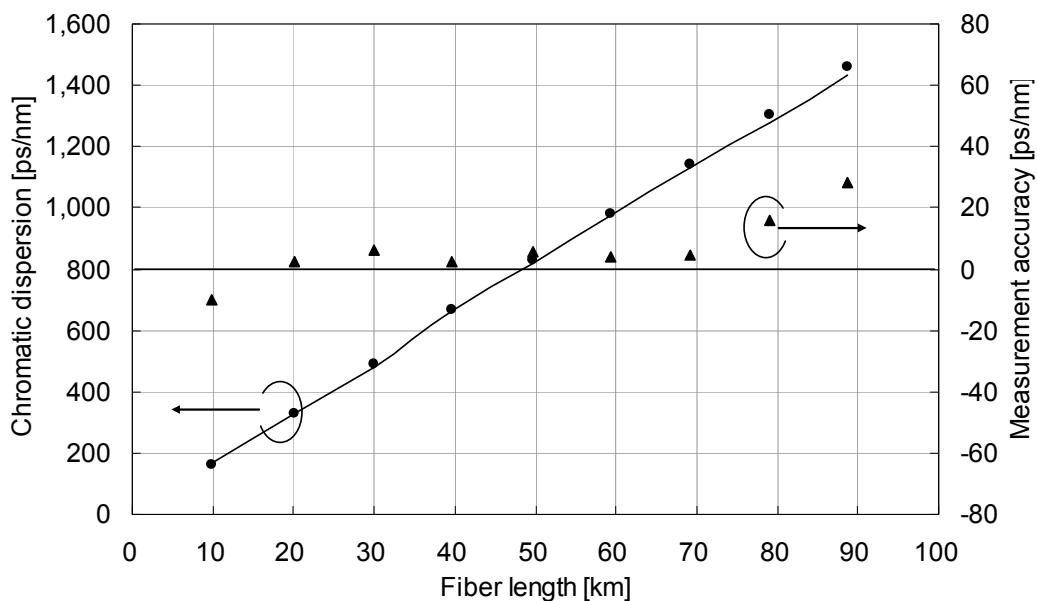


図 4-4-2-1 波長分散量測定結果および市販測定器との比較

またオプティカルパスレンジングによる波長分散量学習デモを、国際会議 iPOP 2008 へ出展した。出展状況およびオプティカルパスレンジングカードの写真を図 4-4-2-2 に示す。



図 4-4-2-2 iPOP 2008 でのオプティカルパスレンジングによる波長分散量学習デモ

4-4-3 実フィールド実験に向けた実験計画および実験シナリオ

最終目標である実フィールド実験での実証に向け、実験計画を立案し複数の実験シナリオを検討した。

まず実フィールド実験に利用可能な光ファイバ環境について調査し、JGN2plus の光テストベッドサービスを想定して検討を進めることにした。JGN2plus の光テストベッドサービスは、都市域に敷設済みの光ファイバを利用でき、実フィールド実験として十分な距離を伝送でき、実験結果の発表も可能であるため、これを選択した。

JGN2plus の光テストベッドサービスを想定した実フィールド実験計画におけるシステム構成例を図 4-4-3-1 に、本構成によって実現される伝送ネットワーク例を図 4-4-3-2 に示す。ここで、図 4-4-3-1 の各サイトは、小金井など JGN2plus のサイトを表わす。

図 4-4-3-1 に示す伝送ネットワーク例において、各ノードは (ア) 分散フリートランス

ポンダを備え、また (イ) MEMS 駆動光スイッチを切り替えることで実環境の光ファイバを
 経由し距離の異なる光パスを設定できる。例えば伝送ネットワーク例では、端点の実験ノ
 ード (ノード A) からは、24km~224km と距離の異なる 6 通りの光パスが設定可能である。

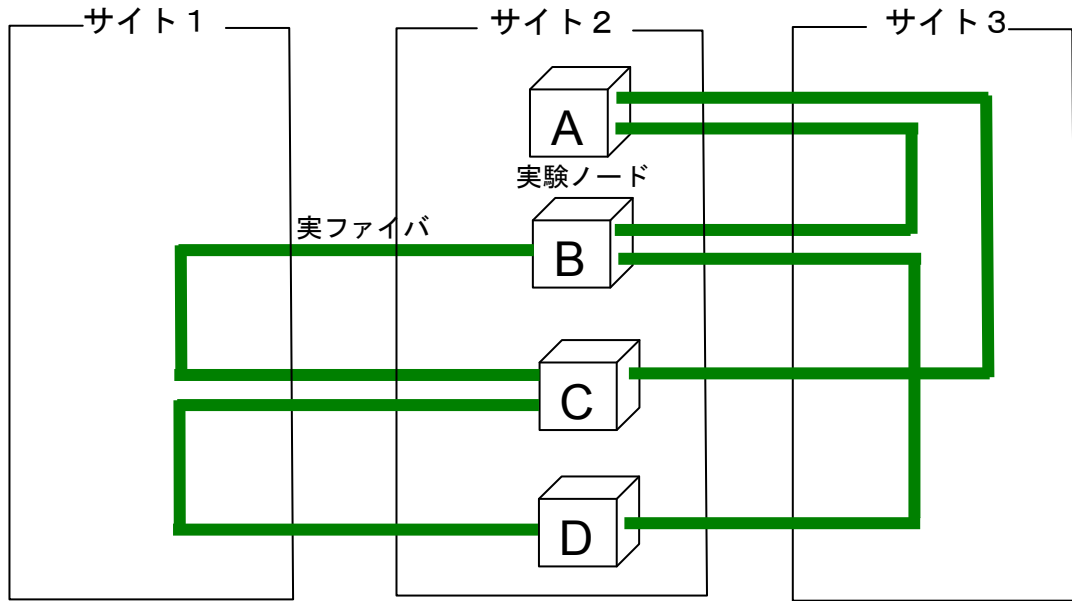


図 4-4-3-1 実フィールド実験システムのシステム構成例

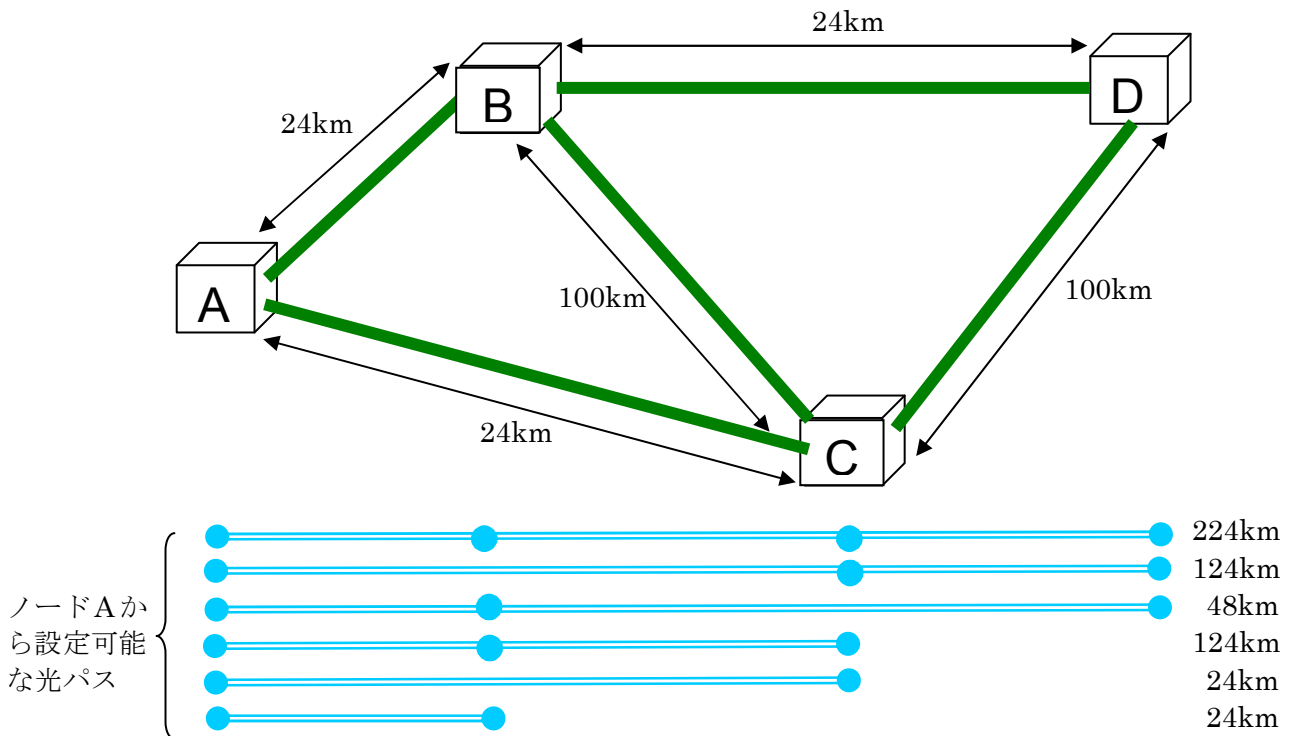


図 4-4-3-2 実フィールド実験の伝送ネットワーク例

次に、実フィールド実験における実験シナリオ例を示す。

実験シナリオ(a)：光ファイバの分散量の学習

(ウ) 自律適応型ネットワーク制御モジュールのオプティカルパスレンジング機能によっ

て、実験ノード間の実ファイバの分散量を学習する。

実験シナリオ(b)：光パスの設定とデータ伝送

(ウ) 自律適応型ネットワーク制御モジュールの分散フリー全光パス最適設定機能によって、上記(a)にて学習した分散情報をノード間で広告・共有し、与えた光パス設定要求に対して適切な光パス経路と、分散フリートランスポンダへ設定する分散補償設定パラメータを導出し、GMPLS 拡張プロトコル (GMPLS-Plus) を用いて光パスの設定および分散フリートランスポンダへの設定を実行する。この結果、光パス上でデータが導通する。

4-4-4 標準化提案

GMPLS を標準化している IETF (the Internet Engineering Task Force) の CCAMP (Common Control and Measurement Plane) WG (Working Group) において、2008 年より全光ネットワーク上の光パスの GMPLS 制御を検討する WSON (Wavelength Switched Optical Networks) の活動が立ち上ったことを受け、本研究開発において検討・実装している GMPLS 拡張プロトコル、GMPLS-Plus の標準化提案を開始した。

4-4-4-1 標準化提案の背景

WSON では、全光ネットワークにおける光特性を考慮した光パスのモデル化、光パスの波長を指定する波長ラベルの規定、光パスの経路計算アーキテクチャ、光パス設定および光伝送の劣化要因の収集のための GMPLS プロトコル拡張、波長パスの経路計算のための PCE (Path Computation Element) プロトコルの拡張といった提案があり、円滑に標準化を進めるため、次の 2 ステップで標準化が行われている。なお、WSON では、光伝送の劣化要因として、波長分散や PMD (Polarization Mode Dispersion) 等の劣化要因を総称して、Impairment と呼んでいる。

(1) Impairment を含まない全光ネットワーク対応の標準化 (Step1)

現在、Step1 に対応した標準化文書[22] [23] [38] [39]が WG 文書として承認され、WSON の構成要素や、光パスの経路計算の考え方などのフレームワーク文書の詳細化が進んでいる。

(2) Impairment を含む全光ネットワーク対応の標準化 (Step2)

Step2 に対応した検討は、2008 年 11 月の IETF 会合から開始され、下記のドキュメントの標準化が開始されている。なお、本研究開発における GMPLS-Plus は、本 Step2 に対応した GMPLS 拡張プロトコルとして位置付けられる。

① Impairment を含む WSON 制御フレームワーク [40]

光特性を考慮した光パスの経路計算を IA-RWA (Impairment-Aware Routing and Wavelength Assignment) と呼び、RWA に対し、選択した経路・波長が所望の変調方式にて所望の伝送品質を満たすか否かを検証する IV (Impairment Validation) を追加しており、Impairment を含まない場合のフレームワークと同様に経路計算アーキテクチャを分類し、また GMPLS および PCE への影響についても述べている。

② Impaired Optical Path Validation の情報モデル [41]

ITU-T 勧告 G. 680 に基づき、IA-RWA のための光特性の情報モデルを記述しており、光特性パラメータを、NE 全体で一意的な情報、NE のポートに依存する情報、NE の入力ポートと出力ポートの対に依存する情報、の 3 つに分類している。

③Impaired Optical Path Validation の情報の符号化[42]

②の情報モデルにて規定された各情報について、GMPLS や PCE のプロトコルへ容易に搭載できる符号化方法(encoding)を記述している。

4-4-4-2 GMPLS-Plus の標準化提案

GMPLS-Plus は WSON に先駆けて、主要な Impairment である波長分散について、これを考慮して経路を計算すると共に、選択した経路を通る光パスに対して適切な波長分散補償を設定することで伝送品質を確保する制御を行っている。そしてリンクの波長分散量の学習、その広告と光パス経路計算への反映、および光パス設定時のパラメータを追加する GMPLS 拡張を実装・評価している。すなわち波長分散という Impairment について、Impairment を含む経路計算 IA-RWA を実施し、かつ IA-RWA に含まれていない Impairment の自動発見や Impairment 補償制御も実行しており、概念的には Step2 の WSON の拡張となっている。そこで、Step2 の WSON 標準化への GMPLS-Plus の採用を目標として、標準化提案を実施することとした。

Step2 の WSON は WSON 制御フレームワーク [40] を基本的な枠組みとし、これに基づいて情報モデルや符号化などプロトコルを具体化していくというアプローチを取っている。そこで WSON 制御フレームワークに対し、GMPLS-Plus の特徴的な機能である Impairment 補償制御と Impairment 自動発見の2つの項目を盛り込むことを提案する寄書[43]を提出した。以下、各項目の GMPLS-Plus における制御と、それに基づく寄書での提案内容を述べる。

①Impairment 補償制御

GMPLS-Plus では光パス設定時に、RSVP-TE 拡張プロトコルによって光パスの波長分散値を通知し、分散フリートランスポンダにおける波長分散補償の初期設定に用いる。また RSVP-TE 拡張プロトコルは波長分散補償の最適化にも用いられる (図 4-4-4-1)。

そこでこれらを Impairment 補償制御として一般化し、Impairment を含む WSON フレームワークへ盛り込むことを、提案することにした。

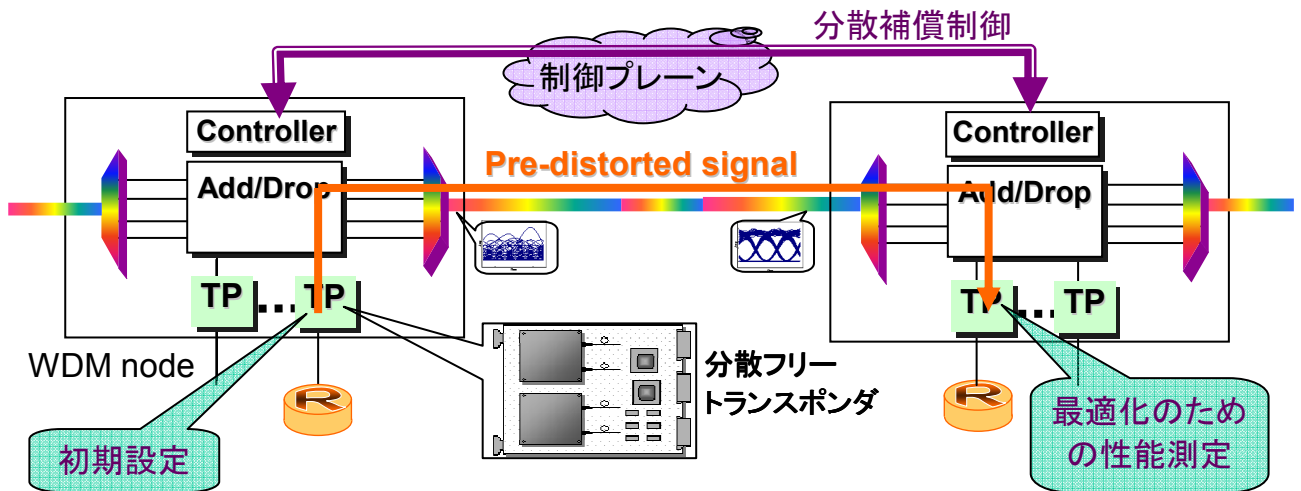


図 4-4-4-1 RSVP-TE 拡張プロトコルによる波長分散補償の制御

IA-RWA 処理では、光パスの Impairment を収集済みのデータから計算するかシグナリング手順によって収集し、光パスの Impairment Validation に用いるとしている。そこで、光パス設定時に得られる光パスの Impairment を、Impairment 補償制御へも適用することを提案した。具体的な制御の対象として下記の3項目を提示している。

(i) Impairment 補償デバイスの選択

Impairment 補償には各種方式があり、同一ネットワーク内に能力差のある Impairment 補償デバイスが混在することも想定される。光パスの Impairment に応じて能力差のある Impairment 補償デバイスを割り当てれば、Impairment 補償デバイスの有効利用が可能となる。

(ii) Impairment 補償パラメータの初期設定

IA-RWA 処理で得られた光パスの Impairment に基づき、可変 Impairment 補償デバイスのパラメータを初期設定する。これにより、光パス設定要求からデータ導通までの処理を高速化できる。

(iii) Impairment 補償パラメータの設定最適化

IA-RWA 処理で得られた光パスの Impairment は残留分散などを含まず、これに基づく Impairment 補償デバイスの設定は最適とは限らない。そこで上記②の初期設定後、光パス端点間でサンプル信号を送受信して性能を測定し、可変 Impairment 補償デバイスの設定へフィードバックして最適化する。

②Impairment 自動発見

GMPLS-Plus では、LMP 拡張プロトコルによってリンクの波長分散量を自動的に測定し、さらに OSPF-TE 拡張プロトコルによって各ノードへ広告するようにしている。これに基づき、今までの WSON の議論で OSPF-TE 拡張への支持が少ないことも考慮して、LMP 拡張プロトコルによるリンクの Impairment の自動発見を Impairment を含む WSON フレームワークへ盛り込むことを、提案することにした。

本寄書では、シグナリングによる光パス上の Impairment の収集手順は既に WSON へ提案されている [44] が、ノードやリンクの増設時は、Neighbor Discovery によってノードやリンクの識別子が相互に学習されるまで増設されたリンクを指定できず、この手順は適用できないとして、LMP 拡張によるリンクの Impairment の自動発見を提案している。本提案では、LMP による Neighbor Discovery に続けて各ノードが収容リンクの Impairment を自動発見し、IA-RWA 処理にて利用できるようにする。また、IA-RWA の 3 種類の経路計算アーキテクチャとの関係も述べている。

4-4-5 実施計画に対する達成の状況

【実施計画】

最終目標である実フィールドでの実証・評価に向け、実験計画を立案し実験シナリオを策定して実験システムの構築に着手する。さらに、試作した実験ノードおよび構築したエミュレータを用いて、実験計画を先行的に検証する室内予備実験を実施する。

【達成状況】

実フィールド実験の実験計画を立案し実験シナリオを策定して、実験システムの構築に着手した。さらに、試作した実験ノードおよび構築したエミュレータを用いて、実験計画を先行的に検証する室内予備実験を実施した。また本研究開発において検討・実装している GMPLS 拡張プロトコル、GMPLS-Plus の標準化提案を開始した。

4-5 総括

(ア) 分散フリーストランスポンダの研究開発

平成 20 年度の高速度 LSI 設計フェーズ II では、分散フリーストランスポンダ用高速 LSI のデジタル部について配線遅延を考慮したロジックコアおよび周辺回路のタイミング検証

を実施した。アナログ部は基本回路を元に機能回路設計検証を完了した。デジタル部およびアナログ部の個別設計終了後、出図に向けた合体検証を実施した。トランスポンダ実装設計では、高速 LSI 設計フェーズ II にて実現する LSI を実使用する上で必要となる周辺電気回路の方式および構成検討を実施し、設計を行った。

(イ) MEMS 駆動光スイッチの研究開発

平成20年度は、これまでのスイッチング原理検証の結果を受けて光スイッチの元素機構設計を実施し、試作検証により駆動アクチュエータであるリレーの変位量の個体ばらつきが大きいという課題を抽出し、その対策としてストッパを用いた改良機構設計を追加し回転に必要な駆動特性が得られることを確認した。これにより元素機構設計を完了した。さらに次のステップとして、複数元素を集積した光スイッチの設計と機能検証に取り組んだ。システム試験および実用化検証に向け 11×1 規模の光スイッチの集積化設計と機能検証試作を実施し、良好なスイッチング動作を確認でき、設計の妥当性を実証することができた。

(ウ) 自律適応型ネットワーク制御モジュールの研究開発

自律適応型ネットワーク制御モジュールは自律分散制御に基づき、自動的に分散フリートランスポンダによる波長分散補償を最適化しつつ全光パスを動的に確立する機能を実現するもので、GMPLS の拡張プロトコル GMPLS-Plus を使用する。

自律適応型ネットワーク制御モジュールは、GMPLS-Plus を適用して以下の5つのステップを実行し、分散フリートランスポンダの適用によって距離や波長分散の制約が大幅に緩和される全光パスを、オペレータやユーザの要求に基づいてトポロジーに依存せずダイナミックかつ自動的に設定可能とする。

- ①設置時にオプティカルパスレンジングにてリンク波長分散量を学習 (LMP 拡張)
- ②波長分散量・分散補償能力を広告 (OSPF-TE 拡張)
- ③広告情報に基づき全光パスの経路、波長分散補償リソースの割当を選択
- ④全光パス確立時にその波長分散量を通知 (RSVP-TE 拡張)
- ⑤全光パスの端点ノード間でプリコーディング値を微調整し最適に設定

平成20年度は、大規模リングネットワークにおいて、上記①～④が動作可能なことを検証するための模擬環境の構築と、これまで開発した自律適応型ネットワーク制御モジュールの機能評価・性能評価および改善を行った。また、上記ステップ②～④に対応して動作し、ネットワークの高信頼化を提供する分散フリープロテクション機能の検討、実装と評価を行った。

(エ) システム実証・評価の研究開発

平成20年度は、最終目標である実フィールドでの実証・評価に向け、実験計画を立案し実験シナリオを策定して、実験システムの構築に着手した。さらに、実験計画を先行的に検証する室内予備実験を実施し、波長分散量学習のデモを国際会議 iPOP 2008 へ出展した。また本研究開発において検討・実装している GMPLS 拡張プロトコル、GMPLS-Plus の標準化提案を開始した。

5 参考資料・参考文献

5-1 研究発表・講演等一覧

研究論文

(1) T. Uesugi, S. Zaizen, A. Sugitatsu and T. Hatta, "Polymeric Waveguide Optical Switch Using Rotary Drive Mechanism," IEICE Trans. on EC, Vol. E91-C, No. 7, Jul., 2008

外国発表予稿等

(1) Y. Baba and T. Mizuochi, "Auto-configured All-Optical Networks by Electronic Pre-Distortion," iPOP2008, Jun., 2008

(2) E. Horiuchi, M. Kamei, S. Seno and Y. Baba, "Chromatic Dispersion Compensation Control in Dynamically Reconfigurable All-Optical Networks," iPOP 2008, P-3, Jun., 2008

(3) Y. Konishi, T. Sugihara and T. Mizuochi, "A Novel Flip-Flop Based Look-Up Table in Digital Signal Processing for Optical Communications," APCC/COIN2008, Oct., 2008

(4) K. Onohara, K. Kubo, T. Sugihara and T. Mizuochi, "Online Measurement of Chromatic Dispersion using Optical Supervisory Channels for Electronic Pre-Distortion," APCC/COIN2008, Oct., 2008

(5) T. Sugihara, "Practical implementation of precoding technologies in high-speed optical transmission," APCC/COIN2008, Oct., 2008

(6) S. Seno, Y. Baba, S. Yoshida, M. Kamei, E. Horiuchi, K. Onohara, T. Mizuochi, and T. Ideguchi, "Design of a Chromatic Dispersion Measurement Control Protocol Based upon the GMPLS Architecture," OFC/NFOEC 2009, Mar., 2009

一般口頭発表

(1) 後藤健太郎, 杉原隆嗣, 小西良明, 水落隆司, 矢野安宏, 久保博嗣, "送信端分散補償プリコーディングにおける変調座標変換の検討," 電子情報通信学会 光通信システム研究会, Jul., 2008

(2) 上杉利次, 市川俊亨, 杉立厚志, "回転駆動式ポリマ導波路光スイッチの回転角度検討," 電子情報通信学会 ソサイエティ大会, C-3-55, Sep., 2008

(3) 斧原聖史, 久保和夫, 杉原隆嗣, 水落隆司, "プリディストーション分散補償における監視制御光を用いたインサービス型波長分散モニタ," 電子情報通信学会 ソサイエティ大会, Sep., 2008

(4) 久保博嗣, 中島昭範, "多重遅延検波を利用した線形等化による送受協調等化," SITA2008, Oct., 2008

(5) 吉田聡太, 斧原聖史, 堀内栄一, 妹尾尚一郎, 馬場義昌, "GMPLS 拡張による波長分散測定機能の検討," 電子情報通信学会 総合大会, Mar., 2009

その他資料

(1) 馬場義昌, 水落隆司, "GMPLS 適用波長分散制御技術," 三菱電機技報, Jan., 2009

標準化提案

(1) S. Seno, "Requirement of Impairment Compensation Control in WSON," IETF Internet-Draft, Mar., 2009

参考文献

[1] C. Xie, "Performance of Electronic Pre-Distortion in 40-Gb/s Systems with Optical Dispersion Compensation for Different Modulation Formats and Transmission Fibres," ECOC2007, Tu3.1.5, 2007.

- [2] S. Hellerbrand, et al., "Advanced Modulation Formats for Electronic Predistortion of Intra-channel Nonlinearities at 40 Gbit/s," ECOC2007, We6.2.4, 2007.
- [3] F. Inuzuka, et al., "Nonlinear Inter-Channel Crosstalk Compensation Using Electronic Pre-Distortion in Carrier Phase Locked WDM," OFC/NFOEC2008, OTu05, 2008.
- [4] Y. Benlachtar, et al., "Robust Long-Haul Transmission Utilizing Electronic Precompensation and MLSE Equalization," OFC/NFOEC2007, JWA52, 2007.
- [5] Y. Benlachtar, et al., "Investigation of the Use of Electronic Pre-Distortion and MLSE Equalization in Long-Haul Transmission," ECOC2007, Th9.1.4, 2007.
- [6] R. I. Killey, et al., "Electronic Dispersion Compensation by Signal Predistortion Using Digital Processing and a Dual-Drive Mach-Zehnder Modulator," IEEE Photon. Technol. Lett., vol. 17, no. 3, pp. 714-716, 2005.
- [7] P. J. Winzer, et al., "Electronic pre-distortion for advanced modulation formats," ECOC2005, Tu4.2.2, 2005.
- [8] H. Yang, et al., "Comparison of Practical Implementation Limitations for Different Electronic Pre-Distortion Transmitter Structures," ECOC2006, We1.5.2, 2006.
- [9] P. Watts, et al., "Performance of Electronic Predistortion Systems with 1 Sample/bit Processing using Optical Duobinary Format," ECOC2007, Tu3.1.6, 2007.
- [10] L. Eldada, et al., "Intelligent Optical Cross-Connect Subsystem on a Chip," OFC' 05, NTuL2(2005).
- [11] V.A. Aksyuk, et al., "238 x 238 micromechanical optical cross connect," IEEE Photon. Technol. Lett., vol.15, no.4, pp.587-589 (2003).
- [12] X. Zheng, et al., "Three-dimensional MEMS photonic cross-connect switch design and performance," IEEE J. Sel. Topics Quantum Electron., vol. 9, no. 2, pp.571- 578, Mar./Apr. 2003
- [13] E. Mannie, ed., "Generalized Multi-Protocol Label Switching (GMPLS) Architecture," IETF RFC 3945, Oct. 2004.
- [14] J. Lang, ed., "Link Management Protocol (LMP)," IETF RFC 4204, Oct. 2005.
- [15] K. Kompella and Y. Rekhter, ed., "OSPF Extensions in Support of Generalized Multi-Protocol Label Switching," IETF RFC 4203, Oct. 2005.
- [16] L. Berger, ed., "Generalized Multi-Protocol Label Switching (GMPLS) Signaling Resource ReserVation Protocol-Traffic Engineering (RSVP-TE) Extensions," IETF RFC 3473, Jan. 2003.
- [17] D. Fedyk, L. Berber, and L. Andersson, "GMPLS Ethernet Label Switching Architecture and Framework," IETF Internet Draft, draft-ierf-ccamp-gmpls-ethernet-arch-01.txt, work in progress, Feb. 2008.
- [18] S. Okamoto, "Field Trial of Signaling Interworking of Multi-Carrier ASON/GMPLS Network Domains," ECOC 2006 Workshop on "ASON/GMPLS Implementations in Field Trials and Carrier Networks," Sep. 2006.
- [19] J. Strand, A. Chiu and R. Tkach, "Issues for Routing in the Optical Layer," IEEE Comm. Magazine, vol.39, no.2, pp.81-87, Feb. 2001.
- [20] J. Strand and A. Chiu, ed., "Impairments and Other Constraints on Optical Layer Routing," IETF RFC 4054, May 2005.
- [21] E. Oki, D. Shimazaki, K. Shiimoto, N. Matsuura, W. Imajuku and N. Yamanaka, "Performance of Distributed-controlled Dynamic Wavelength-conversion GMPLS Networks," Optical Comm. and Networks, no.1, pp.355-358, Nov. 2002.

- [22] T. Otani, ed., "Generalized Labels of G.694 Lambda-Switching Capable Label Switching," IETF Internet Draft, draft-ietf-ccamp-gmpls-g-694-lambda-labels-03.txt, work in progress, Jan. 2009.
- [23] Y. Lee, G. Bernstein, and W. Imajuku, ed., "Framework for GMPLS and PCE Control of Wavelength Switched Optical Networks (WSON)," IETF Internet Draft, draft-ietf-ccamp-rwa-wson-framework-02.txt, work in progress, Mar. 2009.
- [24] J. Lee, T. Tsuritani, H. Guo, S. Okamoto, N. Yoshikane, and T. Otani, "Field Trial of GMPLS-Controlled All-Optical Networking Assisted with Optical Performance Monitors," OFC/NFOEC 2008, OTuA3, Mar. 2008.
- [25] 笠史郎, 八木幹雄, 里見秀一, 浅野正一郎, "超高速波長パケットネットワークにおける波長分散補償," 信学会ソ大会 BCS-1-1, Sep. 2004.
- [26] T. Hashimoto, M. Yagi, H. Koyano, S. Tanaka, A. Inomata, S. Satomi, H. Ishimatsu and S. Ryu, "Rapid Automatic Chromatic Dispersion Compensation Using GMPLS Signalling Enhancement for Dynamically Reconfigurable All-optical Network," ECOC 2003, Mo4.7.6, Rimini, Italy, Sep. 2003.
- [27] F. Cugini, N. Andriolli, L. Valcarengi, and P. Castoldi, "A Novel Signaling Approach to Encompass Physical Impairments," Globecom 2004 Workshop, Dallas, USA, Nov. 2004.
- [28] Y. Konishi, T. Sugihara, T. Mizuochi, "A novel flip-flop based look-up table in digital signal processing for optical communications," APCC/COIN2008, Tokyo, Japan, Oct. 2008.
- [29] D. Walker, H. Sun, C. Laperle, A. Comeau, and M. O'Sullivan, "960-km Transmission Over G.652 Fiber at 10 Gb/s With a Laser/Electroabsorption Modulator and No Optical Dispersion Compensation," IEEE Photon. Technol. Lett., vol. 17, no. 12, pp. 2751-2753, 2005.
- [30] R. I. Killey, P. M. Watts, V. Mikhailov, M. Glick, and P. Bayvel, "Electronic Dispersion Compensation by Signal Predistortion Using Digital Processing and a Dual-Drive Mach-Zehnder Modulator," IEEE Photon. Technol. Lett., vol. 17, no. 3, pp. 714-716, 2005.
- [31] 後藤健太郎, 杉原隆嗣, 水落隆司, 矢野安宏, 久保博嗣, "送信端プリコーディングにおける変調座標変換の検討," 電子情報通信学会 光通信システム研究会, Jul. 2008.
- [32] T. Sugihara, "Practical implementation of precoding technologies in high-speed optical transmission," APCC/COIN2008, Tokyo, Japan, Oct. 2008.
- [33] D. McGhan, C. Laperle, A. Savchenko, C. Li, G. Mak, and M. O'Sullivan, "5120 km RZ-DPSK transmission over G652 fiber at 10 Gb/s with no optical dispersion compensation," OFC/NFOEC2005, PDP27, Anaheim, CA, Mar. 2005.
- [34] K. Roberts, C. Li, L. Strawczynski, M. O'Sullivan, and I. Hardcastle, "Electronic Precompensation of Optical Nonlinearity," IEEE Photon. Technol. Lett., vol. 18, no. 2, pp. 403-405, 2006.
- [35] T. Sugihara, T. Mizuochi, H. Kubo and K. Shimizu, "Proposal for Coordinate Transformed Electronic Pre-compensator and Investigation of its Robustness to Bias Error," OECC/IOOC2007, Jul. 2007.
- [36] S. Seno, Y. Baba, S. Yoshida, M. Kamei, E. Horiuchi, K. Onohara, T. Mizuochi, and T. Ideguchi, "Design of a Chromatic Dispersion Measurement Control Protocol Based upon the GMPLS Architecture," OFC/NFOEC2009, Mar. 2009.

- [37] 吉田聡太, 斧原聖史, 堀内栄一, 妹尾尚一郎, 馬場義昌, "GMPLS 拡張による波長分散測定機能の検討," 電子情報通信学会総合大会 B-12-6, Mar. 2009.
- [38] Y. Lee, G. Bernstein, D. Li, and W. Imajuku, "Routing and Wavelength Assignment Information Model for Wavelength Switched Optical Networks," IETF Internet Draft, draft-ietf-ccamp-rwa-info-02.txt, work in progress, Mar. 2009.
- [39] G. Bernstein, Y. Lee, D. Li, and W. Imajuku, "Routing and Wavelength Assignment Information Encoding for Wavelength Switched Optical Networks," IETF Internet Draft, draft-ietf-ccamp-rwa-wson-encode-01.txt, work in progress, Mar. 2009.
- [40] G. Bernstein, Y. Lee, D. Li, and G. Martinelli, "A Framework for the Control of Wavelength Switched Optical Networks (WSON) with Impairments," IETF Internet Draft, draft-bernstein-ccamp-wson-impairments-03.txt, work in progress, Mar. 2009.
- [41] Y. Lee and G. Bernstein, "Information Model for Impaired Optical Path Validation," IETF Internet Draft, draft-bernstein-wson-impairment-info-01.txt, work in progress, Feb. 2009.
- [42] G. Bernstein and Y. Lee, "Information Encoding for Impaired Optical Path Validation," IETF Internet Draft, draft-bernstein-wson-impairment-encode-00.txt, work in progress, Mar. 2009.
- [43] S. Seno, "Requirement of Impairment Compensation Control in WSON," IETF Internet Draft, draft-seno-ccamp-wson-impairment-compensate-ctrl-00.txt, work in progress, Mar. 2009.
- [44] Z. Ali, R. Cassata, M. Anisetti, V. Bellandi, E. Damiani, F. Diana, U. Raimondi, and T. Otani, "An RSVP-TE based Impairments Collection Mechanism," IETF Internet Draft, draft-ali-ccamp-rsvp-te-based-evidence-collection-01.txt, work in progress, Nov. 2008.