

高度情報セキュリティに向けた真性乱数生成用集積回路の研究開発

民間基盤技術研究促進制度平成13年度採択案件

受託者	(株)東芝
研究開発期間	H14年1月～H18年3月(4年3ヶ月)
研究代表者:	藤田 忍 (株)東芝 研究開発センター LSI基盤技術ラボラトリー 主任研究員
概要	<p>高度な情報セキュリティに欠かせない高品質の乱数(乱数の偏りの無さと周期性の無さ等を有する真性乱数に近い乱数)を生成する小型の集積回路を実現するため、ナノスケール半導体デバイスの電子伝導における揺らぎ現象を乱数生成に利用した集積回路の研究開発を行う。</p> <p>【サブテーマ】</p> <ul style="list-style-type: none"> デバイスシミュレーションに関わる研究開発 デバイス・回路試作に関わる研究開発 乱数評価に関わる研究開発

