

V-2. 高速アナログ VLBI

高橋富士信*

HIGH SPEED ANALOGUE VLBI

By

Fujinobu TAKAHASHI

1. はじめに

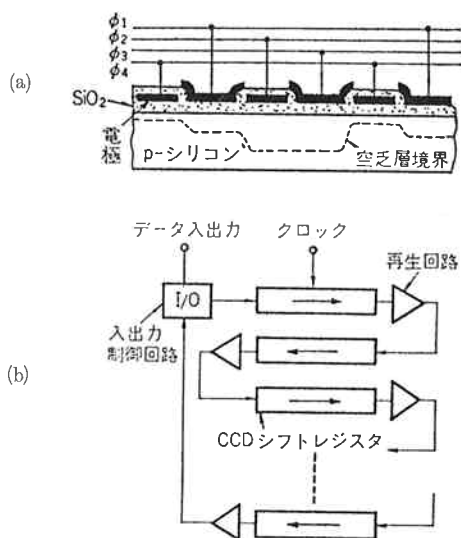
現在、VLBIの標準システムとなっている Mark II⁽¹⁾ システムでは、データの記録と関連のプロセスはすべてデジタル化されている。デジタル化により、サンプルデータの安定性と信頼性が高まり、微弱な電波星を観測する際に必要な長時間積分が可能となった。このことにより、Mark II システムはVLBIの一時代を形成してきている。

最近になって Mark II システムの拡充と再検討がなされてきている⁽²⁾。最近の電子工学の急激な進歩が、この再検討の原動力であるが、本章では、デジタル化VLBIの限界を検討する中で、新しい電子技術を利用した高速アナログVLBIの可能性について論ずる。本章ではデジタル、つまり“離散的”に対応する形容詞としてのアナログとリニアの2個の形容詞を特に区別せず、都合の良い方を使用する。

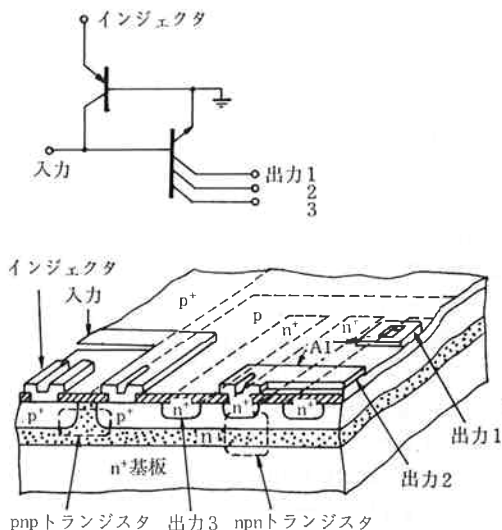
2. アナログとデジタルの有機的結合

最近の電子工学の急激な進歩はダイアレクトリック (dielectric) な展開をみせている。従来のデジタル、アナログ両デバイスの分離化の状態から、両者の統一融合の機運が盛り上がりつつある。

例えば、電荷結合型デバイス (CCD)⁽³⁾ とかパケットブリゲードデバイス (BBD)⁽⁴⁾ と呼ばれる素子は、その代表的なものであり、アナログサンプル量を記憶することができる。第1図に、CCDの構造とアナログシフトレジスタへの応用回路を示す。また、アナログ量に演算を施すことも、最近のリニア素子であれば容易である。更に、集積注入ロジック (I²L)⁽⁵⁾ は、第2図に示すように従来のゲート回路の発想をくつがえしたワイアー



第1図 (a) 4相駆動の CCD の構造と
(b) アナログシフトレジスタへの応用⁽³⁾



第2図 ファンアウト3の I²L インバートの構造⁽⁵⁾

*鹿島支所 第三宇街通信研究室

ドオア素子であるが、その特徴は、高集積化が可能であることと同時に、リニア素子とのインターフェースが容易であることで注目されている。こうしたアナログになじみやすい記憶・演算・論理素子の進歩は、リニアとデジタルの有機的結合を生みだしてゆくであろう。

この傾向は、回路技術にも大きな影響を与えると考えられる。例えば、これまではリニア回路とデジタル回路は分離するのが回路構成上の原則であった。リニアが支配的な回路では、本来デジタル素子によるパルスの発生もリニア素子で行うなどして、デジタル素子との混在を避けてきたし、逆にデジタルが支配的な回路では、アナログ的機能は周辺に寄せながら、代替的方法の工夫を凝らしてきた。これは、主に両者の設計技術の発想が全く異っているため、両者のインターフェースに標準的なものが無く設計の都度、変更させるパラメータが多いためであった。しかし、CCDや、BBDそれに I^2L が一般的になれば、リニアとデジタルの組み合わせのノウハウが標準化されて、既製品として利用できるようになってゆくであろう。これは、電子回路技術に新しい発展をもたらすと思われる。

3. アナログ記録の優秀性と問題点

V L B I は極限の測距技術であり、常に最新の電子技術を取り入れてきたが前項2. で述べたようなダイアレクティックな電子工学の発展は、V L B I 技術に非常に大きな可能性を与える。

現在のV L B I 技術は二つの壁にぶつかっている。第1の壁は広帯域記録の限界である。第2の壁はデータ処理速度の限界である。この二つの壁はいずれもV L B I の高速化、リアルタイム化のネックになっている。第2の壁については第4節で述べることにして、本節では広帯域記録について論ずる。

データの記録法には、アナログ記録とデジタル記録がある。広帯域記録については、アナログの方がデジタルよりも数倍優れている。例えば、AMPEX FR 2000では、ワイドバンドで2MHzの帯域を7チャンネルとすることが可能である。1チャンネルをタイミングチャンネルとして利用しても、12MHzの広帯域記録である。また、映像記録用のVTRでは、1チャンネルで10MHzの帯域をとることも可能であり、また、その記録時間は連続して1時間以上可能である。したがって、VTR 1本に収納できる全情報量は、デジタルに換算して500ギガビット以上の膨大なものになる。

デジタル記録は帯域的にみると、アナログの場合の5分の1程度の記録密度しかない。例えば、帯域2MHz

のアナログ信号を1ビットサンプルして記録すると、データ速度は4Mbits/secとなる。したがって、記録するレコーダとしては、2MHzの5倍高調波の10MHz以上の帯域が波形歪みを防止する上から必要となる。したがって、VTRと同程度の帯域情報をデジタルで記録するためには、50MHz以上の帯域が必要となるので極めて困難である。

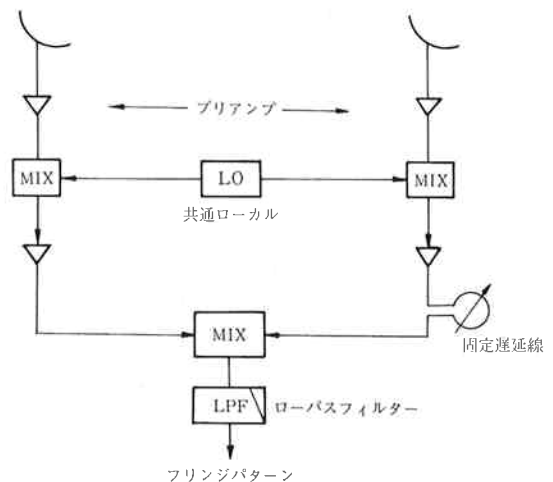
デジタル記録は、ワウ・フラッタやジッタの影響を除去するのが容易であるので、データの信頼性や安定性を重視する場合にはデジタル記録が不可欠である。しかし、アナログ記録方式でも、タイミング信号をデータと同時に記録すれば、ワウ・フラッタやジッタの影響を取り除くことは不可能ではない。

以上のことから、記録という面からみても、アナログとデジタルには一長一短があり、それぞれの長所を有効に利用して、両者を有機的に結び付けることが必要であろう。

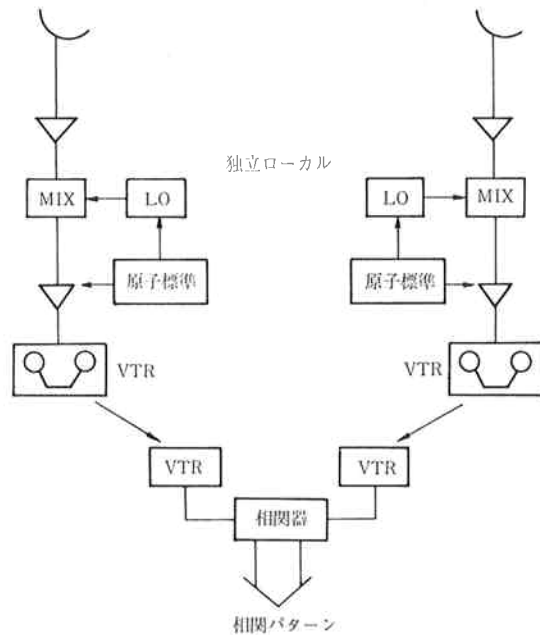
4. 新しいデバイスを利用した相関法

1960年代以前の干渉計は、遅延線を用いて両信号に固定遅延をかけたながら、相関乗算器として、IF帯のミキサを用いてその出力の低周波成分を取り出すことにより、干渉パターンを得ていた。手法は全てアナログ的であり、干渉素子間のローカルは共通であった(第3図参照)。観測情報は干渉パターンの分析によっている。固定遅延線を使っていたので、相関パターンを出すことは困難であった。

60年代に入り、高速のスイッチング素子が開発され始めるとともにデジタル的な相関が実現できるように



第3図 アナログ方式による共通ローカル干渉計



第4図 独立ローカル・独立記録方式の VLBI システム

なった。アナログ的手法では、手の届かなかった、相関パターンを得ることも可能になった。したがって、この時期にデジタル干渉計の実験が始まったのも偶然ではない。

しかし、共通ローカル方式の干渉計では、デジタル方式の長所はアナログに比べてそれほど有利ではなく、現在に至っても一般には簡便なアナログ方式が使用されている。

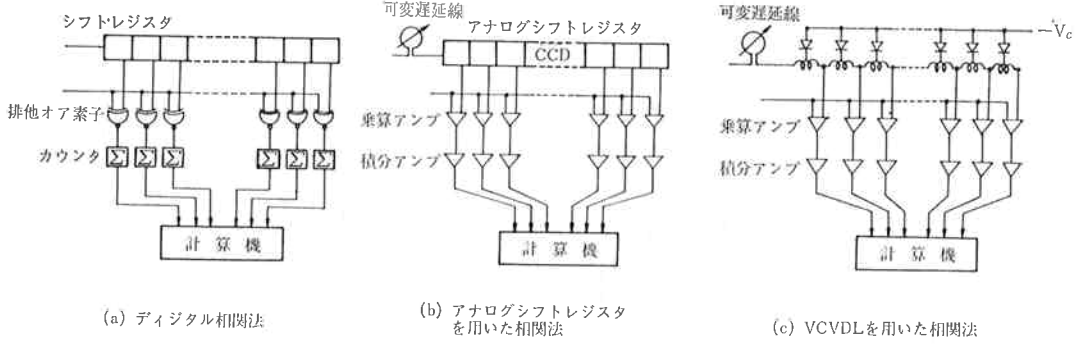
デジタル方式の有利さが明確になったのは、独立ローカル方式の干渉計、つまり VLBI が検討され始めたときであった。第4図に、VLBI 方式干渉計のブロック図を示す。VLBI では実時間で干渉させるのではなく、VTR にデータを記録する。また、両局のローカル用に高安定原子標準を用いている。独立ローカル方式であるために、その位相差を知る必要がある。これらのことから、相関パターンを得るのが容易なデジタル VLBI システムが考えられた。Mark II システムがその代表である。

デジタル干渉方式によって干渉技術は大きな発展を遂げたが、時代の要請により Mark II の再検討が進められていることは、第1節で触れた。この再検討の中にはデジタル干渉法そのものへの検討も含まれる必要があるだろう。第2節で述べたように、電子技術は、CCD、BBD や I^2L のような従来のアナログ・デジタルのわくをはみ出した素子を生みだしつつある。リニア系とデジタル系を柔軟に組み合わせる可能性が生まれて

いる。したがって、デジタル VLBI 方式にこだわる必要性は薄れている。記録密度の面からはアナログ方式の優秀性は明らかであるし、更に、以下に述べるように相関方法についてもアナログの手法の有利さがある。

第5図に(a)デジタル相関法と、新しい(b)アナログ相関法の模式図を示す。デジタル相関法では、VTR に記録する前にデータはサンプルされており、サンプル点の電圧がホールドされている。したがって、サンプル点間の位相の調整を行うべき情報が失われているので相関をとった後で、フーリエ変換をして位相情報を得ている。VLBI の新しい課題である実時間相関法にとって、フーリエ変換というハード的にもソフト的にも煩雑な操作は、高速化への障害になるであろう。

アナログ相関法には2種類が考えられる。第1は、CCD や BBD 等のアナログシフトレジスタを用いるものであり、第2は、バリキャップダイオードを用いた集中定数系可変遅延素子 VCVDL (Voltage Controlled Variable Delay Line)⁽⁶⁾ を用いるものである。相関操作は高速オペアンプによるアナログ乗算によって計算し、その出力から積分オペアンプで相関値を取り出す。相関前のデータはアナログ量であるから、連続的な遅延をかけることができる。CCD の場合には離散のアナログ量であるが、CCD においてサンプルするので、相関器としてはアナログ相関器と考えてよい。実時間相関においては遅延量の計算機制御を行えばよいだけであるから、ハード的にもソフト的にも負担は小さくなるであろう。



第 5 図

5. ま と め

リニアとデジタルの弁証法的な統一という観点から、VLBIの記録と相関について述べてきた。今後、電子工学の一層の発展に伴って、この可能性は前進すると思われる。この方向の、VLBIへのメリットは大変大きいと予想できるので、検討を進める必要があるだろう。

参 考 文 献

(1) THE MARK II VLB SYSTEM; "NRAO 電子工学部門内部報告", 118, 1972.
 (2) Coates, R.J., T.A. Clark, C.C. Counselman III,

I.I. Shapiro, H.F. Hinteregger A.E. Rogers and A.R. Whitney; "Very Long Baseline Interferometry for Centimeter Accuracy Geodetic Measurements", *Tectonophysics*, **29**, pp. 9-18, 1975.

(3) 石本明輝; "CCD 記憶素子, 電子通信学会誌 **60**, pp. 1291~1295, 1977年11月号。
 (4) 有田滋; "アナログ信号遅延用素子とその応用", 電子技術, pp. 89~95, 1976年9月号。
 (5) 特集 = I^2L とその応用, エレクトロニクス, p 25, 1976年8月号。
 (6) 浅海秀三, 深井徹也; VCVDLとプリントフィルタの活用技報, トランジスタ技術, pp. 209~212, 1977年4月号。

