

## K5/VSSP と VSSP32 の相対遅延およびクロック再現性計測結果

K5/VSSP と VSSP32 間の相対遅延、VSSP32 同士の遅延およびコヒーレンス計測、更にボードおよびユニットに供給する 10MHz 信号ケーブルを抜き差しした場合のクロックの再現性の計測を行ったので、その結果を報告する。

### 1. K5/VSSP と VSSP32 間の相対遅延計測

図 1 に示される接続にて、VSSP と VSSP32 間の相対遅延を測定した。広帯域ビデオ信号は可変フィルター経由で VSSP および VSSP32 に入力される。信号の分岐は T コネクターで行い、T コネクター以降は同じ長さのケーブルを用いている。標準信号 (10MHz) も T コネクターで分配し、同じ長さのケーブルを使用して VSSP および VSSP32 に供給している。1PPS 信号の供給は、実際は 1 本のケーブルで、時刻セットの時につなぎかえている。したがって、1PPS 信号に起因する遅延は発生しない。可変フィルターは 48dB/Oct の LPF として使用している。最大周波数が 1.59MHz なので、サンプリング周波数が 2MHz 以下ではサンプリング周波数の半分にカットオフ周波数を設定したが、サンプリング周波数 4MHz 以上ではカットオフ周波数は 1.59MHz に固定した。

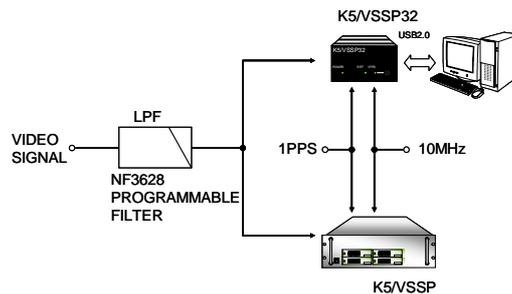


図 1 接続図

VSSP32 は遅延改修前のユニットおよび遅延改修後のユニットについて、内蔵デジタル LPF を使用した場合とスルーの場合について計測した。VSSP32 の内蔵 LPF でセット出来る周波数は 2,4,8,16MHz なので、サンプリング周波数 2MHz 以下ではフィルター使用時のフィルターセット値は 2MHz とした。サンプリング周波数 4MHz 以上では、サンプリング周波数の半分にセットした。サンプリングは 4 ch モードで行った。VSSP および VSSP32

VSSP(CH1)を基準としたVSSP32(CH1)の遅延

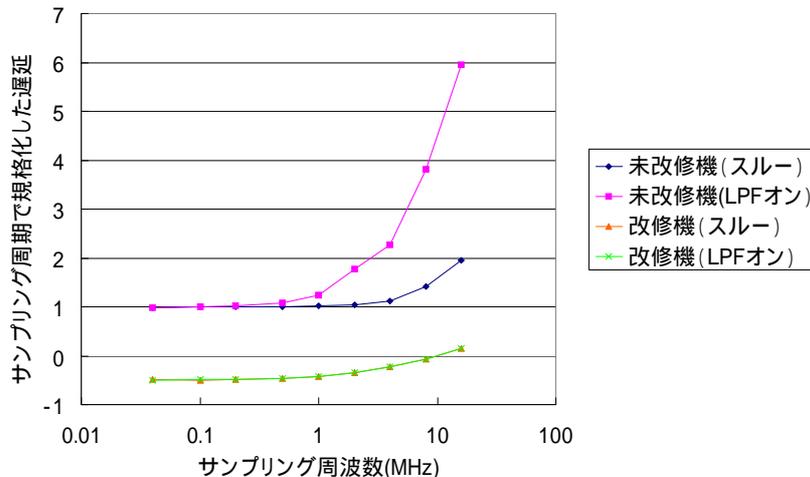


図 2 K5/VSSP と VSSP32 間の遅延 (1 ビットサンプリング)

で取得したデータを cor ( 1 ビットサンプリング時 ) および fx\_cor ( 多ビットサンプリング時 ) プログラムで相関処理し ( PP を 1 秒として、2 P P 処理を実施 : 以下すべての処理は 2 P P 処理 )、sdelay プログラムで粗決定サーチを行い遅延を求めた。VSSP(k52b) に対する VSSP32 ( 改修機 SN66K001, 未改修機 SN66K003 ) の遅延をサンプリング周波数に対してプロットした結果を図 2 に示す。図は 1 ビットサンプリング時の結果で、遅延はサンプリング周期で規格化している。改修機では未改修機で生じていた大きな遅延が補償され、更に内蔵フィルターを使用時とスルーの場合で遅延差が生じなくなっているのがわかる。しかしながら、サンプリング周波数に依存した遅延が小さいながら残っている。

図 3, 4 は遅延の A D ビット数依存性を見たものである。未改修機では A D ビット数が 2 以下の場合と 4 以上の場合で明瞭な遅延オフセット量に違いが見られる。改修機では、A D ビット数が 8 の場合のみ遅延オフセットが異なっているように見える。

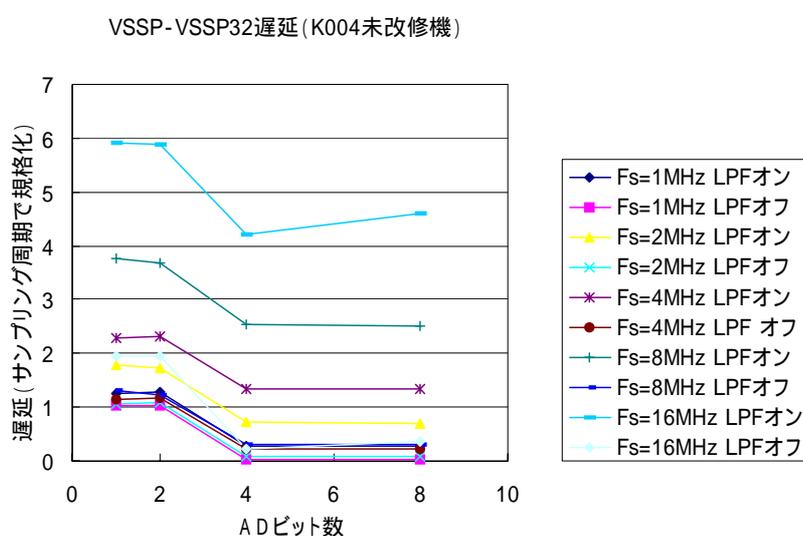


図 3 K5/VSSP と VSSP32(未改修機)間の遅延 (多ビットサンプリング時)

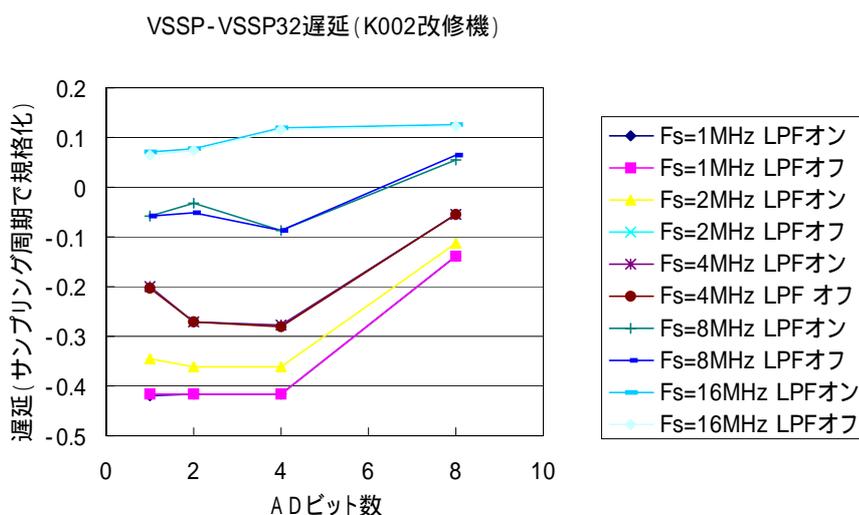


図 4 K5/VSSP と VSSP32(改修機)間の遅延 (多ビットサンプリング時)

## 2 . VSSP32 同士の比較

図 5 に示される接続で VSSP32 同士の比較を行った。信号源として 32MHz 帯域のビデオ信号を使用した。なお、1PPS 信号は実際は 1 本のケーブルを時刻セットの時だけつなぎかえている。計測に使用した VSSP32 ユニットは改修機 (SN66K001, SN66K002) および未改修機 (SN66K003, SN66K004)、ホスト PC として k56b および k56c を使用した。それぞれのホスト PC で収集したデータを相関処理し、sdelay で遅延を求めている。なお、1 ビットサンプリング時は下式で示される Van Vleck 補正を行った。

$$\rho_0 = \sin\left(\frac{\pi}{2} \rho_c\right)$$

ここで  $\rho_c$  : 生の相関係数

$\rho_0$  : 真の相関係数

図 6 に計測されたサンプリング周波数と遅延の関係を示す。サンプリング周波数は 4,8,16,32,64MHz のそれぞれについて 1 ビットサンプリングおよび 8 ビットサンプリングの場合について計測された遅延をサンプリング周期で規格化して示している。凡例で左側に記述しているユニットが相関処理の基準となっている。例えば K001-K003 と表示されている場合は、K001 に対する K003 の遅延が計測されていることになる。図から 1 ビットサンプリング時と 8 ビットサンプリング時の間には明瞭な違いは見られないことがわかる。

サンプリング周波数と遅延

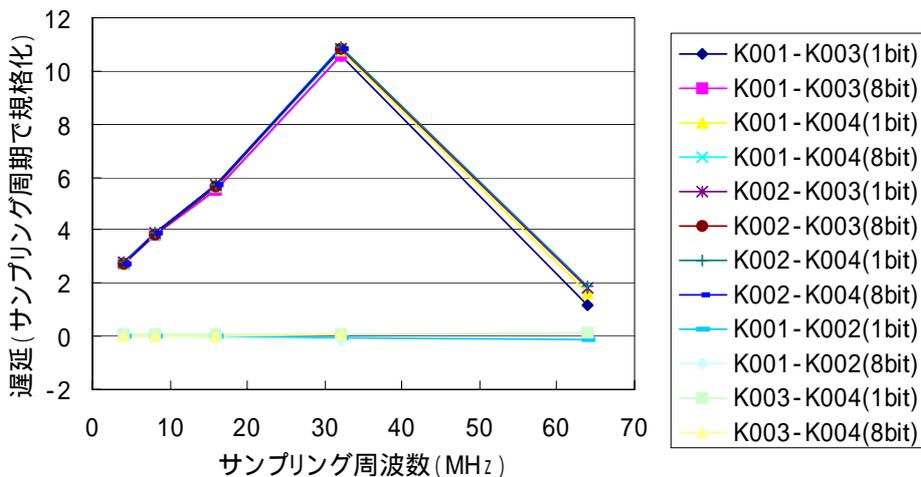


図 6 VSSP32 同士の遅延計測結果。K001,K002 は改修済みユニット、K003,K004 は未改修ユニット。

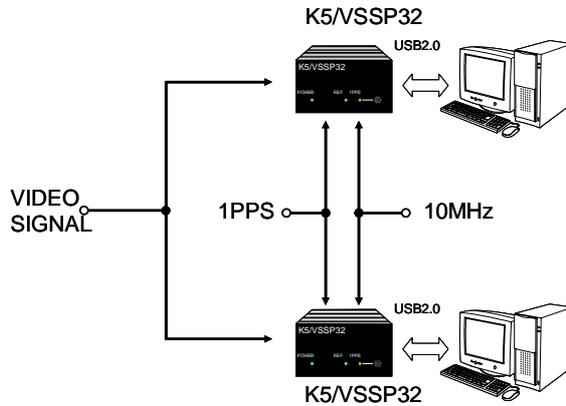


図 5 VSSP32 同士の比較時の接続図

図7はサンプリング周波数とコヒーレンスの関係を示す。

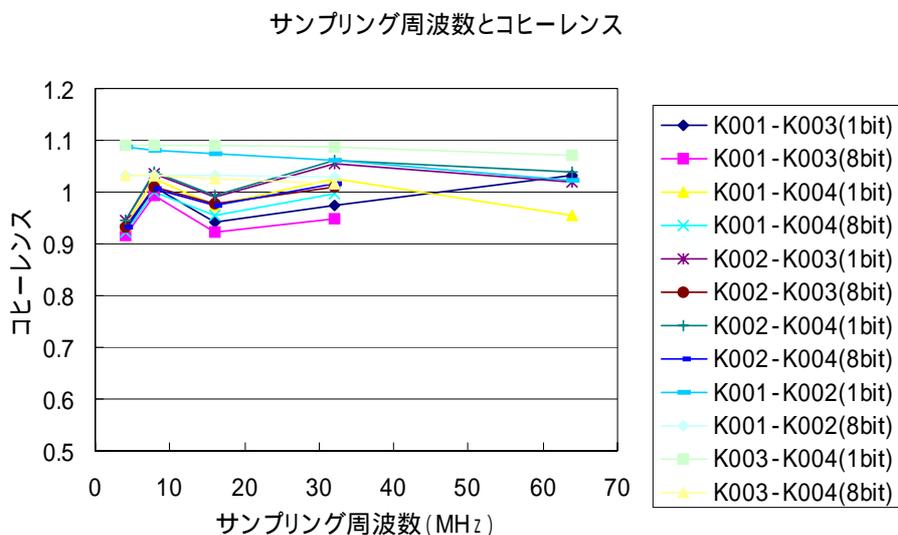


図7 VSSP32 同士のコヒーレンス計測結果。K001,K002 は改修済みユニット、K003,K004 は未改修ユニット。

### 3. クロックの再現性計測

VSSP または VSSP32 に供給している 10MHz 信号を測定の度に抜き差しし、時刻をセットしなおすことにより、クロックの再現性を調べた。その都度、サンプリングクロックがずれるなら、遅延の変動として計測される。

#### 3.1 VSSP32 の場合

未改修機 2 台(SN66K003およびSN66K004)を使用して、サンプリング周波数 4, 8, 16, 32, 64 MHz について 1ch、1 ビットサンプリングモードでの遅延計測を行った。これらの一連の計測毎に K004 に供給している 10MHz ケーブルを抜き差しし時刻の再セットを行った。こうした計測を 50 回繰り返した。図 8 に 32MHz サンプリング時の結果を示すが、遅延が

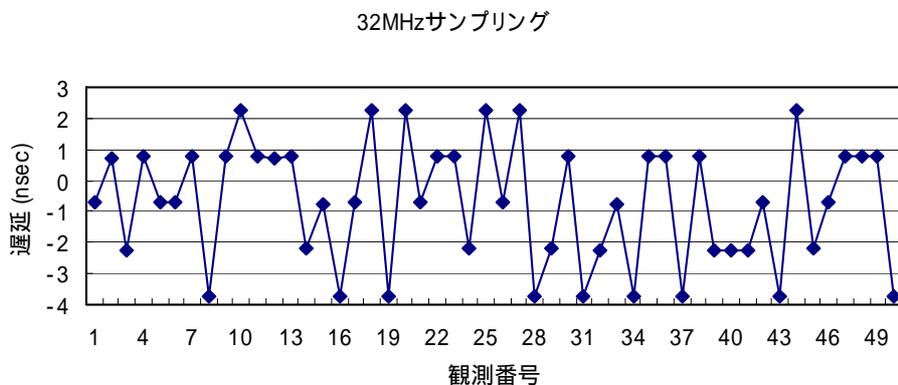


図8 クロック再現性計測結果。32MHz×1ビット×1ch モードで 10MHz ケーブルを計測毎に抜き差し。

離散的な値で変動することがわかった。つまり、VSSP32 の観測時に 10MHz ケーブルを抜き差しし、時刻を再セットすると時系には飛びが生じる可能性が大きい。なお、離散値のステップは約 1.5nsec、変動の幅は約 6 nsec である。すべてのサンプリング周波数に関しての結果を図 9 に示す。

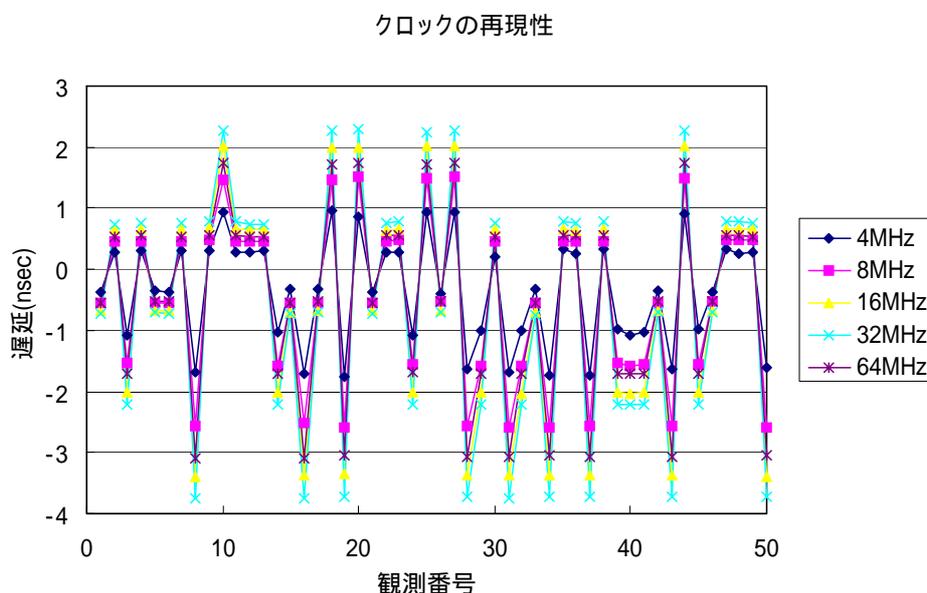


図 9 クロック再現性計測結果。

図 9 からクロックの変動は、すべてのサンプリング周波数において同様な変動として現れていることがわかるが、サンプリング周波数によって、離散値のステップが異なっている。サンプリング周波数に対して、この離散値のステップを示したのが図 10 である。4MHz

クロックの再現性 - - ステップ幅とサンプリング周波数

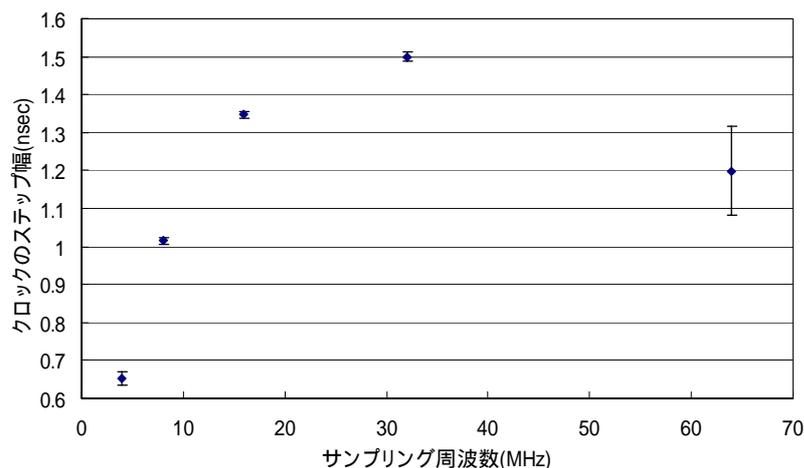


図 10 遅延に見られた飛び (ステップ) の幅のサンプリング周波数依存性。

サンプリングから 32MHz サンプリングまでは、サンプリング周波数の増大と共にステップ幅も 0.65nsec から 1.5nsec へと増大しているが、64MHz サンプリング時にはステップ幅が約 1.2nsec に減少している。VSSP32 の PLL モジュール内部で使用している VCO の周波

数が 768MHz (周期 1.3nsec) とのことであり、これらのステップ幅が VCO の周期に近い値ではあるが、必ずしも一致はしておらず、何故サンプリング周波数依存性を示すかは不明である。

### 3.2 VSSP の場合

K5/VSSP(k52b)および VSSP32(SN66K004)を使用して、サンプリング周波数 4, 8, 16 MHz について 1 ビットサンプリングモードでのクロック再現性計測を行った。VSSP は 4ch モードでサンプリングを行い ch1 のみを切り出し、VSSP32 は 1ch モードでサンプリングを行った。これらの一連の計測毎に VSSP(k52b)に供給している 10MHz ケーブルを抜き差し

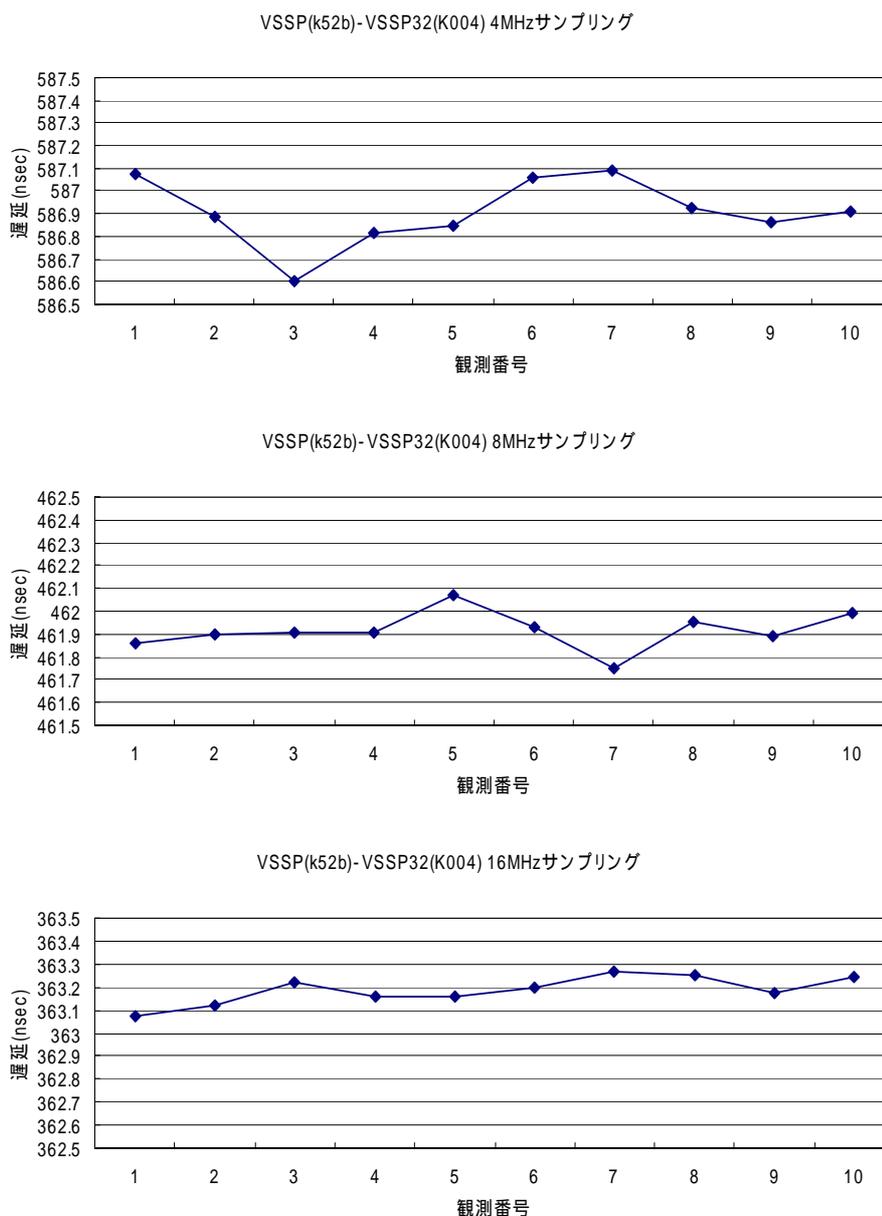


図 11 VSSP のクロック再現性計測結果。4, 8, 16 MHz の一連の観測毎に 10MHz ケーブルを抜き差し。

しし時刻の再セットを行った。こうした計測を10回繰り返した。結果を図11に示す。VSSP32の場合に見られた遅延の離散的変動は見られず、変動自体も0.5nsec以内の小さな値に収まっている。また、異なるサンプリング周波数間の変動にも相関は認められない。

10MHzケーブルの抜き差しを行わず（従って時刻の再セットも行わず）計測のみを繰り返してクロックの再現性を計測した結果を図12に示すが、図11と似たような特性を示していることがわかる。つまり、図11の特性は10MHz抜き差しには無関係で、単に計測毎の変動（計測精度）を表しているものと思われる。つまり、VSSPは途中で10MHzケーブルを抜き差しし、時刻を再セットしても、時系の連続性が保たれていると言える。

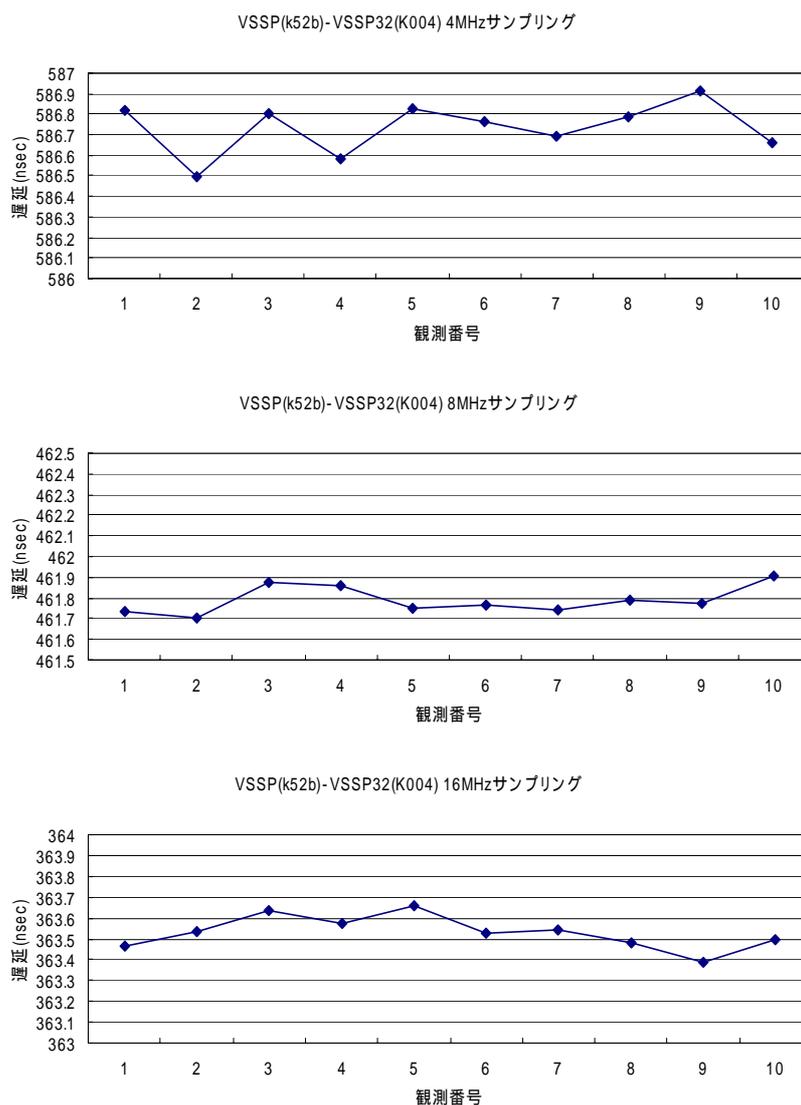


図 12 計測のみを繰り返したときのクロック再現性

#### 4. まとめ

K5/VSSP32 で生じる遅延オフセット（クロックオフセット）の計測を実際のビデオ信号のサンプリングおよび相関処理により行った。遅延計測の基準には K5/VSSP を使用し、VSSP32 で明かとなっていた大きなクロックオフセットを確認すると共に、VSSP32 改修機で大きなクロックオフセットが補償されていることを確認した（改修機においてもサンプリング周波数依存性を示す若干のクロックオフセットが認められるが許容範囲内と判断する）。VSSP32 同士でコヒーレンスチェックを行ったが、大きなコヒーレンスロスが生じていないことが確認できた。ただ、正確なコヒーレンスを計測するには、遅延が 0 で無い場合に、相関係数が 1 以外の場合の 1 ビットサンプリング損失補正 (Van Vleck 補正) と粗決定サーチから生じる相関強度のバイアスを正確に評価する必要があり、今後、数値シミュレーションによる評価を検討している。

クロックの再現性計測では、VSSP32 では予測していた通りの離散的なクロックの飛びが認められたが、VSSP では想像に反してクロックの飛びは認められなかった。今まで、VSSP において、クロックが飛ぶとの思いこみの元、実際の再現性計測を行っていなかったため、この事実気づいていなかったが、VSSP に限って言えば、実験中に 10MHz ケーブルが外れたとしても、再接続し時刻を再セットすることにより、時系の連続性を保つことができると言える。ただし、再時刻セットに使用する 1PPS の連続性は保たれていなければならない。図 13 に今回使用した 1PPS 信号波形を示す（VSSP32 ユニットに接続した状態でのモニター）。一方、VSSP32 では、従来考えられていたように、10MHz 信号の抜き差しは、クロックの飛びを生じる。

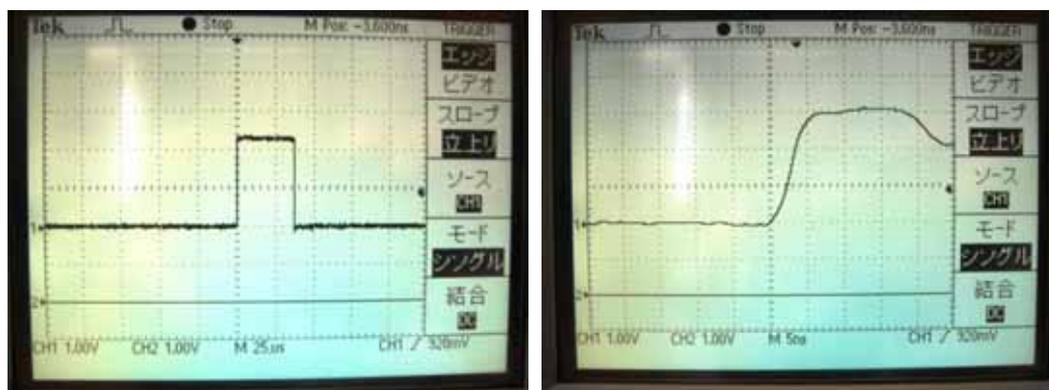


図 11 計測時の 1PPS 信号波形(1V/DIV)。パルス全体（左写真：25  $\mu$ s/DIV）とパルス立ち上がり部の拡大（右写真：5ns/DIV）。